ФЕДЕРАЛЬНОЕ АГЕНТСТВО

ПО ТЕХНИЧЕСКОМУ РЕГУЛИРОВАНИЮ И МЕТРОЛОГИИ

НАЦИОНАЛЬНЫЙ СТАНДАРТ РОССИЙСКОЙ ФЕДЕРАЦИИ

ГОСТ Р 71289— 2024

АРХИТЕКТУРА БАЗОВАЯ ПОСТРОЕНИЯ СИСТЕМ КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНОЙ АППАРАТУРЫ PXIe

Технические требования

Издание официальное

Москва
Российский институт стандартизации
2024

gost.e-ecolog.ru

Предисловие

1 РАЗРАБОТАН Обществом с ограниченной ответственностью «VXI-Системы» (ООО «VXI-Системы»)

2 ВНЕСЕН Техническим комитетом по стандартизации ТК 019 «Электрические и электронные приборы»

3 УТВЕРЖДЕН И ВВЕДЕН В ДЕЙСТВИЕ Приказом Федерального агентства по техническому регулированию и метрологии от 11 марта 2024 г. № 295-ст

4 Настоящий стандарт разработан с учетом основных положений международного документа PXIe «Спецификация на аппаратное обеспечение PXI Express. Расширения PXI Express для приборов» (PXI^{TM}-5 PXI Express Hardware Specification. PCI EXPRESS extensions for Instrumentation. Revision 1.1. May 31, 2018, NEQ)

5 ВВЕДЕН ВПЕРВЫЕ

*Правила применения настоящего стандарта установлены в статье 26 Федерального закона от 29 июня 2015 г. № 162-ФЗ «О стандартизации в Российской Федерации». Информация об изменениях к настоящему стандарту публикуется в ежегодном (по состоянию на 1 января текущего года) информационном указателе «Национальные стандарты», а официальный текст изменений и поправок — в ежемесячном информационном указателе «Национальные стандарты». В случае пересмотра (замены) или отмены настоящего стандарта соответствующее уведомление будет опубликовано в ближайшем выпуске ежемесячного информационного указателя «Национальные стандарты». Соответствующая информация, уведомление и тексты размещаются также в информационной системе общего пользования — на официальном сайте Федерального агентства по техническому регулированию и метрологии в сети Интернет (*gost.e-ecolog.ru

© Оформление. ФГБУ «Институт стандартизации», 2024

Настоящий стандарт не может быть полностью или частично воспроизведен, тиражирован и распространен в качестве официального издания без разрешения Федерального агентства по техническому регулированию и метрологии

Содержание

1 Область применения 1
2 Нормативные ссылки 1
3 Термины и определения 2
4 Общие сведения об архитектуре PXI Express 3
4.1 Обзор конструкции 4
4.2 Обзор электрической архитектуры 18
4.3 Общие сведения об архитектуре программного обеспечения 24
5 Требования к конструкции 25
5.1 Стандарт, используемый для чертежей 25
5.2 Единицы измерения 25
5.3 Требования к механическому устройству шасси 25
5.4 Минимальные требования к слоту для шасси PXI Express 25
5.5 Характеристики, заимствованные из аппаратного обеспечения PXI 25
5.6 Функции, заимствованные из CompactPCI Express 26
5.7 Новые типы модулей и слотов 31
5.8 Требования для установки модулей 3U в слоты 6U 36
5.9 Логотип PXI 37
5.10 Шасси со встроенными системными модулями 38
5.11 Требования к охлаждению 38
5.12 Требования к внешним и климатическим воздействиям 39
5.13 Символы совместимости PXI Express 40
6 Требования к электрическим характеристикам 41
6.1 Сигналы PCI 41
6.2 Сигналы CPCI Express 41
6.3 Инструментальные сигналы PXI-1 45
6.4 Опорные тактовые сигналы синхронизации PXI Express 46
6.5 Дифференциальные сигналы линий триггерных событий 53
6.6 Идентификация слота 57
6.7 Идентификация кросс-платы 57
6.8 Резервирование адреса SMBus 57
6.9 Руководство по электрической части для 6U 58
6.10 Назначение контактов соединителя 58
6.11 Питание 71
6.12 Заземление шасси 74
7 Нормативные требования 74
7.1 Требования к электромагнитной совместимости (ЭМС) 74
7.2 Требования по электробезопасности 74
7.3 Дополнительные требования к шасси 74
8 Соответствие требованиям программного обеспечения PXI Express 74
Библиография 75

Введение

Настоящий стандарт разработан на основе международного документа «Спецификация на аппаратное обеспечение PXI Express. Расширения PXI Express для приборов» («PXI^{TM}-5 PXI Express Hardware Specification. PCI EXPRESS extensions for Instrumentation»), разработанного международным альянсом PXI Systems. Разделы 4, 5, 6, 7, 8 настоящего стандарта соответствуют разделам 2, 3, 4, 5, 6 международного документа «Спецификация на аппаратное обеспечение PXI Express. Расширения PXI Express для приборов» («PXI^{TM}-5 PXI Express Hardware Specification. PCI EXPRESS extensions for Instrumentation») соответственно.

Настоящий стандарт построен по принципу «сверху вниз», когда общие описания предшествуют более детальным, которые находятся далее в подразделах. Такая структура предназначена для удобства различных категорий пользователей: от разработчиков продуктов до системных интеграторов и конечных пользователей. Разработчики продуктов могут ознакомиться со всеми разделами настоящего стандарта, в то время как конечным пользователям может быть интересно только описание набора функций и, возможно, краткое изложение их реализации.

Настоящий стандарт содержит требования и разрешения, которые необходимо соблюдать всем разработчикам и поставщикам устройств на основе архитектуры PXI Express с учетом рекомендаций [1], [2]. Для полной реализации продуктов PXI Express необходимо руководствоваться указаниями настоящего стандарта (см. также [1] и [2]).

В настоящем стандарте приведено описание функциональных возможностей модулей и систем, построенных на базе архитектуры PXI Express, и способы их применения в контрольно-измерительных приложениях. Настоящий стандарт также устанавливает конструктивные, электрические и программные требования для реализации систем с архитектурой PXI Express.

Обзор архитектуры PXI Express

Архитектура PXI Express создана на основе архитектур построения модульных приборов и систем PXI-1 и CompactPCI Express, с целью достижения новых уровней производительности в модульных системах контрольно-измерительных приборов и автоматики (КИПиА). Аналогично архитектуре PXI-1, в PXI Express используются существующие отраслевые стандартные решения для получения преимущества высокой доступности компонентов при меньших затратах. PXI Express, также как и предшествующие архитектуры, продолжает поддерживать программную совместимость со стандартными персональными компьютерами, позволяя пользователям использовать знакомые программные инструменты и среды. PXI Express не только делает возможным значительное увеличение производительности измерений и автоматизации, но также обеспечивает высокий уровень совместимости с архитектурой PXI-1.

В PXI Express для передачи данных используются электрические сигналы широко распространенного интерфейса PCI Express. Это реализуется за счет соответствия модулей PXI Express соответствующим положениям (см. [1]), в которых, в свою очередь, электрические характеристики интерфейса PCI Express сочетаются с прочной механической конструкцией Eurocard и использованием высокоскоростных соединителей дифференциальных сигналов. Это позволяет системам измерения и автоматизации на базе PXI Express обеспечивать пропускную способность до 128 Гбайт/с в каждом направлении. PXI Express также сохраняет двустороннюю совместимость с продуктами CompactPCI Express.

Возможности работы с приборами в PXI Express выходят на новый уровень производительности за счет наличия дифференциальных сигналов триггерных событий «точка—точка», дифференциальных синхронизирующих сигналов тактовых импульсов и дифференциального системного тактового сигнала с частотой 100 МГц. Часто используемые в системах параллельная шина линий триггерных событий, линии триггерных событий «точка—точка» и тактовый сигнал 10 МГц (см. [2]) также сохранены. Это позволяет разработчикам модулей PXI Express находить оптимальные компромиссы между стоимостью и производительностью при реализации функций приборов.

PXI Express поддерживает совместимость с модулями, разработанными в соответствии с положениями [2], следующими способами:

1) PXI Express позволяет реализовывать в шасси инструментальные слоты, поддерживающие модули (см. [2]);

2) PXI Express вводит определение слота шасси, в который возможно устанавливать либо высокопроизводительный модуль, использующий PCI Express для передачи данных, либо модуль (см. [2]) с измененным соединителем. Это также обозначает, что PXI Express обеспечивает совместимость с модулями, разработанными с учетом соответствующих положений (см. [1]).

Системы PXI Express позволяют использовать большую базу существующего стандартного программного обеспечения. У пользователей персональных компьютеров (ПК) есть доступ к различным уровням программного обеспечения: от операционных систем и низкоуровневых драйверов до высоко-

уровневых драйверов приборов и программных библиотек. В системах PXI Express также задействуются все эти уровни программного обеспечения. Международный альянс производителей PXI систем предлагает отдельный стандарт на программное обеспечение для модулей, шасси и систем PXI Express (см. [3]). Отдельный стандарт на программное обеспечение позволяет быстрее внедрять в PXI Express системы поддержку новых операционных систем и стандартов программного обеспечения. При разработке модулей, шасси и систем PXI Express в соответствии с требованиями настоящего стандарта рекомендуется учитывать положения [3].

На рисунке 1 приведены основные свойства и функции PXI Express — уникальные и заимствованные из CompactPCI Express, а также свойства и функции, совместимые с предыдущими архитектурами PXI-1 и CompactPCI.

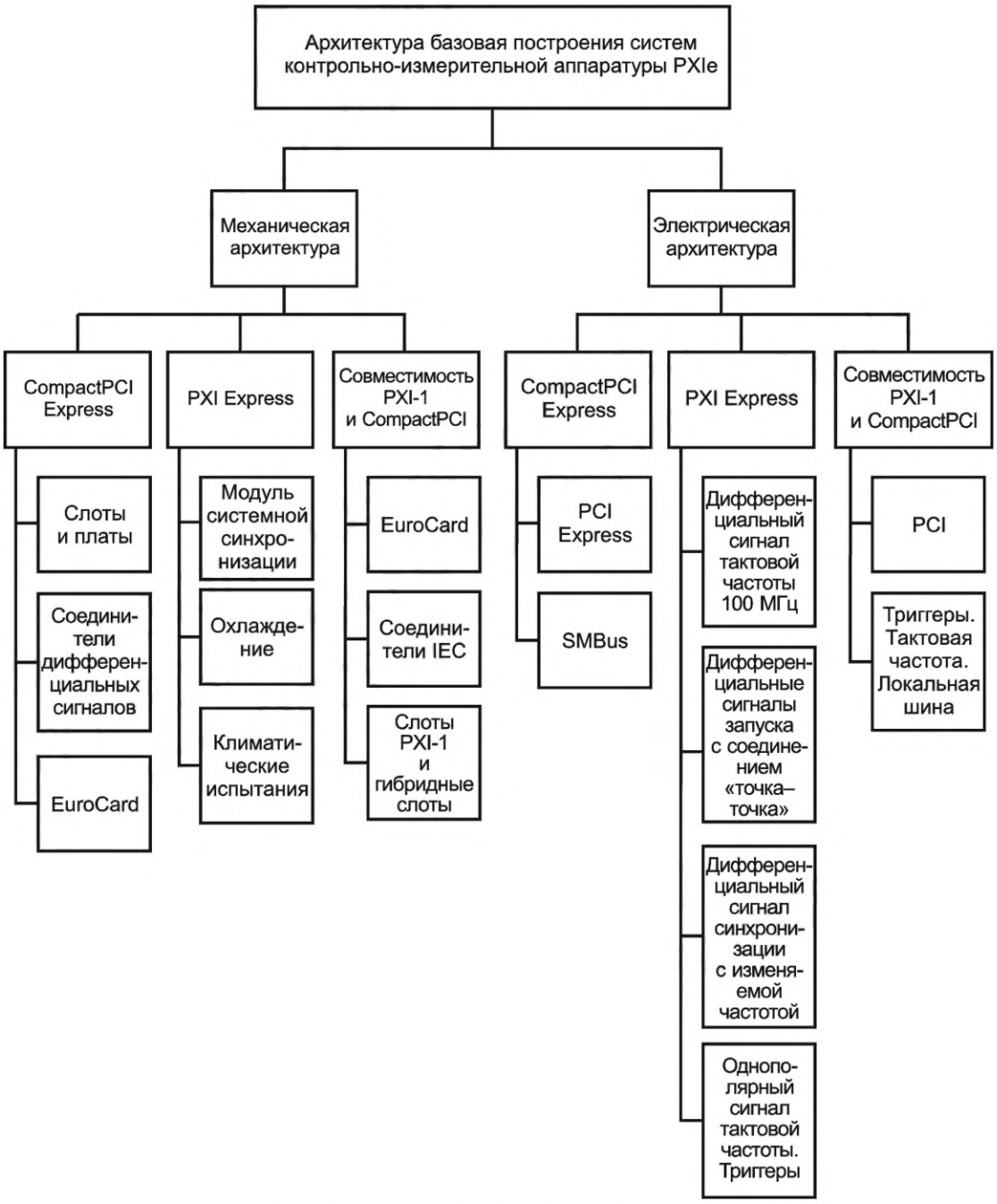


Рисунок 1 — Архитектура оборудования PXI Express

На рисунке 2 приведена архитектура программного обеспечения PXI Express (см. [3]).

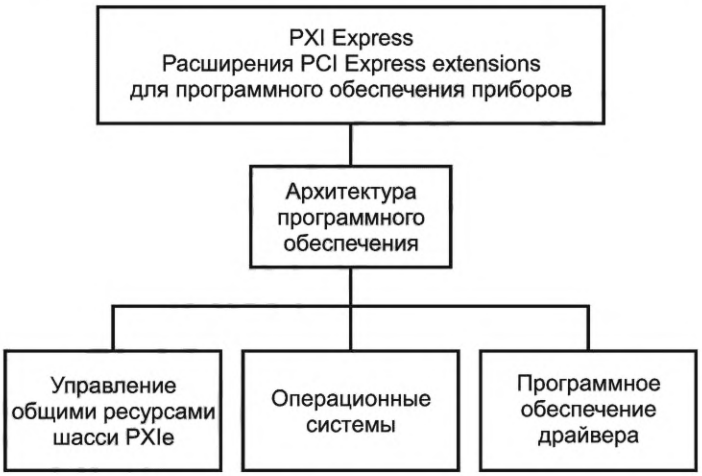


Рисунок 2 — Архитектура программного обеспечения PXI Express

Структура стандарта

Настоящий стандарт устанавливает набор правил, рекомендаций, разрешений и замечаний наряду с поясняющим текстом, таблицами и рисунками. С целью четкого определения требований настоящего стандарта в его тексте применяют следующие ключевые слова:

- правило;
- рекомендация;
- разрешение;
- замечание.

Любой текст, не имеющий в качестве заголовков перечисленные ключевые слова, является описательной частью структуры системы или ее работы, изложенной в описательной или повествовательной форме.

Правила излагают основные требования настоящего стандарта, характеризующиеся словом «должно».

Соответствие данным правилам обеспечивает необходимый уровень совместимости оборудования различных производителей, ожидаемый системными интеграторами и конечными пользователями рынка контрольно-измерительной аппаратуры (КИА). Устройства, соответствующие настоящему стандарту, должны удовлетворять всем требованиям, изложенным в различных правилах.

Рекомендации обеспечивают дополнительное руководство, которое поможет производителям улучшить пользовательские характеристики устройств PXIe, характеризующиеся словом «следует». Следование рекомендациям улучшит функциональность, гибкость, совместимость и/или удобство использования устройств PXIe. Применение рекомендаций к устройствам не является обязательным.

Разрешения подчеркивают гибкость настоящего стандарта и характеризуются словом «могут». Разрешения главным образом разъясняют диапазон решений проектирования, который доступен проектировщикам модулей и систем на их усмотрение. Они позволяют проектировщикам манипулировать функциональностью, стоимостью и другими факторами для создания изделий, отвечающих ожиданиям пользователей. Разрешения носят нейтральный характер и не предполагают их обязательной реализации.

Замечания подчеркивают некоторые важные нюансы настоящего стандарта. Они помогают лучше понять подтекст некоторых требований настоящего стандарта и/или выделить главное из частных требований. Замечания в основном содержат советы по проектированию.

Все правила, рекомендации, разрешения и замечания должны рассматриваться совместно с сопутствующим текстом, таблицами и рисунками. Правила могут явно или неявно содержать информацию, приведенную в тексте, таблицах и рисунках. Несмотря на то, что настоящий стандарт и предполагает, что все необходимые требования изложены в правилах, возможно, что некоторые важные моменты оговариваются в настоящем стандарте за пределами правил. С точки зрения максимальной совместимости со стандартом, такие требования лучше трактовать как правила.

Успешная реализация устройств и систем PXIe требует знаний настоящего стандарта (см. также [1] и [2]).

НАЦИОНАЛЬНЫЙ СТАНДАРТ РОССИЙСКОЙ ФЕДЕРАЦИИ

АРХИТЕКТУРА БАЗОВАЯ ПОСТРОЕНИЯ СИСТЕМ КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНОЙ АППАРАТУРЫ PXIe

Технические требования

The basic architecture of PXIe test and measurement instrumentation systems. Technical specifications

Дата введения — 2024—04—01

1 Область применения

Настоящий стандарт распространяется на модульную контрольно-измерительную аппаратуру и устанавливает требования к разработке программно-аппаратных средств на основе архитектуры PXI Express.

Настоящий стандарт предназначен для решения следующих задач:

- обеспечения возможности гибкой конфигурации КИА для получения наилучшей производительности при эксплуатации;
- снижения стоимости разработки и внедрения КИА;
- снижения габаритных размеров контрольно-измерительных комплексов;
- повышения производительности модульных систем путем организации высокоскоростных потоков данных и тестовых сигналов;
- облегчения модификации КИА путем замены или дополнения модифицированных инструментальных модулей при сохранении неизменной структуры всей системы КИА;
- обеспечения возможности разработки систем с применением высокоскоростного интерфейса PCIe.

2 Нормативные ссылки

В настоящем стандарте использованы нормативные ссылки на следующие стандарты:

ГОСТ IEC 61010-1 Безопасность электрических контрольно-измерительных приборов и лабораторного оборудования. Часть 1. Общие требования

ГОСТ Р 53032 (ИСО 7779:1999) Шум машин. Измерение шума оборудования для информационных технологий и телекоммуникаций

ГОСТ Р МЭК 61326-1 Оборудование электрическое для измерения, управления и лабораторного применения. Требования электромагнитной совместимости. Часть 1. Общие требования

Примечание — При пользовании настоящим стандартом целесообразно проверить действие ссылочных стандартов в информационной системе общего пользования — на официальном сайте Федерального агентства по техническому регулированию и метрологии в сети Интернет или по ежегодному информационному указателю «Национальные стандарты», который опубликован по состоянию на 1 января текущего года, и по выпускам ежемесячного информационного указателя «Национальные стандарты» за текущий год. Если заменен ссылочный стандарт, на который дана недатированная ссылка, то рекомендуется использовать действующую версию этого стандарта с учетом всех внесенных в данную версию изменений. Если заменен ссылочный стандарт, на который дана датированная ссылка, то рекомендуется использовать версию этого стандарта с указанным выше годом утверждения (принятия). Если после утверждения настоящего стандарта в ссылочный стандарт, на который дана датированная ссылка, внесено изменение, затрагивающее положение, на которое дана ссылка, то это положение рекомендуется применять без учета данного изменения. Если ссылочный стандарт отменен без замены, то положение, в котором дана ссылка на него, рекомендуется применять в части, не затрагивающей эту ссылку.

Издание официальное

3 Термины и определения

В настоящем стандарте применены следующие термины с соответствующими определениями:

3.1 **усовершенствованные дифференциальные соединители;** ADF (advanced differential fabric): Дифференциальные высокочастотные соединители, используемые для передачи данных в модулях CompactPCI Express.

3.2 **интерфейс прикладного программирования;** API (application programming interface): Описание способов взаимодействия одной компьютерной программы с другими.

Примечание — Часто реализуется отдельной программной библиотекой или сервисом операционной системы. Используется программистами при написании всевозможных приложений.

3.3 **системная шина CompactPCI Express:** Системная шина передачи данных для контрольно-измерительной аппаратуры, являющаяся стандартом для разработки устройств на основе шины PCIe и соединителей типа Eurocard.

3.4 **формат Eurocard** (European packaging specifications): Стандартный конструктив исполнения печатных плат, предназначенных для размещения в специальных крейтах или шасси.

3.5 **уведомление о технических [инженерных] изменениях;** ECN (engineering change notice): Официальное уведомление об утверждении изменений, которое используют производители для того, чтобы убедиться, что их контрактные производства и другие партнеры-производители разрабатывают системы правильно.

3.6 **электрически стираемое перепрограммируемое запоминающее устройство;** EEPROM (electrically erasable programmable read-only memory): Один из видов энергонезависимой памяти.

3.7 **усовершенствованный жесткий метрический разъем;** eHM (enriched hard-metric): Специализированный соединитель ввода-вывода данных для печатных плат.

3.8 **географический адрес;** GA (geographical address): Шина, позволяющая однозначно определить положение модуля в шасси.

3.9 **интерфейсная шина общего назначения;** GPIB (general purpose interface bus): Параллельная шина передачи данных с кабелем и соединителем с 24 проводами, максимальная длина кабеля которых ограничена 20 м, выполненная по стандарту IEEE 488.

3.10 **шина;** ISA (industry standard architecture): 16-разрядная внутренняя шина компьютеров, основанных на процессорах Intel 80286 и их непосредственных преемниках в 1980-х годах.

3.11 **выбор устройства инициализации;** IDSEL (initialization device select): Сигнал формируется главным мостом или мостом PCI-PCI для выбора устройства при записи или чтении его памяти конфигурации.

3.12 **интерфейс подключения периферийных устройств;** PCI (peripheral component interconnect): Шина ввода-вывода данных для подключения периферийных устройств к материнской плате компьютера.

3.13 **ускоренный интерфейс подключения периферийных устройств;** PCI Express (peripheral component interconnect express): Локальная компьютерная шина расширения, предназначенная для подключения периферийных устройств к материнской плате персонального компьютера. Является высокоскоростной модификацией шины PCI.

Примечание — PCIe реализует программную модель интерфейса PCI и протокол последовательной передачи данных.

3.14 **группа производителей PCI устройств;** PCI-SIG (special interest group PCI): Задача группы состоит в развитии и управлении основанными на шине PCI стандартами передачи данных.

3.15 **группа производителей промышленных компьютеров;** PCI PICMG (PCI industrial computer manufacturers group): Группа для адаптации технологии PCI для использования в высокопроизводительных телекоммуникациях, военных и промышленных вычислительных приложениях, включая более новые технологии.

3.16 **расширение PCI для контрольно-измерительных приборов;** PXI (PCI extensions for instrumentation): Модульная система построения контрольно-измерительных приборов, основанная на шине PCI.

3.17 **расширения PCI Express для контрольно-измерительных приборов;** PXI Express (PCI express extensions for instrumentation): Модульная система построения контрольно-измерительных приборов, основанная на шине PCI Express.

3.18 **модуль системной синхронизации;** STM (system timing module): Модуль, обеспечивающий синхронизацию работы других модулей в системе.

3.19 **слот системной синхронизации;** STS (system timing slot): Специализированный слот для установки модуля системной синхронизации.

3.20 **универсальный разъем питания;** UPM (universal power): Специализированный разъем для электропитания платы.

3.21 **архитектура программного обеспечения;** VISA (virtual instrument software architecture): Широко используемый стандартизированный программный интерфейс в области тестирования и измерений для управления приборами с персонального компьютера.

3.22 **универсальный стандарт Eurocard;** VME (versa module Europe): Стандарт компьютерной шины VMEbus, первоначально разработанный для линейки процессоров Motorola 68000, но впоследствии широко используемый для многих приложений и стандартизован IEC как ANSI / IEEE 1014-1987.

Примечание — Стандарт основан на размерах, конструкции и соединителях Eurocard, но использует собственную систему сигнализации, которую Eurocard не определяет.

3.23 **международная торговая ассоциация VMEbus;** VITA (VMEbus international trade association): Некоммерческая бизнес-ассоциация, направленная на поддержку открытой системной архитектуры.

Примечание — Функции, выполняемые VITA, являются техническими, рекламными и связанными с пользователями, они направлены на увеличение общего размера рынка, предоставление поставщикам дополнительной информации на рынке и предоставление пользователям своевременной технической информации по всему миру.

3.24 **спецификация VXIplug&play;** VPP (VXIplug&play specification): Стандарт для разработки открытых систем VXI (см. 3.26).

3.25 **организация по стандартизации VITA;** VSO (VITA standards organization): Звено ассоциации VITA, направленное на решение вопросов по стандартизации.

3.26 **расширения VME для приборов;** VXI (VME extensions for instrumentation): Модульная система построения контрольно-измерительных приборов, основанная на шине VMEbus.

Примечание — VXI определяет дополнительные линии шины для синхронизации и запуска, а также требования к конструкции и стандартные протоколы для конфигурации, связи на основе сообщений, расширения нескольких шасси и других функций.

3.27 **программируемая логическая интегральная схема;** ПЛИС: Электронный компонент (интегральная микросхема), используемый для создания конфигурируемых цифровых электронных схем.

3.28 **электромагнитная совместимость;** ЭМС: Способность технических средств одновременно функционировать в реальных условиях эксплуатации с требуемым качеством при воздействии на них непреднамеренных электромагнитных помех и не создавать недопустимых электромагнитных помех другим техническим средствам.

3.29 **форм-фактор:** Стандарт технического изделия, описывающий некоторую совокупность его технических параметров.

3.30 **слот:** Посадочное место с группой соединителей, соединенных с системной шиной и ресурсами шасси, предназначенное для установки модуля.

3.31 **триггерное событие:** Изменение логического состояния сигнала, сигнализирующее о наступлении некоторого события, требующего реакции аппаратуры.

3.32 **инструментальные сигналы:** Сигналы, необходимые для обеспечения частотной и триггерной синхронизации периферийных модулей.

4 Общие сведения об архитектуре PXI Express

В данном разделе приводится обзор возможностей, конструкции, электрической и программной архитектур систем PXI Express, которым даются определения в настоящем стандарте.

4.1 Обзор конструкции

PXI Express, также как и PXI-1, поддерживает форм-факторы модулей 3U и 6U. Для поддержки PCI Express было добавлено несколько новых соединителей (см. [1]). В настоящем стандарте исполь-

зуются другие названия для модулей и типов слотов по сравнению с CompactPCI Express, а также вводятся некоторые новые понятия. В таблице 4.1 приведено наименование компонента PXI Express и эквивалентное наименование компонента CompactPCI Express.

Таблица 4.1 — Наименования в соответствии с настоящим стандартом и [1]

Наименование в настоящем стандарте	Наименование в [1]
Системный слот PXI Express	Системный слот
Системный модуль PXI Express	Системная плата
Периферийный слот PXI Express	Периферийный слот типа 2
Периферийный модуль PXI Express	Периферийная плата типа 2
Гибридный слот PXI Express	Гибридный слот
Модуль PXI-1, совместимый с гибридным слотом	Не применимо
Слот синхронизации системы PXI Express	Не применимо
Модуль синхронизации системы PXI Express	Не применимо
Слот PXI-1	Традиционный слот
Модуль PXI-1	Периферийная плата CompactPCI

Типы модулей и слотов, определенные в [1], а также новые типы, представленные в настоящем стандарте, описаны в последующих разделах.

4.1.1 Типы модулей и слотов

В PXI Express определены следующие типы модулей и слотов: системный модуль PXI Express 3U и 6U и слот, периферийный модуль PXI Express 3U и 6U и слот, гибридный периферийный слот PXI Express 3U и 6U, модуль системной синхронизации PXI Express 3U и 6U и слот, гибридный слот 3U и 6U и модуль PXI-1, совместимый с гибридным слотом 3U и 6U. Помимо этих типов модулей и слотов в шасси PXI Express для реализации поддержки периферийных модулей PXI-1 разрешено использовать периферийные слоты PXI 3U и 6U (см. [2]).

4.1.1.1 Системные модули PXI Express 3U и 6U и слот

У системных модулей PXI Express имеется четыре обязательных соединителя: XP1/XJ2/XJ3/XJ4 (см. [1]). Упрощенное описание функциональности соединителей:

XP1/XJ1 предназначены для питания, XP2/XJ2 и XP3/XJ3 — для PCI Express, а XP4/XJ4 — для сигналов приборов (см. [2]). Системный модуль 6U может использовать соединители J3/J4/J5 для ввода-вывода через заднюю приборную панель.

На рисунках 4.1 и 4.2 показаны системные модули PXI Express 3U и 6U, соответственно.

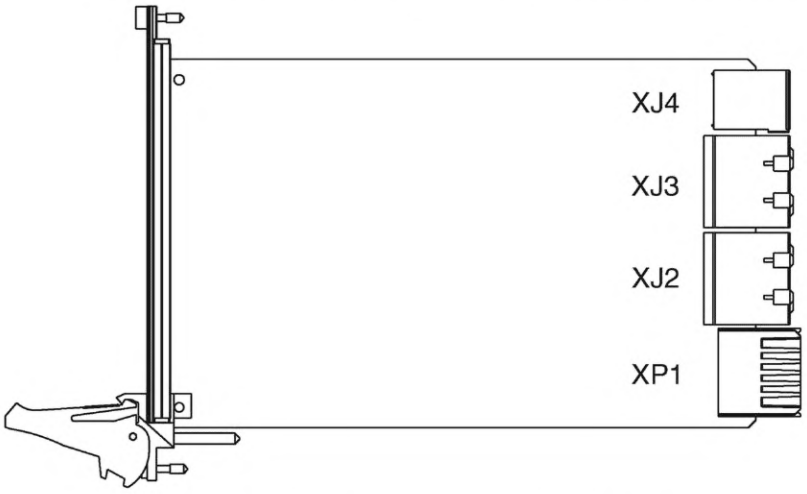


Рисунок 4.1 — Системный модуль PXI Express 3U

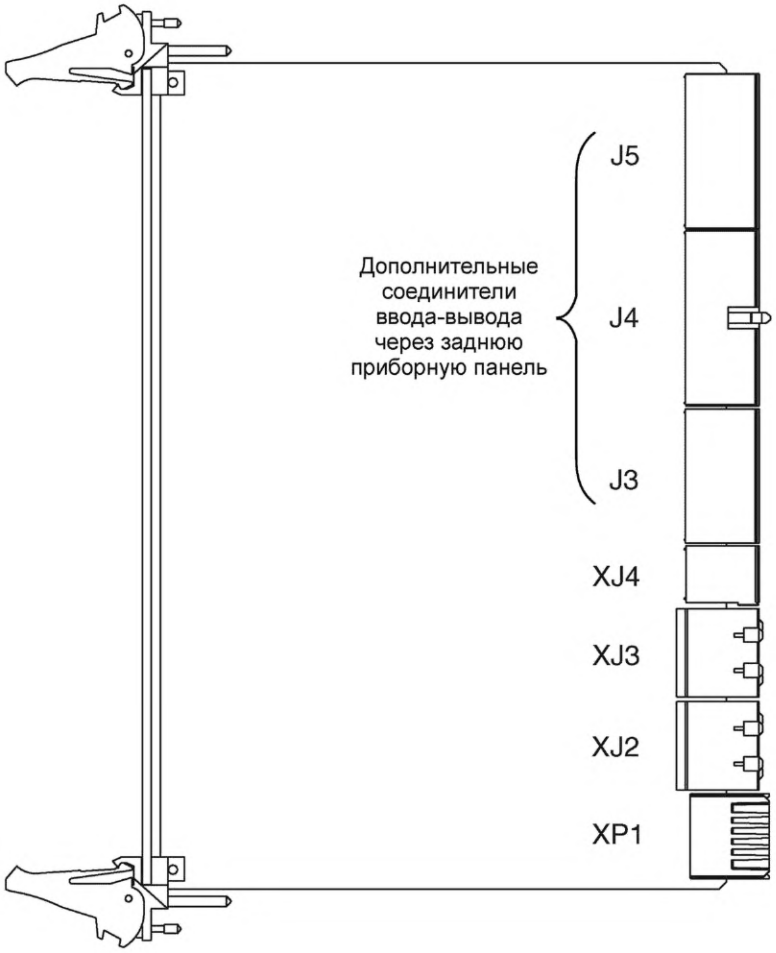


Рисунок 4.2 — Системный модуль PXI Express 6U

На рисунках 4.3 и 4.4 показаны системные слоты PXI Express 3U и 6U, соответственно.

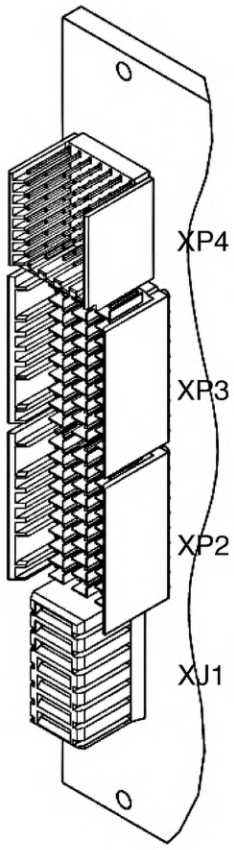


Рисунок 4.3 — Системный слот PXI Express 3U

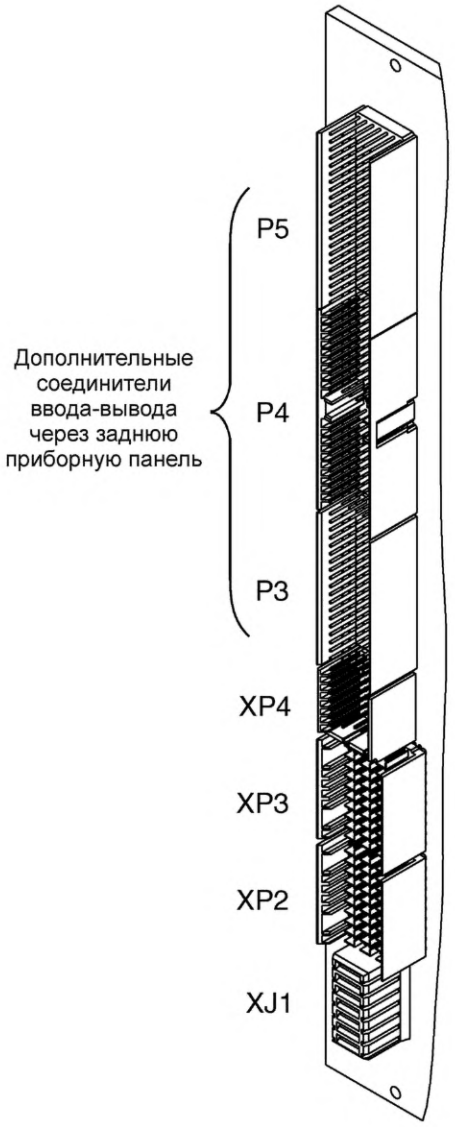


Рисунок 4.4 — Системный слот PXI Express 6U

4.1.1.2 Периферийный модуль PXI Express и слоты 3U и 6U

Периферийный модуль 3U PXI Express оснащен двумя соединителями: XJ3 и XJ4. Упрощенное описание функциональности соединителей: XP3/XJ3 предназначены для PCI Express и дифференциальных сигналов линий триггерных событий и синхронизации, а XP4/XJ4 — для сигналов измерительных приборов (см. [2]). Периферийный модуль 6U PXI Express имеет дополнительный соединитель eHM для кросс-плат и XJ8, который устанавливается в верхние колонки традиционного разъема J5 для обеспечения дополнительного питания модуля 6U. Настоящий стандарт не поддерживает использование J3/J4/J5 на периферийных модулях 6U.

На рисунках 4.5 и 4.6 показаны периферийные модули PXI Express 3U и 6U, соответственно.

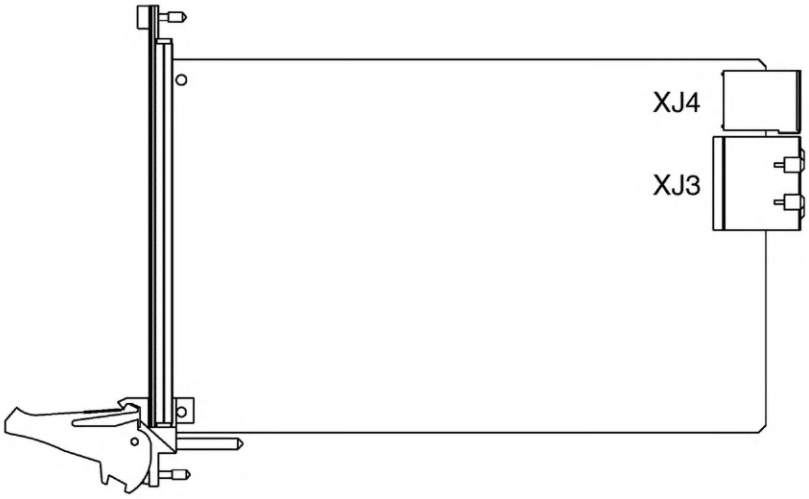


Рисунок 4.5 — Периферийный модуль PXI Express 3U

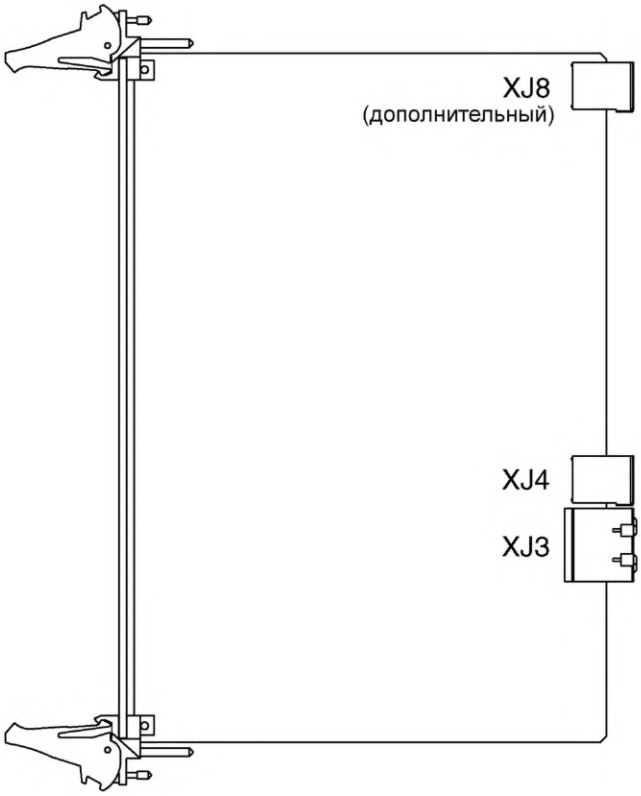


Рисунок 4.6 — Периферийный модуль PXI Express 6U

На рисунках 4.7 и 4.8 показаны периферийные слоты PXI Express 3U и 6U, соответственно.

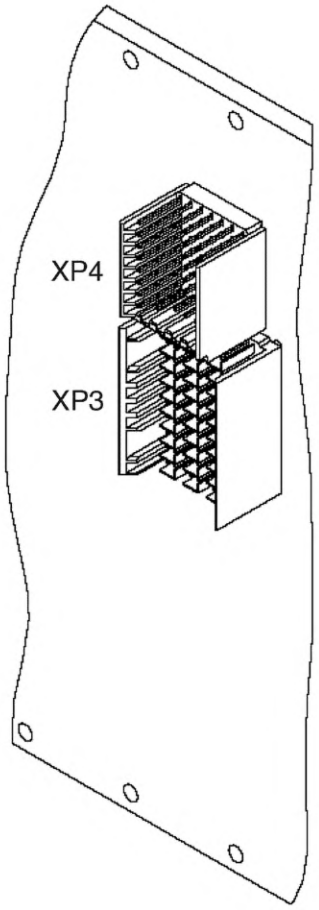


Рисунок 4.7 — Периферийный слот PXI Express 3U

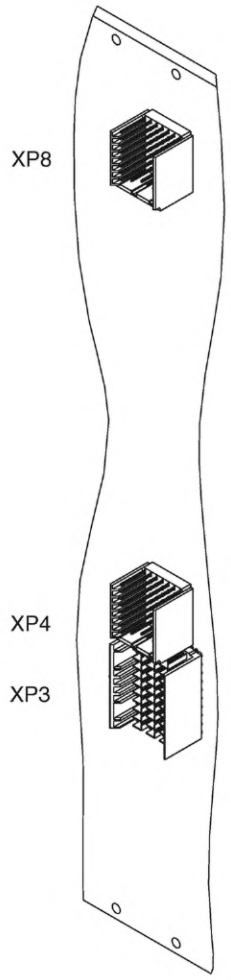


Рисунок 4.8 — Периферийный слот PXI Express 6U

4.1.1.3 Гибридные периферийные слоты PXI Express 3U и 6U

Гибридные периферийные слоты 3U имеют три соединителя: P1, XP3 и XP4. Упрощенное описание функциональности соединителей: P1/J1 предназначены для 32-битного PCI, XP3/XJ3 — для PCI Express и дифференциальных сигналов триггерных событий и синхронизации, а XP4/XJ4 — для сигналов приборов (см. [2]). Гибридные периферийные слоты 6U оснащены четырьмя соединителями: P1, XP3, XP4 и XP8. Соединители P3, P4 и P5 не используются.

На рисунках 4.9 и 4.10 показаны гибридные слоты PXI Express 3U и 6U, соответственно.

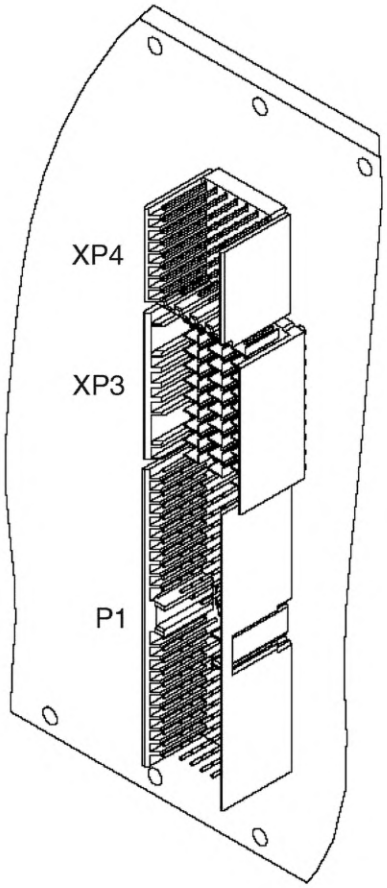


Рисунок 4.9 — Гибридный периферийный слот PXI Express 3U

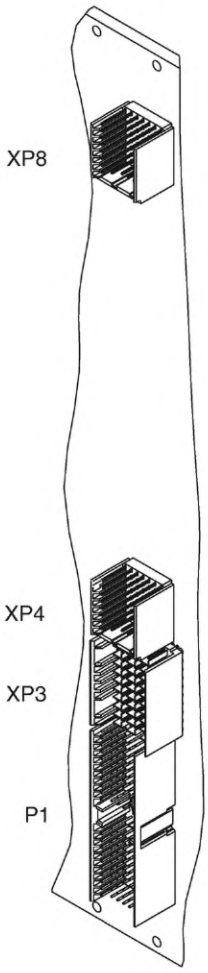


Рисунок 4.10 — Гибридный периферийный слот PXI Express 6U

4.1.1.4 Модули системной синхронизации PXI Express 3U и 6U и слот

В PXI Express представлены новые модули 3U и 6U, называемые модулями системной синхронизации. Также представлены соответствующие слоты 3U и 6U, называемые слотами системной синхронизации (или слотами синхронизации системы).

Модуль системной синхронизации 3U оснащен четырьмя соединителями: TJ1, TJ2, XJ3 и XJ4, как показано на рисунке 4.11. Упрощенное описание функциональности соединителей: TJ1/TP1 и TJ2/TP2 предназначены для разветвления линий дифференциальных сигналов триггерных событий и линий триггерных событий «точка—точка», XP3/XJ3 — для PCI Express и дифференциальных сигналов триггерных событий и синхронизации, а XP4/XJ4 — для сигналов приборов (см. [2]).

Слот 3U оснащен тремя необходимыми соединителями: TP2, XP3 и XP4. TP1 является необязательным для кросс-плат с семью или менее слотами, требующими линии дифференциальных сигналов триггерных событий.

Модуль системной синхронизации 6U обладает теми же соединителями, что и модуль синхронизации 3U, а также дополнительным соединителем XJ8 для дополнительного питания.

Модуль системной синхронизации 6U, разработанный для шасси 6U, который поддерживает установку модулей 3U с более чем 18 слотами, оснащается дополнительными соединителями TJ5 и TJ6. Это позволяет модулю системной синхронизации 6U подключаться к дополнительным линиям триггерных событий.

Слот системной синхронизации 6U, который не позволяет устанавливать модули системной синхронизации 3U, обладает четырьмя обязательными соединителями: TP2, XP3, XP4 и XP8. TP1 является необязательным для кросс-плат с семью или менее слотами, требующими линии дифференциальных сигналов триггерных событий.

Слот системной синхронизации 6U, поддерживающий установку модулей системной синхронизации 3U, оснащается семью необходимыми соединителями: TP1, TP2, XP3, XP4, верхний TP2, верхний XP3 и верхний XP4. Верхний соединитель TP1 является необязательным для кросс-плат с 24 или менее слотами, требующими линии дифференциальных сигналов триггерных событий.

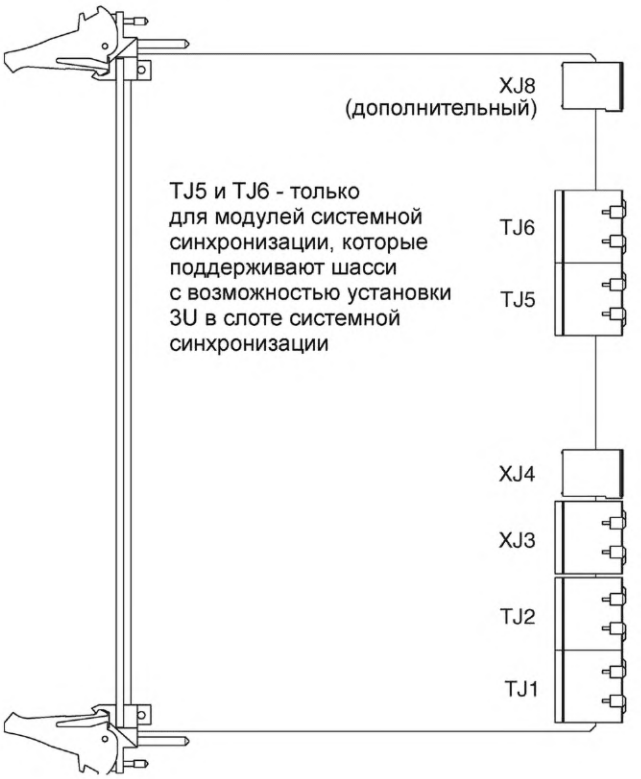


Рисунок 4.11 — Модуль системной синхронизации PXI Express 6U

Слот системной синхронизации 3U PXI Express показан на рисунке 4.12.

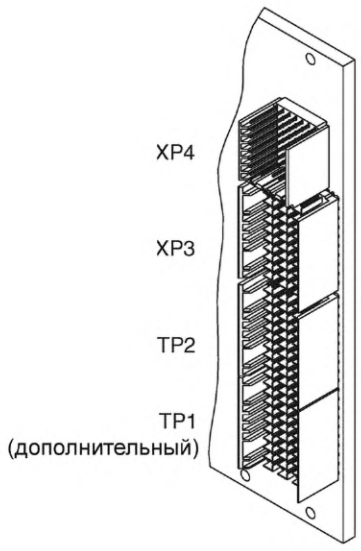


Рисунок 4.12 — Слот системной синхронизации PXI Express 3U

Слот модуля системной синхронизации 6U показан на рисунках 4.13 и 4.14.

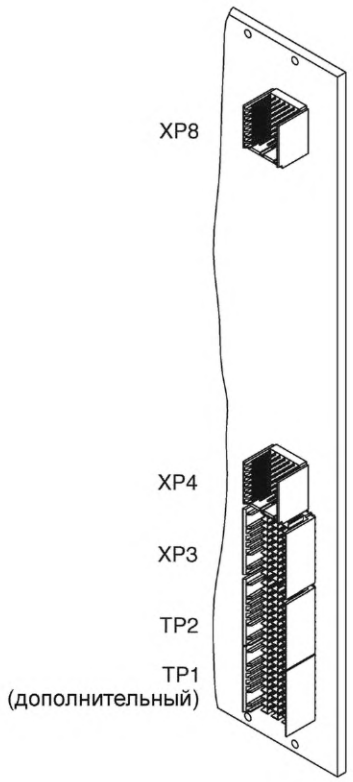


Рисунок 4.13 — Слот системной синхронизации PXI Express 6U

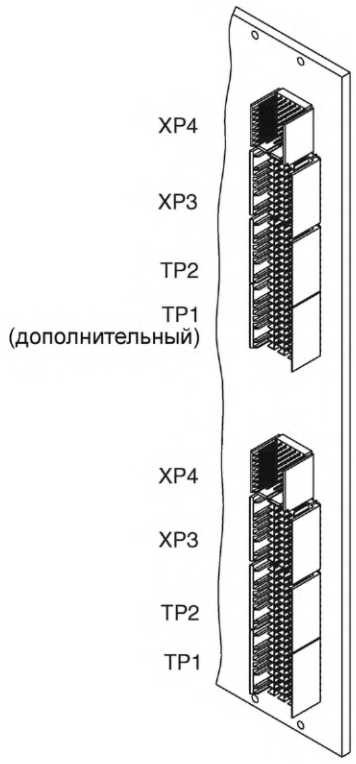


Рисунок 4.14 — Слот системной синхронизации 6U PXI Express с поддержкой установки 3U

4.1.1.5 Слот PXI-1

В шасси PXI Express могут быть слоты, поддерживающие платы PXI (см. [2]). Эти слоты соответствуют требованиям к конструкции с учетом положений [2] и называются слотами PXI-1.

4.1.1.6 Периферийный модуль PXI-1, совместимый с гибридными слотами 3U и 6U

PXI-1 или связанный с ним ECN определяет совместимый с гибридным слотом периферийный модуль PXI-1 3U и 6U, который является модулем PXI-1 3U или 6U, в котором соединитель J2 HM заменен на соединитель eHM. Соединитель eHM представляет собой модифицированный соединитель HM с шагом 2 мм со специальным позиционирующим ключом, который устанавливается в верхние восемь колонок соединителя J2 PXI-1. Этот тип модуля может использоваться в любом гибридном слоте PXI-1 или PXI Express. На рисунках 4.15 и 4.16 показаны модули PXI-1, совместимые с гибридными слотами 3U и 6U.

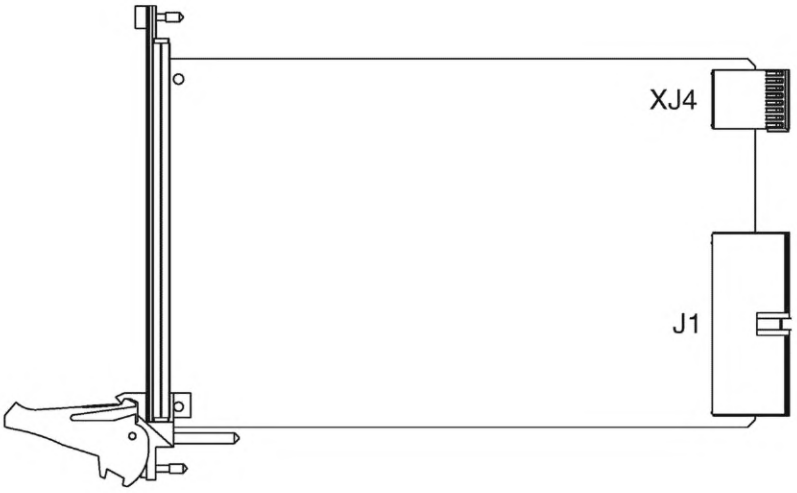


Рисунок 4.15 — Модуль PXI-1, совместимый с гибридным периферийным слотом 3U

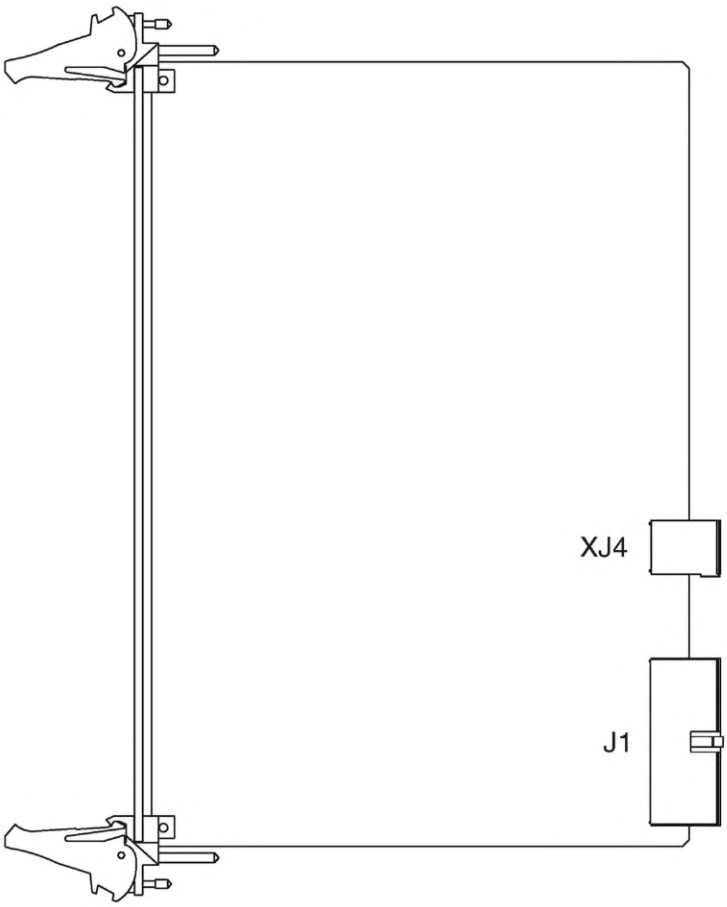


Рисунок 4.16 — Модуль PXI-1, совместимый с гибридным периферийным слотом 6U

4.1.2 Расположение системного слота и модуля системной синхронизации

PXI Express определяет местоположение системного слота, как самый дальний левый слот в шасси с номером слота 1 (Slot 1). Это определенное расположение является подмножеством многочисленных возможных конфигураций, допускаемых положениями [1] (системный слот CompactPCI Express может быть расположен в любом месте на кросс-плате). Определение единого места для системного слота упрощает интеграцию и повышает степень совместимости между контроллерами PXI Express и шасси. Кроме того, требуется, чтобы при необходимости системный модуль расширялся влево до так называемых слотов расширения контроллера (см. [2]). Расширение влево не позволяет системным модулям использовать ценные периферийные слоты.

Некоторые шасси PXI Express могут интегрировать функциональные возможности системного модуля в шасси. В такой системе системный слот не требуется, а нумерация периферийных слотов начинается с 2.

PXI Express определяет слот системной синхронизации, в который может вставляться периферийный модуль PXI Express или модуль системной синхронизации, обеспечивающий индивидуальные триггеры для всех других периферийных модулей и позволяющий заменить системный опорный генератор. Расположение слота системной синхронизации не является обязательным, что позволяет разработчикам кросс-плат оптимизировать ее по стоимости.

4.1.3 Дополнительные конструктивные характеристики

В дополнение к функциям положений [2] в PXI Express добавлены дополнительные рекомендации по охлаждению, а также по измерению и характеристикам уровней акустического шума.

4.1.4 Совместимость с CompactPCI Express

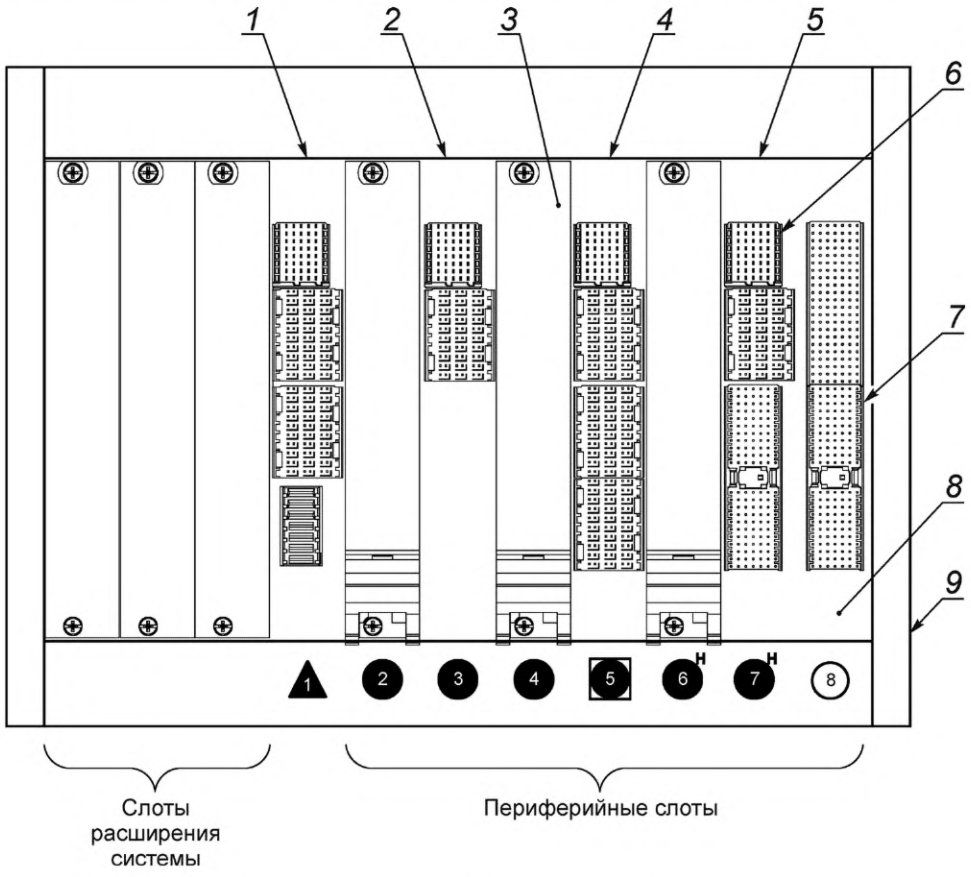
Взаимодействие между продуктами, совместимыми с PXI Express, и стандартными продуктами CompactPCI Express является важной функцией, обеспечиваемой настоящим стандартом (см. также [1]). Для некоторых систем, совместимых с PXI Express, могут потребоваться компоненты, которые

не реализуют специфические функции PXI Express. Например, пользователю может потребоваться использование стандартного модуля сетевого интерфейса CompactPCI Express в шасси PXI Express. Аналогичным образом, некоторые пользователи могут выбрать использование модуля, совместимого с PXI Express, в стандартном шасси CompactPCI Express. В таких случаях пользователь не сможет использовать специфические функции PXI Express, но сможет использовать базовые функции модуля.

Следует обратить внимание на то, что функциональная совместимость между продуктами PXI Express и другими реализациями продуктов CompactPCI Express для конкретных областей применения (которые могут определять другие назначения сигналов для контактов ввода-вывода соединителей XP4/XJ4) не гарантируется. Положения [1] оговаривают механические ключи соединителей XP4/XJ4 как для продуктов PXI Express, так и для продуктов CompactPCI Express для конкретных областей применения, чтобы исключить электрические конфликты между ними.

4.1.5 Типовые компоненты системы

На рисунке 4.17 показан пример системы PXI Express для иллюстрации расположения основных компонентов системы. Система PXI Express состоит из шасси, которое содержит кросс-плату PXI Express и предоставляет средства для поддержки системного контроллера и периферийных модулей. Шасси может оснащаться одним системным слотом и должно содержать один или несколько периферийных слотов. Слева от системного слота может быть доступно любое количество слотов расширения системы. Слот системной синхронизации может располагаться в любом из доступных слотов справа от слота 1. Кросс-плата содержит интерфейсные соединители (XP1, XJ2 и т. д.) и обеспечивает связь между системным слотом, периферийными слотами и слотом синхронизации.



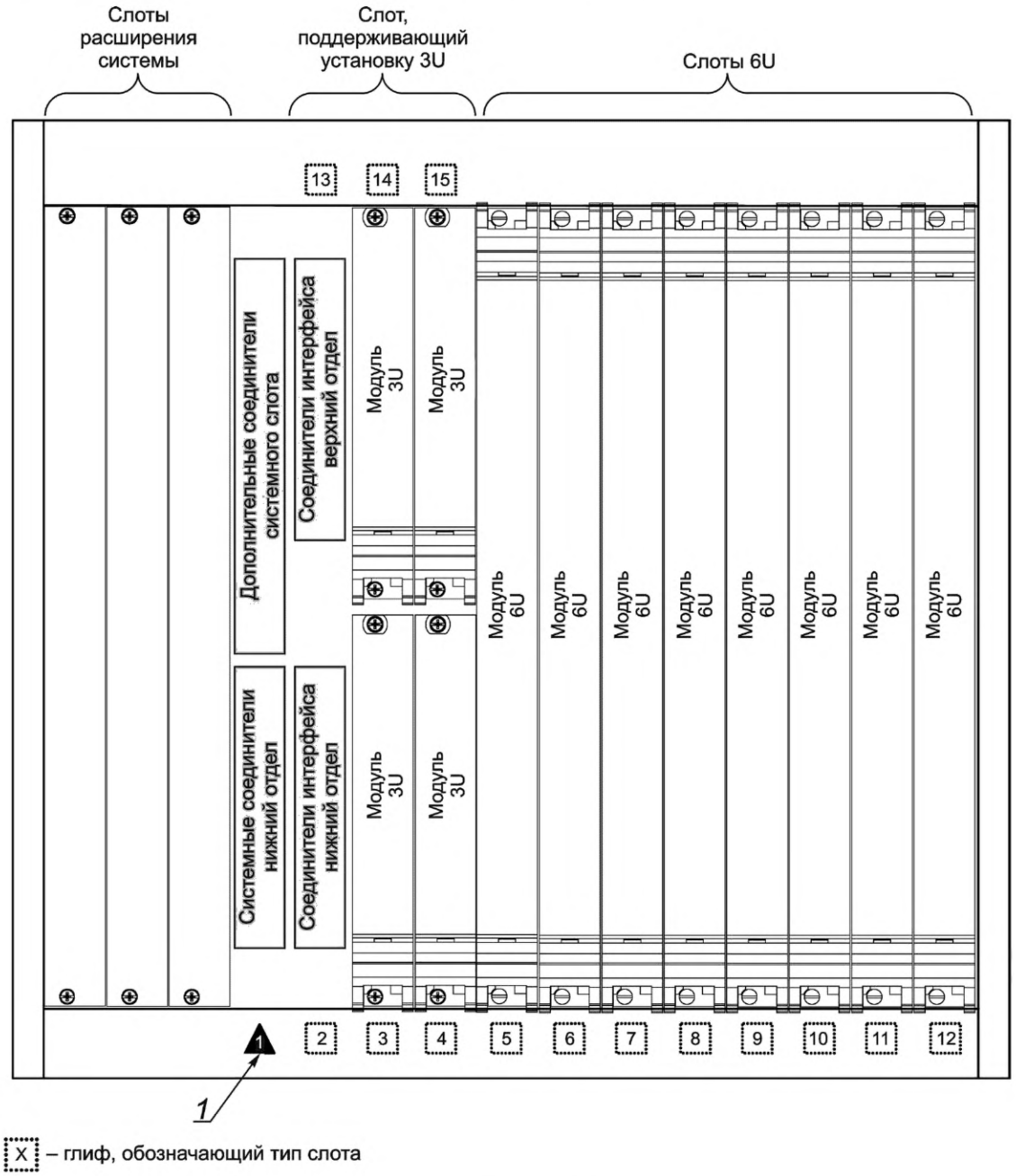
1 — системный слот PXI Express; *2* — периферийный слот PXI; *3* — модуль; *4* — слот синхронизации системы PXI Express; *5* — гибридный слот PXI Express; *6* — интерфейсные соединители кросс-платы; *7* — слот PXI-1; *8* — кросс-плата; *9* — шасси

Рисунок 4.17 — Типовые компоненты системы

4.1.6 Шасси с поддержкой установки модулей 3U в слоте 6U

Так же, как и PXI-1, PXI Express позволяет эффективно использовать модули 3U в шасси 6U. Шасси 6U PXI Express может поддерживать установку определенных комбинаций модулей 3U в одном

слоте 6U. Это позволяет одновременно вставлять один модуль 3U в нижнюю часть слота 6U, а другой модуль 3U — в верхнюю часть того же слота 6U. Это может быть реализовано механически с помощью адаптера 3U/3U или с помощью блочных каркасов. Шасси 6U PXI Express может быть выполнено с любым количеством слотов 6U, которые поддерживают эту функцию. На рисунке 4.18 показана общая конфигурация шасси 6U, поддерживающего установку модулей 3U.



1 — системный слот

Рисунок 4.18 — Пример шасси PXI Express с поддержкой установки 3U

4.2 Обзор электрической архитектуры

Подобно тому, как PXI объединил функции измерительных приборов со стандартом шины настольного компьютера PCI, PXI Express объединяет функции измерительных приборов со стандартом шины PCI Express, используемой в персональных компьютерах. Инструментальные функции PXI Express включают в себя многие инструментальные функции традиционного PXI, а также новый дифференци-

альный системный тактовый сигнал 100 МГц, новые двухточечные (связь типа «точка—точка») дифференциальные сигналы триггерных событий и новый двухточечный тактовый сигнал переменной частоты. Эти функции реализованы на кросс-плате для обеспечения максимальной производительности процессов тактирования и синхронизации инструментов.

4.2.1 Функции, заимствованные из CompactPCI Express

Интерфейс PCI Express — одна из основных функциональных возможностей, которую PXI Express заимствует у CompactPCI Express. Системы PXI Express могут передавать данные в системный модуль и из системного модуля со скоростью до 24 Гбайт/с в каждом направлении (при использовании 24 линии PCIe Gen 3), а отдельные периферийные модули PXI Express могут передавать данные со скоростью до 8 Гбайт/с в каждом направлении (при использовании 8 линий PCIe Gen 3). Учитывая, что коммутаторы PCI Express имеют возможность одновременной передачи данных между устройствами PCI Express по нескольким отдельным каналам, суммарная максимальная скорость передачи данных внутри системы PXI Express между всеми модулями может достигать 128 Гбайт/с в каждом направлении. Величина пропускной способности системы зависит от конкретной реализации и позволяет поставщикам PXI Express разрабатывать системы, отвечающие потребностям клиентов с точки зрения стоимости и производительности.

Электрические правила, перенесенные из положений [1] в PXI Express, оговаривают следующие аспекты (но не ограничиваются ими):

- ресурсы для передачи и приема электрических сигналов PCI Express;
- опорный тактовый генератор PCI Express;
- вспомогательные сигналы PCI Express;
- шину SMBus;
- идентификацию кросс-платы и ее возможностей через SMBus;
- сигналы, используемые для управления питанием;
- требования к источнику питания;
- назначение выводов модулей и слотов, за исключением дополнительных измерительных сигналов;
- использование интерфейса PCI с определенными типами слотов.

В таблице 4.2 показаны компоненты, совместимые между двумя стандартами. Следует обратить внимание на то, что если модули PXI Express используются в шасси CompactPCI Express, то инструментальные функции модулей PXI Express недоступны для использования.

Таблица 4.2 — Совместимость компонентов PXI, PXI Express и CompactPCI Express

Компоненты PXI Express	Компоненты CompactPCI Express						
	Системный слот	Системная плата	Периферийный слот типа 2	Периферийная плата типа 2	Гибридный слот	Традиционный слот CompactPCI	Периферийная плата CompactPCI
Системный слот PXI Express	—	Да	—	—	—	—	—
Системный модуль PXI Express	Да	—	—	—	—	—	—
Периферийный слот PXI Express	—	—	—	Да	—	—	—
Периферийный модуль PXI Express	—	—	Да	—	Да	—	—
Гибридный слот PXI Express	—	—	—	Да	—	—	Да[1)]
Модуль PXI-1, совместимый с гибридным слотом	—	—	—	—	Да	Да	—
Слот системной синхронизации	—	—	—	Да	—	—	—

Окончание таблицы 4.2

Компоненты PXI Express	Компоненты CompactPCI Express						
	Системный слот	Системная плата	Периферийный слот типа 2	Периферийная плата типа 2	Гибридный слот	Традиционный слот CompactPCI	Периферийная плата CompactPCI
Модуль системной синхронизации	—	—	Да	—	—	—	—
Слот PXI-1	—	—	—	—	—	—	Да
Модуль PXI-1	—	—	—	—	—	Да	—
[1] Периферийная плата CompactPCI будет работать, если на ней имеется только соединитель J1.							

4.2.2 Функции, заимствованные из PXI

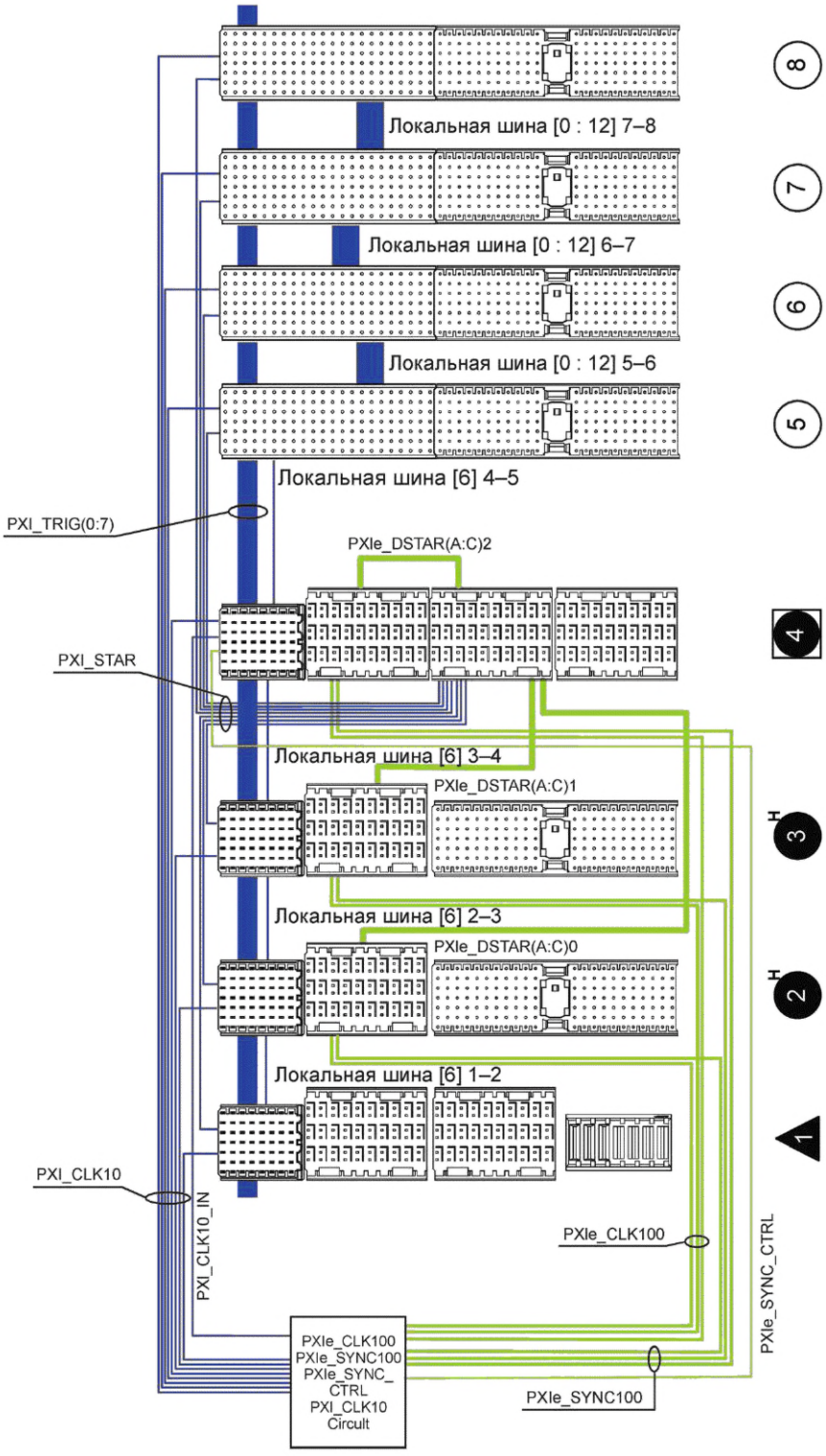
Продукты PXI Express могут пользоваться преимуществом повышения производительности работы с данными при реализации функций приборов (см. [2]). В дополнение к новым функциям приборов, определенным в настоящем стандарте, любой модуль PXI Express и слот шасси могут задействовать системную тактовую частоту (тактовый генератор) PXI 10 МГц (PXI_CLK10), шину линий триггерных событий PXI, линию локальной шины и линию триггерных событий «точка—точка» PXI (см. [2]). Слоты PXI-1, реализованные в системах PXI Express, также поддерживают локальную шину PXI. Слоты PXI Express обладают возможностью работы с виртуальной локальной шиной, используя преимущества коммутаторов PCI Express, позволяющих одновременно передавать данные между устройствами PCI Express по нескольким путям. Детерминированность движения данных с такой виртуальной локальной шиной может зависеть от коммутатора PCI Express и самих данных.

4.2.3 Новые приборные функции

Возможности системного тактирования и синхронизации в PXI являются ключевым его отличием от других форм-факторов приборов. PXI был создан путем добавления этих функций к шине PCI с высокой пропускной способностью и компактному модульному форм-фактору CompactPCI при сохранении приемлемой стоимости внедрения. Возможности синхронизации и наличие линий триггерных событий PXI сохранены в настоящем стандарте и продолжат использоваться для решения при помощи PXI множества прикладных задач.

С развитием технологий, обеспечивающих более высокую производительность на базе дифференциальных сигналов, и с уже имеющимися дифференциальными соединителями, необходимыми для PCI Express, PXI Express развивает существующие возможности, предоставляя дифференциальный системный тактовый генератор, дифференциальные сигналы синхронизации и дифференциальные сигналы триггерных событий «точка—точка» и сигналы тактового генератора от нового модуля системной синхронизации.

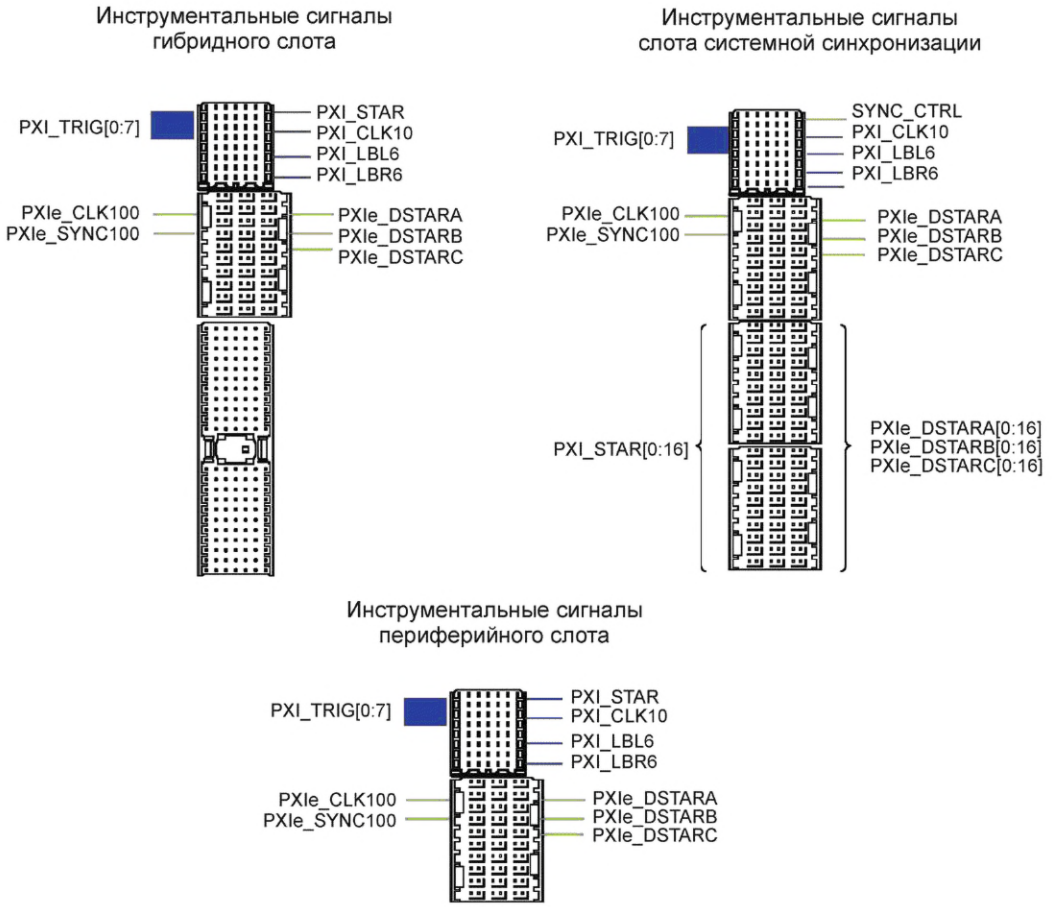
Ключевыми преимуществами обеспечения дифференциального тактирования и синхронизации являются повышенная помехоустойчивость, обеспечиваемая приборным тактовым генератором, и возможность передачи тактовых импульсов с более высокой частотой. Высокая частота тактирования не только обеспечивает более высокую производительность, но также хорошо сочетается с современными процессами и позволяет во многих случаях отказаться от схем умножения частоты в простых модулях. Новые функции добавлены таким образом, чтобы обеспечить совместимость и высокую степень взаимодействия с существующими модулями PXI. В следующих разделах будут описаны новые функциональные возможности. На рисунке 4.19 показан один из примеров подключения сигналов измерительных приборов на кросс-плате PXI Express к слоту системной синхронизации.



Примечание — На рисунке указаны названия инструментальных сигналов PXI Express

Рисунок 4.19 — Пример подключения инструментальных сигналов

На рисунке 4.20 показано, как расположены инструментальные сигналы на соединителях гибридного слота, периферийного слота PXI Express и слота системной синхронизации.



Примечание — Нумерация контактов соединителей приведена в 6.10.

Рисунок 4.20 — Привязка сигналов к соединителям кросс-платы

4.2.3.1 Высокочастотный системный сигнал тактовой частоты

Сигнал высокочастотного системного тактового генератора PXIe_CLK100 является наиболее важным нововведением для синхронизации в PXI Express. Этот дифференциальный тактовый сигнал LVPECL частотой 100 МГц заводится на каждый периферийный слот системы PXI Express. Усовершенствованная технология позволила PXI внедрить дифференциальную синхронизацию, которая обеспечивает повышенную помехоустойчивость кросс-платы. Это позволяет измерительным модулям получать тактовый сигнал с низким джиттером (дрожанием сигнала) и улучшать общую производительность системы. Дифференциальная технология также позволяет использовать более высокую опорную частоту 100 МГц. Это не только обеспечивает более высокую производительность тактирования, но также позволяет снизить стоимость модулей за счет исключения схем умножения частоты для модулей, способных напрямую работать от PXIe_CLK100. PXIe_CLK100 добавлен в настоящий стандарт таким образом, чтобы быть полностью совместимым с PXI_CLK10. PXI_CLK10 и PXIe_CLK100 выровнены по фазе и обеспечивают высокоточную синхронизацию всех устройств, включая совместимые с PXI-1, независимо от того, какую опорную частоту они используют.

4.2.3.2 Дифференциальный сигнал синхронизации

С появлением высокочастотной системной тактовой частоты PXIe_CLK100 возникает необходимость точной синхронизации модулей, использующих этот тактовый сигнал, и модулей, использующих сигнал PXI_CLK10. Дифференциальный сигнал синхронизации PXIe_SYNC100 подводится кросс-платой к каждому модулю и обеспечивает такую возможность. Этот сигнал синхронизирован с PXIe_CLK100 и выдается один раз на каждые 10 тактов PXIe_CLK100, поддерживая фазовое соотношение опорных тактов 10 МГц и 100 МГц. Это ключевой момент для синхронизации и запуска, поскольку он позволяет использовать существующие возможности для запуска и взаимодействия модулей разных типов. Устройства, использующие шину запуска, могут посылать сигналы запуска

синхронно с PXI_CLK10 независимо от используемой тактовой частоты. PXIe_SYNC100 также является источником сигнала синхронизации для модулей, использующих опорный сигнал 100 МГц. Это позволяет различным модулям начинать деление тактового сигнала по одному и тому же фронту тактового сигнала, не требуя высокочастотной триггерной шины.

4.2.3.3 Дифференциальные сигналы триггерных событий

Одним из преимуществ PXI является использование для тактирования и синхронизации распространенной логики TTL. Несмотря на то, что логика TTL достаточно эффективна при использовании, она имеет ограничения на максимальное значение частоты сигналов. Благодаря использованию дифференциальных синхросигналов система синхронизации и запуска PXI Express обеспечивает качественные и высокочастотные соединения с каждым модулем. Подобно тому, как PXI_STAR обеспечивает прямое соединение каждого модуля с центральным ресурсом синхронизации, дифференциальные сигналы триггерных событий «точка—точка» PXIe_DSTAR обеспечивают три прямых высокочастотных соединения с модулем системной синхронизации. Ключевым преимуществом этих сигналов является возможность передачи высокочастотных тактовых импульсов к модулям и от модулей в системе PXI. Наличие нескольких соединений позволяет решать большое количество системных задач. Хотя основным назначением PXIe_DSTAR является передача тактовых импульсов, они таже могут использоваться и для других задач.

4.2.3.4 Модуль системной синхронизации

Слот 2 или слот линии триггерных событий «точка—точка» в PXI-1 обеспечивает доступ к расширенным приложениям системной синхронизации с индивидуальными подключениями к каждому модулю и возможностью выбора тактового генератора. С добавлением дифференциальных сигналов триггерных событий «точка—точка» и высокочастотного системного опорного тактового генератора в кросс-плате требуется развести большее количество скоростных соединений к модулям. В PXI Express модуль системной синхронизации (STM) является центральной точкой подключения для трех сигналов триггерных событий, добавленных в этом стандарте. Таким образом, STM становится центральной точкой подключения и диспетчером маршрутизации для обеспечения расширенных возможностей системы тактирования и синхронизации в системах PXI Express. Модуль системной синхронизации в системах PXI Express заменяет аналогичный модуль, определенный в PXI-1, при этом оставаясь центральной точкой подключения для линий PXI_STAR и системного тактового генератора на кросс-плате. STM также играет ключевую роль в обеспечении синхронности работы систем, состоящих из нескольких разнородных шасси. Если кросс-плата поддерживает установку STM, то в слот системной синхронизации может быть установлен любой периферийный модуль PXI Express в случае, если в системе отсутствует необходимость в расширенных возможностях синхронизации.

4.2.4 Идентификация слота

В PXI Express имеется аппаратная поддержка географической адресации. Устройство PXI Express может определить номер своего слота, считывая состояние на контактах GA(4:0). Ранее для создания файла pxisys.ini, описывающего топологию системы PXI, менеджеру ресурсов PXI требовалось использовать дерево PCI устройств, файлы chassis.ini и специфическую для производителя информацию о топологии PCI контроллера слота 1. При использовании новой аппаратной поддержки полное дерево шины PCI больше не требуется. Каждый модуль может самостоятельно определить номер своего слота.

4.2.4.1 Драйверы модулей и контакты GA

Чтобы драйверы приборов, VISA и прикладное программное обеспечение смогли находить конкретное устройство по номеру слота, драйвер каждого модуля должен реализовывать алгоритм передачи номера его слота другим программным компонентам в системе. Этот алгоритм определен положениями [3].

4.2.4.2 Определение номера шасси

В отличие от алгоритма определения номера слота модуля, для которого есть аппаратная поддержка в шасси, алгоритм определения номера шасси требует знания номеров шин и устройств коммутаторов PCI Express и модулей в системе. Алгоритм определения номера шасси, в котором находится определенный модуль PXI Express, описан в положениях [4].

4.2.5 Идентификация контроллера

PXI Express обладает аппаратной поддержкой для идентификации шасси PXI Express с помощью EEPROM на шине SMBus. PXI Express также использует информацию о номерах шин соединений от системного модуля к шасси, чтобы установить, какие устройства находятся в каждом шасси. Поэтому положения [4] определяют алгоритм определения того, какие контроллеры существуют, как эти контроллеры получают доступ к SMBus, и какие номера шин подчинены этому контроллеру.

Положения [4] определяют интерфейс для доступа к SMBus с помощью контроллера слота 1. Существует однозначное соответствие между контроллерами слота 1 и экземплярами интерфейса контроллера PXI Express SMBus.

4.2.6 Идентификация шасси

PXI Express использует требования [1] для идентификации кросс-платы и возможностей EEPROM. Системный модуль получает доступ к данному EEPROM через SMBus и дает системе PXI Express возможность однозначно идентифицировать производителя, модель, версию и серийный номер шасси. Он также предоставляет информацию о слотах в шасси и топологии PCI Express. Эта информация может использоваться программным обеспечением для загрузки драйвера шасси для предоставления дополнительной информации о шасси или для доступа к кросс-плате и функциям шасси.

4.2.7 Требования к работоспособности при изменении напряжений питания, токам питания и максимальной потребляемой мощности

Требования к работоспособности при изменении напряжений питания, токам питания и максимальной потребляемой мощности для систем PXI Express включают в себя следующее (см. [1]):

- требования к шинам питания;
- требования к стабилизации напряжений питания;
- требования к пульсации и шумам;
- требования к развязке питающих напряжений;
- требования ко времени нарастания и снятия напряжений питания;
- требования к дополнительным сигналам подсистемы питания, идущим к системному модулю и от него.

PXI Express дополнительно предъявляет требования к минимальному току источника питания шасси на шину напряжения для каждого типа слота. Это обеспечивает высокий уровень взаимодействия между модулями и шасси и предоставляет разработчикам модулей PXI Express информацию относительно тока, ожидаемого от шасси. Требования к питанию для слотов PXI-1, реализованных в системах PXI Express, определены в положениях [2].

4.3 Общие сведения об архитектуре программного обеспечения

PXI Express предоставляет следующие новые программные функции для управления новыми аппаратными ресурсами CompactPCI Express и PXI Express:

- программный интерфейс для доступа к устройствам шасси с последовательным интерфейсом SMBus, таким как EEPROM;
- программный интерфейс запроса номера слота каждого модуля, определяемого выводами GA;
- алгоритм связывания номера шасси с модулями в каждом шасси;
- программный протокол для перечисления компонентов PXI, таких как контроллеры, модули, шасси и прочие ресурсы;
- пространство имен для этих компонентов PXI;
- общий алгоритм регистрации для служб, реализованный драйверами компонентов PXI;
- стандартные программные интерфейсы для сервисов, реализуемых контроллерами, шасси и модулями.

Требуется, чтобы каждый контроллер, шасси и модуль имели собственное программное обеспечение, реализующее и регистрирующее определенные службы (см. [4]). Создавая стандарты для этих служб и способов их регистрации, положения [4] обеспечивают высокий уровень функциональной совместимости. Даже если контроллер, шасси, модуль и библиотека VISA предоставлены разными разработчиками, все нижеперечисленные функции должны работать:

- библиотека VISA должна уметь определять физическое местоположение модуля, взаимодействуя с драйвером модуля;
- драйвер шасси должен уметь управлять ресурсами кросс-платы с помощью шины SMBus на контроллере слота 1;
- конфигурационная программа должна уметь определять перечень шасси и модулей в системе.

Требования к программному обеспечению и функции для PXI Express приведены в положениях [4].

5 Требования к конструкции

В данном разделе определены требования к конструкции систем типа PXI Express. Рассмотрено максимальное количество слотов, расположение системного слота, нумерация слотов, слоты типа PXI-1, требования к шасси, требования к соединителям, типы модулей, совместимость контроллера с шасси, логотип/символы PXI Express, испытания на воздействие окружающей среды и охлаждение.

5.1 Стандарт, используемый для чертежей

Чертежи, содержащиеся в настоящем стандарте, интерпретируются с учетом положений [5].

5.2 Единицы измерения

В настоящем стандарте размеры указаны в миллиметрах, если не указано иное.

5.3 Требования к механическому устройству шасси

Правило. Как и в случае с PXI-1, CompactPCI и CompactPCI Express, в шасси PXI Express необходимо использовать блочный каркас шасси (см. [6]).

5.4 Минимальные требования к слоту для шасси PXI Express

Правило. Для шасси PXI Express необходимо использовать по меньшей мере один периферийный слот PXI Express или один гибридный слот.

Правило. Для шасси PXI Express не используют слот линий триггерных событий «точка—точка», определенный в [2].

Рекомендация. Для шасси PXI Express желательно предусмотреть наличие слота системной синхронизации.

5.5 Характеристики, заимствованные из аппаратного обеспечения PXI

5.5.1 Максимальное количество слотов

Поскольку в положениях [1] предусматривается поддержка 31 слота в соответствии с определением контактов географического адреса, необходимо ограничить максимальное количество слотов в шасси PXI Express до 31 слота.

Правило. Шасси PXI Express не должно иметь более 31 слота.

5.5.2 Требования к системному слоту

Для всех систем, совместимых с PXI Express, требуется кросс-плата/шасси, слот системной синхронизации и, по меньшей мере, один периферийный/гибридный слот PXI Express. Системный слот не является обязательным, если функциональные возможности системного модуля встроены в шасси. Наличие системного слота в шасси позволяет пользователям комбинировать и сравнивать работу разных контроллеров. Однако, поскольку допускается размещение системного слота в любом месте относительно периферийных слотов (см. [1]), существует вероятность возникновения путаницы и несовместимости. Для решения данной проблемы необходимо соблюдать нижеуказанные правила для PXI Express систем.

Правило. Системный слот должен быть крайним левым PXI слотом в шасси/кросс-плате PXI. В документации данный слот считается первым (системным слотом).

Рекомендация. Если ширина системного модуля превышает ширину одного слота, то его следует расширять влево от системного слота в дополнительные слоты расширения контроллера с шагом в один полный слот (размер одного слота составляет 20,32 мм).

Замечание. В системе PXI Express эти дополнительные слоты контроллера предназначены только для физического расширения модуля системного контроллера и не поддерживают периферийные модули. Эти слоты не имеют соединителей, связанных с каналами PCI Express, проложенными на кросс-плате.

Замечание. Расширение системного модуля влево оставляет свободными для пользователя все периферийные слоты PXI Express.

Рекомендация. Системный модуль не следует расширять вправо от системного слота в периферийные слоты.

Замечание. При расширении системного модуля вправо количество доступных пользователю периферийных слотов PXI Express может уменьшиться.

Правило. Для каждого системного модуля PXI Express необходимо документировать, сколько слотов расширения контроллера (слева от системного слота) и периферийных слотов он занимает.

Правило. Для каждого шасси PXI Express необходимо документировать количество доступных слотов расширения периферийных устройств и контроллеров.

Замечание. Два предыдущих правила помогают конечным пользователям определить, совместим ли определенный контроллер с определенным шасси и количество доступных периферийных слотов шасси.

На рисунке 4.17 показаны типовые обозначения слотов расширения системы в системе PXI Express.

5.5.3 Нумерация и ориентация слотов

Нумерация слотов шасси PXI Express осуществляется согласно правилам (см. [2]), за исключением того, что PXI Express допускает существование шасси со встроенным системным модулем.

Правило. Шасси PXI Express с системным слотом должно соответствовать требованиям к нумерации слотов (см. [2]).

Правило. Шасси PXI Express без системного слота (встроенный системный модуль) должны соответствовать требованиям к нумерации слотов (см. [2]), за исключением того, что нумерация слотов начинается с 2.

Разрешение. Ориентация слотов и схемы нумерации могут отличаться от определенных в PXI-1, если они понятны и логичны для конечного пользователя.

5.5.4 Слот PXI-1

В шасси PXI Express могут быть слоты, поддерживающие платы PXI, которые соответствуют требованиям положений [2]. Эти слоты соответствуют требованиям положений [2] к конструкции и называются слотами PXI-1.

Разрешение. Периферийные модули и слоты PXI-1 3U и 6U могут использоваться в системах PXI Express.

Правило. Слоты PXI-1 в шасси PXI Express должны соответствовать требованиям к конструкции, установленным в положениях [2].

Правило. Периферийные модули PXI-1 не должны подключаться к слотам гибридных периферийных устройств, если только они не соответствуют требованиям к модулям PXI-1, совместимым с гибридными слотами, как это определено в настоящем стандарте.

Рекомендация. Периферийные модули PXI-1 3U и 6U должны соответствовать рекомендациям положений [1] по высоте компонентов стороны 2, чтобы свести к минимуму проблемы с конструктивной совместимостью.

5.5.5 Периферийные модули, совместимые с гибридными слотами

PXI-1 или соответствующий ECN определяет совместимый с гибридным слотом периферийный модуль PXI-1 3U и 6U, который состоит из модуля PXI-1 3U или 6U, в котором соединитель J2 HM заменен на соединитель eHM. Соединитель eHM устанавливается в верхние восемь колонок соединителя J2 PXI-1 и представляет собой модифицированный соединитель HM с шагом контактов 2 мм со специальным позиционирующим ключом. Этот тип платы может использоваться в любом гибридном слоте PXI-1 или PXI Express.

Замечание. Периферийный модуль PXI-1, совместимый с гибридным слотом, может использоваться в традиционном гибридном слоте PXI-1 или гибридном слоте PXI Express.

5.6 Функции, заимствованные из CompactPCI Express

Так же, как PXI-1 основан на CompactPCI, PXI Express основан на CompactPCI Express, который интегрировал PCI Express в архитектуру типа CompactPCI. В данном разделе приведено описание правил, замечаний, разрешений и наблюдений (см. [1]).

Правило. Все требования к конструкции (см. [1]) должны выполняться, если в настоящем стандарте не указано иное.

5.6.1 Требования к соединителям модуля

5.6.1.1 Соединитель типа ADF

Правило. Модули PXI Express должны использовать соединитель ADF-F-3-10-2-F-25 (см. [1]).

5.6.1.2 Соединитель типа eHM

Правило. Модули PXI Express должны использовать соединитель eHM-F2 (см. [1]).

5.6.1.3 Соединитель типа UPM

Правило. Модули системного контроллера должны использовать соединитель UPM-M-7 или UPM-M-7-HP (см. [1]).

5.6.2 Требования к соединителю кросс-платы

5.6.2.1 Соединитель типа ADF

Правило. Слоты PXI Express должны использовать соединитель ADF-M-3-10-2-B-25 или ADF-M-3-10-2-S-25-0100 (см. [1]).

5.6.2.2 Соединитель типа eHM

Правило. Слоты PXI Express должны использовать соединитель eHM-M2-HP или eHM-M2 (см. [1]).

5.6.2.3 Соединитель типа UPM

Правило. Слоты системного контроллера должны использовать соединитель UPM-F-7 (см. [1]).

5.6.3 Требования к модулям 3U и 6U

5.6.3.1 Системный модуль

Правило. Модули PXI Express 3U и 6U должны соответствовать требованиям к конструкции (см. [1]).

Замечание. Модули и объединительные платы системы 6U PXI Express могут использовать соединители J3/P3, J4/P4 и J5/P5, если это необходимо для ввода-вывода на задней панели.

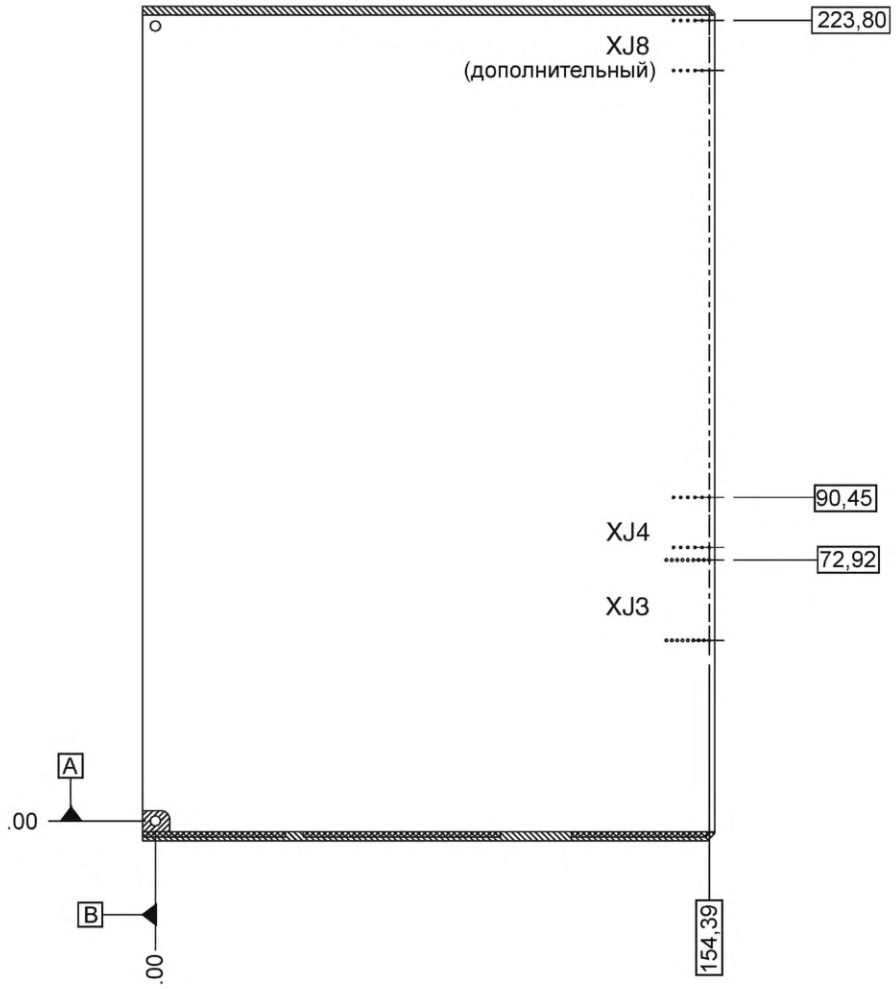
5.6.3.2 Периферийный модуль PXI Express

Правило. Периферийные модули 3U PXI Express должны соответствовать требованиям к конструкции периферийного модуля 3U типа 2, приведенным в положениях [1].

Правило. Периферийные модули 6U PXI Express должны соответствовать требованиям к конструкции периферийных плат 6U типа 2 (см. [1]), за исключением того, что не должны использоваться соединители J3/J4/J5. Печатная плата периферийного модуля 6U PXI Express должна соответствовать требованиям, приведенным на рисунке 5.1.

Правило. Периферийные модули 6U PXI Express, которые не являются модулями системной синхронизации 6U, не должны оснащаться какими-либо соединителями, кроме соединителей XJ3, XJ4 и XJ8.

Разрешение. На периферийные модули 6U PXI Express может устанавливаться опциональный соединитель eHM в положение XJ8, как показано на рисунке 5.2, когда требуется дополнительное питание.



Примечания

1 Детали расположения соединителя с учетом положений [1].

2 Все отверстия должны выполняться со следующими допусками ⌖ ∅.13 A B.

3 Все остальные требования к конструкции с учетом положений [1].

Рисунок 5.1 — Печатная плата периферийного модуля 6U PXI Express

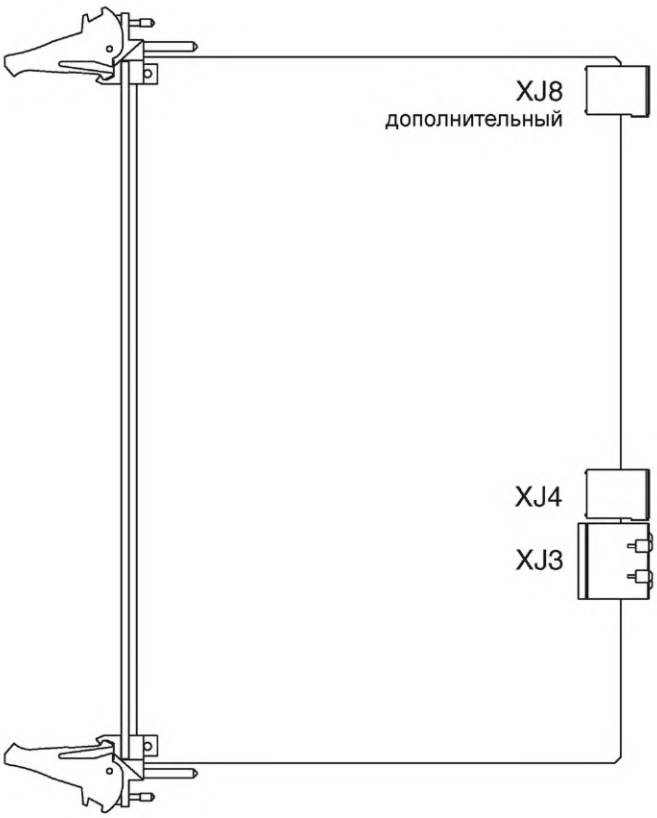


Рисунок 5.2 — Периферийный модуль PXI Express 6U

5.6.4 Требования к кросс-плате

Правило. Кросс-платы PXI Express 3U и 6U в части размера, отверстий механического монтажа и допусков должны соответствовать требованиям положений [1].

Более подробное описание требований к расположению различных соединителей приведено в следующих разделах.

5.6.4.1 Системный слот

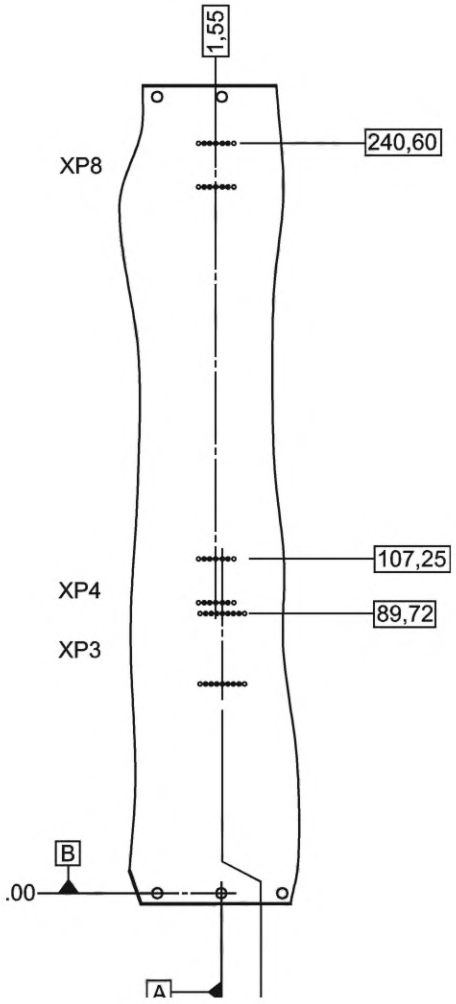
Правило. Системные слоты PXI Express 3U и 6U должны соответствовать требованиям к конструкции (см. [1]).

Разрешение. Как и в CompactPCI Express, системные слоты 6U могут использовать соединители J3/J4/J5, если это необходимо для ввода-вывода на задней панели.

5.6.4.2 Периферийный слот

Правило. Периферийные слоты 3U PXI Express должны соответствовать требованиям к конструкции для периферийных слотов 3U типа 2 (см. [1]).

Правило. Периферийные слоты 6U PXI Express должны соответствовать требованиям к конструкции для периферийных слотов 6U типа 2 (см. [1]), за исключением того, что дополнительный соединитель XP8 eHM должен быть установлен на месте, указанном на рисунке 5.3.



Примечания

1 Детали расположения соединителя с учетом положений [1].

2 Все отверстия должны выполняться со следующими допусками ⌖ ∅. 13 A B.

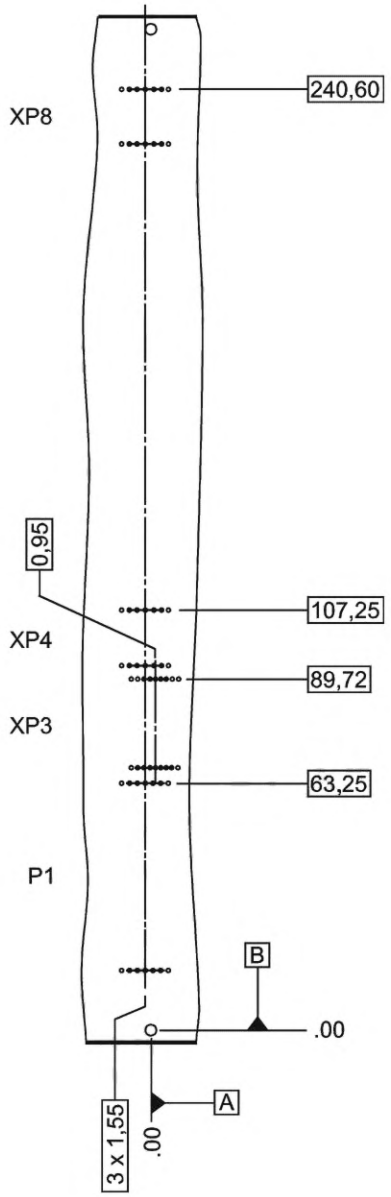
3 Все остальные требования к конструкции с учетом положений [1].

Рисунок 5.3 — Периферийный слот PXI Express 6U

5.6.4.3 Гибридный периферийный слот PXI Express

Правило. Гибридные периферийные слоты 3U PXI Express должны соответствовать требованиям к конструкции гибридных периферийных слотов 3U (см. [1]).

Правило. Гибридные периферийные слоты PXI Express 6U должны соответствовать требованиям к конструкции гибридных периферийных слотов 6U (см. [1]), за исключением того, что соединитель XP8 eHM должен быть установлен в положение, показанное на рисунке 5.4, а традиционные соединители P3/P4/P5 не должны использоваться.



Примечания

1 Детали расположения соединителя с учетом положений [1].

2 Все отверстия должны выполняться со следующими допусками ⌖∅.13 A B.

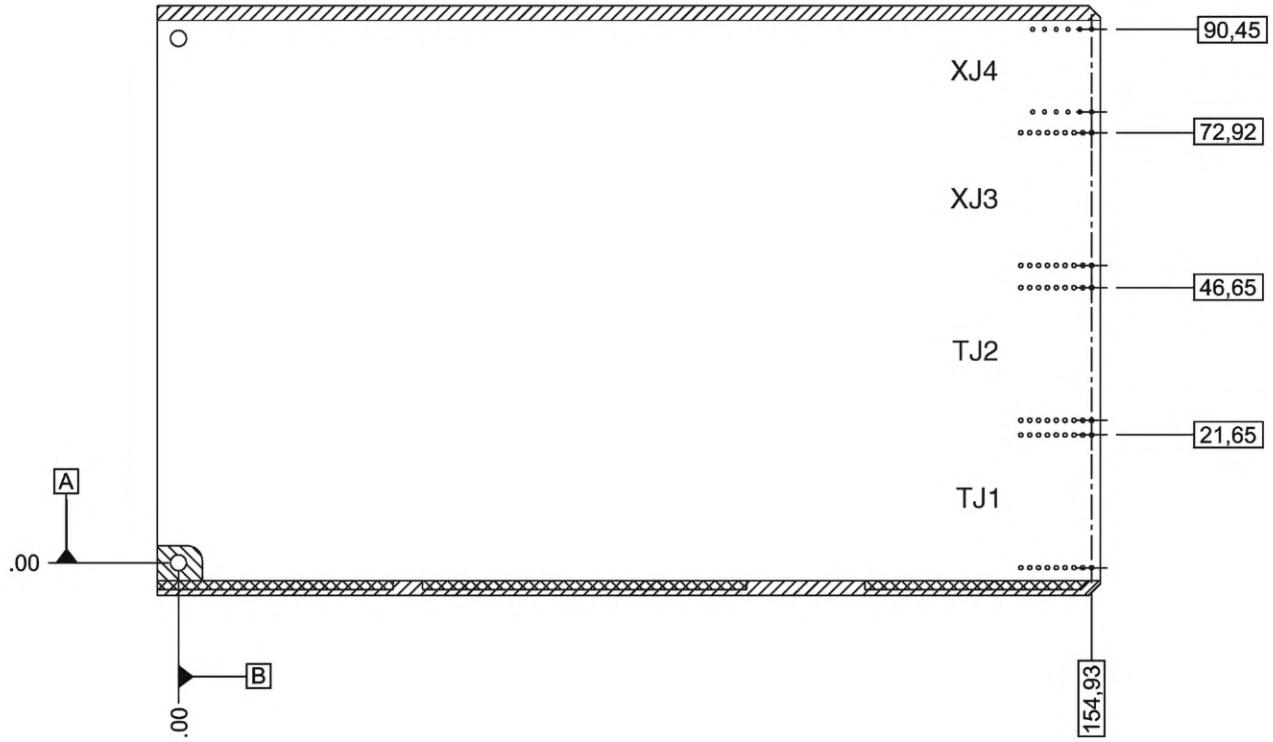
3 Все остальные требования к конструкции с учетом положений [1].

Рисунок 5.4 — Гибридный слот PXI Express 6U

5.7 Новые типы модулей и слотов

5.7.1 Требования к модулю системной синхронизации PXI Express

Правило. Модули системной синхронизации 3U PXI Express должны соответствовать требованиям к конструкции, приведенным на рисунке 5.5.



Примечания

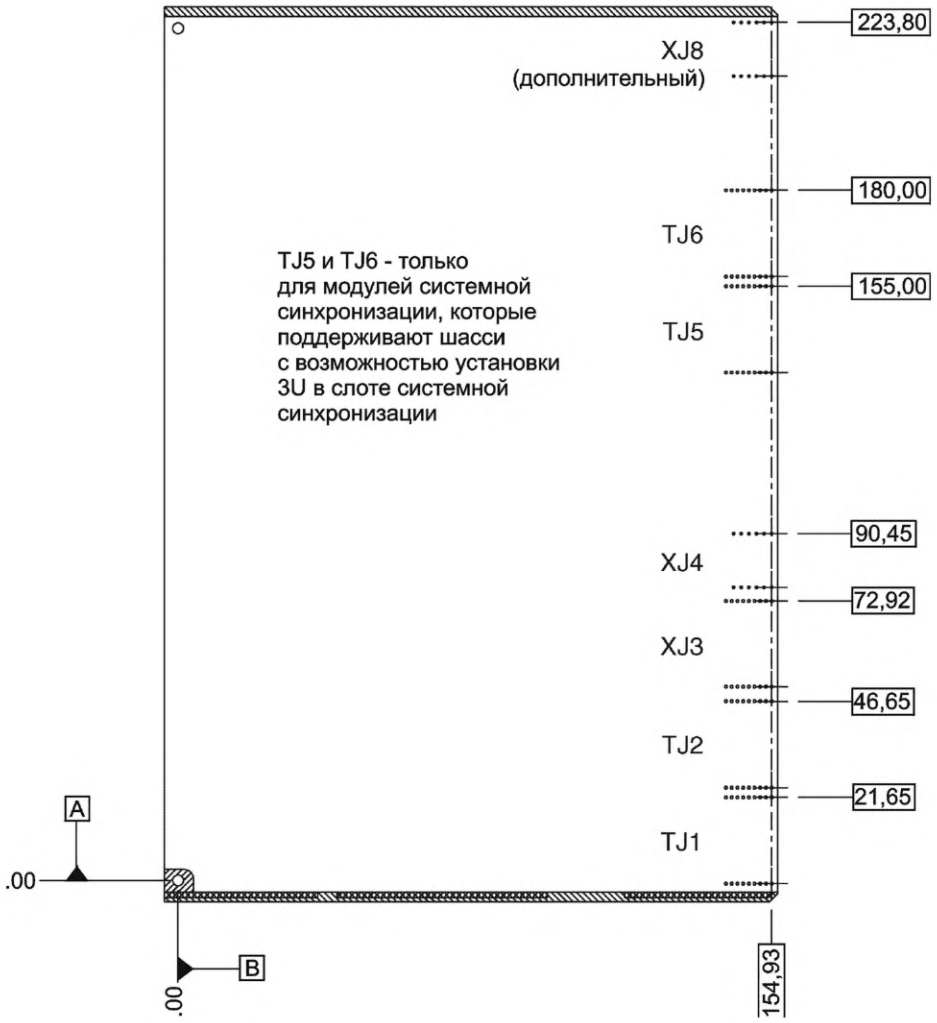
1 Детали расположения соединителя с учетом положений [1].

2 Все отверстия должны выполняться со следующими допусками ⌖ ∅.13 A B.

3 Все остальные требования к конструкции с учетом положений [1].

Рисунок 5.5 — Печатная плата модуля системной синхронизации 3U PXI Express

Правило. Печатные платы модуля системной синхронизации 6U PXI Express должны соответствовать требованиям к конструкции, приведенным на рисунке 5.6.



Примечания

1 Детали расположения соединителя с учетом положений [1].

2 Все отверстия должны выполняться со следующими допусками ⌖ ∅. 13 A B.

3 Все остальные требования к конструкции с учетом положений [1].

Рисунок 5.6 — Печатная плата системного модуля синхронизации PXI Express 6U

Разрешение. Модуль системной синхронизации 6U в формате PXI Express может содержать соединители TJ5 и TJ6, что позволяет использовать его в шасси, для которого требуется, чтобы такой модуль обеспечивал достаточное количество линий триггерных событий «точка—точка» или дифференциальных сигналов триггерных событий, или в шасси с поддержкой установки модулей системной синхронизации 3U.

5.7.2 Требования к кросс-плате для новых типов слотов

Правило. Кросс-платы PXI Express 3U и 6U должны соответствовать требованиям в части размера, отверстий механического монтажа и допусков (см. [1]).

Более подробное описание требований к расположению различных соединителей приведено в следующих разделах.

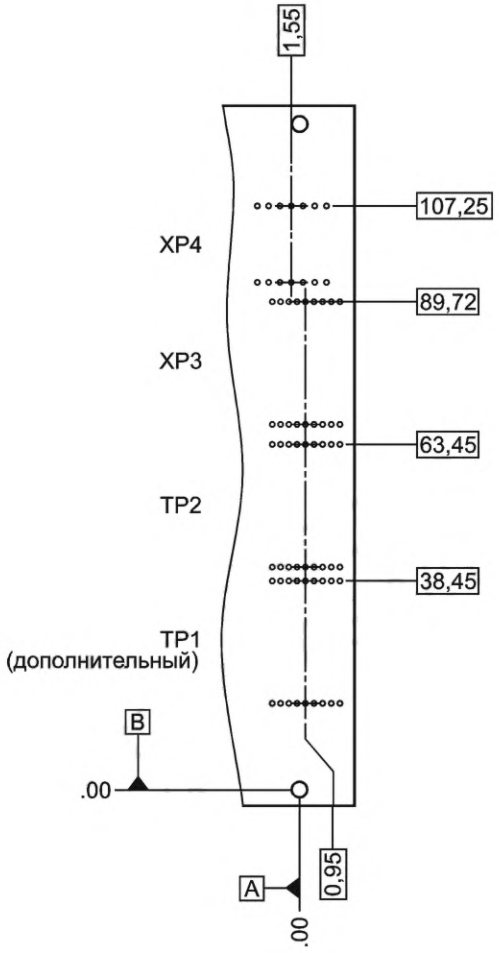
5.7.2.1 Требования к слотам системной синхронизации PXI Express

Правило. Слоты системной синхронизации 3U PXI Express должны соответствовать требованиям к конструкции, приведенным на рисунке 5.7.

Правило. Слоты системной синхронизации 6U PXI Express должны соответствовать требованиям к конструкции, приведенным на рисунке 5.8.

Правило. Слоты системной синхронизации 6U PXI Express, которые поддерживают установку модулей системной синхронизации 3U, должны соответствовать требованиям к конструкции, приведенным на рисунке 5.9.

Правило. Если в слоте системной синхронизации не используется соединитель TP1, то на кросс-плате в зоне расположения TP1 максимальная высота компонентов не должна превышать 2,2 мм, чтобы избежать проблем с конструктивной совместимостью с модулями системной синхронизации с установленным соединителем TJ1.



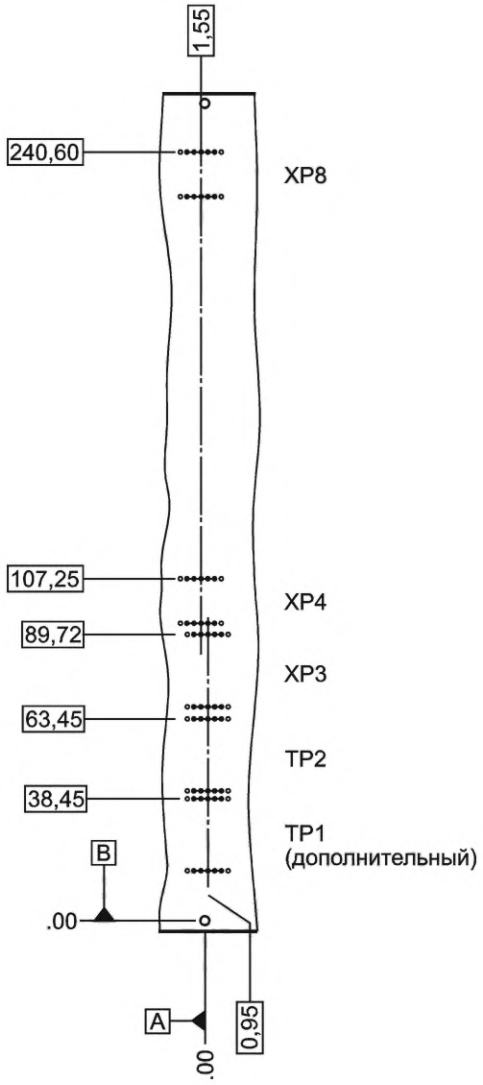
Примечания

1 Детали расположения соединителя с учетом положений [1].

2 Все отверстия должны выполняться со следующими допусками ⌖ Ø. 13 A B.

3 Все остальные требования к конструкции с учетом положений [1].

Рисунок 5.7 — Размеры кросс-платы для слота системной синхронизации 3U PXI Express



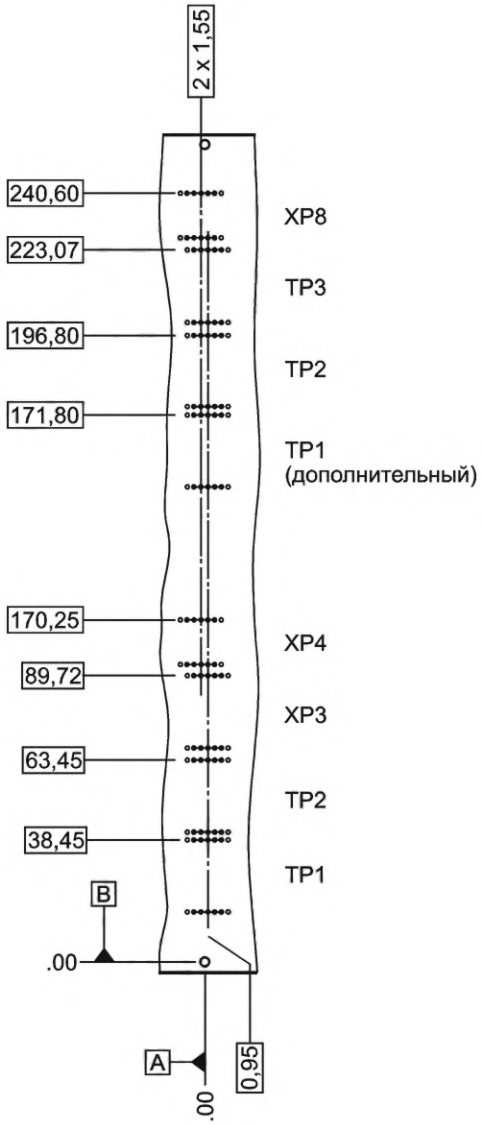
Примечания

1 Детали расположения соединителя с учетом положений [1].

2 Все отверстия должны выполняться со следующими допусками ⌖ Ø. 13 A B.

3 Все остальные требования к конструкции с учетом положений [1].

Рисунок 5.8 — Размеры кросс-платы для слота системной синхронизации 6U PXI Express



Примечания

1 Детали расположения соединителя с учетом положений [1].

2 Все отверстия должны выполняться со следующими допусками ⌖ ∅. 13 A B.

3 Все остальные требования к конструкции с учетом положений [1].

Рисунок 5.9 — Размеры кросс-платы для слота системной синхронизации PXI Express 6U с поддержкой установки модулей 3U

Правило. Для областей применения, где соединитель TP1 кросс-платы является необязательным, на кросс-плате в зоне расположения TP1 максимальная высота компонентов не должна превышать 2,2 мм, чтобы избежать проблем с конструктивной совместимостью с модулями системной синхронизации с установленным соединителем TJ1.

Разрешение. Если кросс-плата 3U PXI Express может соединить все слоты, которые могут подключаться к линиям триггерных событий «точка—точка» и дифференциальным сигналам триггерных событий через соединитель TP2, соединитель TP1 может не использоваться.

Разрешение. Кросс-плата 6U PXI Express, обеспечивающая достаточное количество дифференциальных сигналов триггерных событий и линий триггерных событий «точка—точка» для всех слотов, которые могут к ним подключаться, может поддерживать либо установку двух модулей системной синхронизации 3U, либо модуля системной синхронизации 6U с дополнительными соединителями. Если такая кросс-плата 6U PXI Express способна соединить все слоты, которые могут подключаться к линиям триггерных событий «точка—точка» и дифференциальным сигналам триггерных событий, без использования соединителя TP5, соединитель TP5 может не использоваться.

5.8 Требования для установки модулей 3U в слоты 6U

Как и PXI-1, PXI Express позволяет эффективно использовать модули 3U в шасси 6U.

С механической точки зрения такая конфигурация может быть реализована за счет использования центральных выступов, закрепленных внутри шасси, для физической поддержки вставки, извлечения и монтажа нижних и верхних модулей 3U, находящихся в слоте 6U. В качестве альтернативы это может быть выполнено механическим образом с помощью адаптера (переходника) для установки, прикрепленного на двух модулях 3U перед установкой в слот 6U. На рисунке 4.18 показан пример шасси 6U с поддержкой установки модулей 3U.

Правило. Шасси 6U PXI Express, которые поддерживают установку модулей 3U, должны иметь соответствующие соединители в нижней половине слота 6U для реализации нижнего слота 3U в соответствии с типом реализуемого слота 3U (системный, гибридный, периферийный PXI Express, PXI-1 или слот временной синхронизации системы).

Правило. Шасси 6U PXI Express, поддерживающие установку модулей 3U, должны иметь соответствующие соединители в верхней половине слота 6U для реализации верхнего слота 3U в соответствии с типом реализуемого слота 3U (гибридный, периферийный PXI Express, PXI-1 или слот временной синхронизации системы).

Правило. В таблице 5.1 показаны варианты использования верхнего слота 3U в зависимости от того, как использован нижний слот 3U в слоте 6U шасси PXI Express с поддержкой установки модулей 3U.

Таблица 5.1 — Реализация верхнего и нижнего слота 3U

Нижний слот 3U	Верхний слот 3U				
	Система	Периферия PXIe	Системная синхронизация	Гибридная периферия	Периферия PXI 2.X
Система	Нет	Да	Нет	Да	Да
Периферия PXIe	Нет	Да	Нет	Да	Нет
Системная синхронизация	Нет	Да	Да	Нет	Нет
Гибридная периферия	Нет	Да	Нет	Да	Нет
Периферия PXI 2.X	Нет	Да	Нет	Да	Да

Замечание. Верхний слот системной синхронизации 3U не разрешено располагать над любым другим слотом, кроме нижнего слота системной синхронизации 3U.

Замечание. Запрещается использовать в качестве системных верхние слоты 3U.

Замечание. Нижний слот, который является периферийным слотом PXI Express, слотом системной синхронизации или гибридным периферийным слотом не предназначен для расположения периферийного слота PXI-1 в верхнем положении. Это сделано для того, чтобы модуль 6U с верхним соединителем eHM для дополнительного питания мог иметь возможность подключения к слоту 6U, поддерживающему установку модулей 3U.

5.9 Логотип PXI

На продуктах PXI Express используется тот же логотип, что и на продуктах PXI. Периферийные модули PXI Express, системные модули PXI Express, модули системной синхронизации PXI Express и шасси PXI Express могут содержать логотип PXI Express в своих маркетинговых материалах, технических описаниях и руководствах, чтобы помочь клиентам определить, что продукты PXI поддерживают возможности PCI Express.

Разрешение. Разработчики, являющиеся членами альянса PXI Systems, могут использовать логотип PXI, как определено ниже, либо на передней панели, либо на рукоятке инжектора/эжектора продуктов, заявляя о полном соответствии положениям настоящего стандарта.

Правило. Если используется логотип PXI, разработчик должен получить лицензию на использование логотипа торгового знака от альянса PXI System.

Правило. Если используется логотип PXI, он не должен быть изменен каким-либо образом, за исключением его масштабирования. Логотип не должен содержать каких-либо дополнений.

На рисунке 5.10 показан логотип PXI. Члены альянса PXI Systems могут получить логотип и лицензию от альянса.

Рисунок 5.10 — Логотип PXI

Правило. Разработчики, являющиеся членами альянса PXI Systems, не должны использовать логотип PXI Express, как определено ниже, на какой-либо части аппаратных продуктов PXI или PXI Express.

Разрешение. Разработчики, являющиеся членами альянса PXI Systems, могут использовать логотип PXI Express, как определено ниже, в маркетинговых материалах, технических описаниях и руководствах по периферийным модулям PXI Express, системным модулям PXI Express, модулям системной синхронизации PXI Express и шасси PXI Express, заявляя о полном соответствии положениям настоящего стандарта.

Правило. Если используется логотип PXI Express, разработчик должен получить лицензию на использование логотипа торгового знака от альянса PXI System.

Правило. Если используется логотип PXI Express, он не должен быть изменен каким-либо образом, за исключением масштабирования. Логотип не должен содержать каких-либо дополнений.

На рисунке 5.11 показан логотип PXI Express. Члены альянса PXI Systems могут получить логотип и лицензию от альянса.

Рисунок 5.11 — Логотип PXI Express

5.10 Шасси со встроенными системными модулями

Разрешение. Шасси PXI Express может быть выполнено со встроенным системным модулем и, следовательно, без системного слота.

5.11 Требования к охлаждению

5.11.1 Требования к охлаждению модуля

Правило. Модули должны быть сконструированы таким образом, чтобы обеспечить необходимый путь воздушного потока от нижней к верхней части модуля, как показано на рисунке 5.12.

Замечание. Поток воздуха и, следовательно, охлаждение через модуль зависит как от корпуса, так и от конструкции модуля. Модули с более низким сопротивлением воздушному потоку получат больший воздушный поток, а модули с более высоким сопротивлением получат меньший воздушный поток для данного шасси.

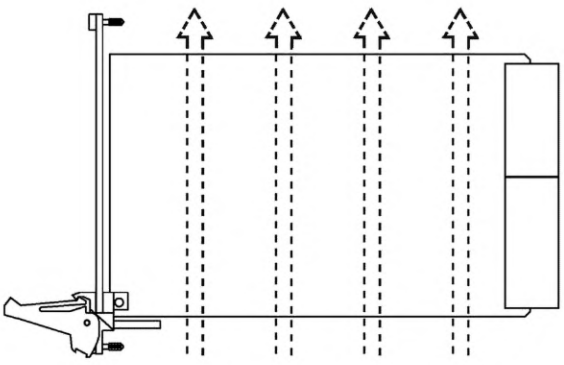


Рисунок 5.12 — Направление потока охлаждающего воздуха в системе PXI Express

Правило. Производители модулей должны оформлять документально и предоставлять заказчику номинальную и пиковую мощность, рассеиваемую модулем по шине питания при нормальных условиях эксплуатации.

Рекомендация. Одинарные модули 3U не должны рассеивать внутри шасси мощность более 30 Вт.

Рекомендация. Одинарные модули 6U не должны рассеивать внутри шасси мощность более 60 Вт.

Замечание. Для шасси 6U обычно требуется больший поток воздуха на слот, чем для шасси 3U, при заданной температуре окружающей среды из-за эффектов предварительного нагрева.

Рекомендация. Модулям желательно иметь возможность обнаружения превышения температуры их компонентов пределов предполагаемого использования и возможность принять меры для того, чтобы вернуть температуру компонентов в рабочий диапазон.

Замечание. Действия, направленные на возврат температуры в рабочий диапазон, могут заключаться в отключении всего модуля или его части таким образом, чтобы модуль не функционировал до перезапуска системы. Также допускаются и иные меры.

5.11.2 Требования к охлаждению шасси

Правило. Шасси должно обеспечивать принудительный обдув модулей снизу вверх, как показано на рисунке 5.12.

Замечание. Для типовых конфигураций шасси воздушный поток через слот будет проходить против силы тяжести или вверх (т. е. аналогично подъему нагретого воздуха естественным путем). Однако в настоящем стандарте не исключаются другие ориентации модуля, например, горизонтальная.

Правило. Производители шасси должны оформлять документально и предоставлять заказчику максимальную общую мощность, которую данное шасси может рассеять в пределах системы, а также максимальную мощность, которую оно может рассеивать для своего наихудшего слота. Кроме того, изготовитель должен оформить документально и предоставить заказчику конкретную процедуру испытаний, используемую для определения этих уровней рассеивания мощности.

Рекомендация. Значение рассеиваемой мощности слота для наихудшего случая следует основывать на доступной мощности для данного слота и на возможностях охлаждения шасси для слота в наихудшем случае.

Рекомендация. Карты тепловой нагрузки следует использовать во всех слотах шасси при определении возможностей охлаждения для шасси и наихудшего варианта для слота.

Правило. Шасси PXI должно содержать панели-заглушки, установленные в слотах, в которых не установлены модули.

Замечание. Если панели-заглушки не установлены в слоты, в которых отсутствуют модули, надлежащее охлаждение модуля не гарантируется.

5.12 Требования к внешним и климатическим воздействиям

Рекомендация. Перечисленные ниже испытания следует проводить в соответствии с методиками, определенными в [7].

Правило. Результаты испытаний и отчеты по работе в климатических условиях должны быть доступны конечным пользователям систем PXI Express. Все производители шасси и модулей PXI Express должны предоставлять характеристики внешних и климатических воздействий, при которых обеспечивается работоспособность своей продукции, как описано ниже.

Рекомендация. Всем производителям следует указывать требуемые характеристики, как описано ниже, в технических описаниях своей продукции.

Правило. Если изготовитель принимает решение использовать методики испытаний, отличные от рекомендованных выше, эти методики, в дополнение к результатам испытаний и отчетам, должны быть оформлены документально и предоставлены заказчику.

Замечание. Производитель системы несет ответственность за выбор модулей и шасси, соответствующих требованиям к внешним и климатическим воздействиям для области применения.

5.12.1 Температурные характеристики

Правило. Шасси и модули PXI должны быть испытаны на работу в диапазоне температур хранения и эксплуатации.

5.12.2 Характеристики влажности

Рекомендация. Шасси и модули PXI Express следует проверять на стойкость к влажности.

5.12.3 Характеристики вибрационных воздействий

Рекомендация. Шасси и модули PXI Express следует испытывать на стойкость и живучесть к вибрационным воздействиям.

5.12.4 Характеристики акустического шума

Рекомендация. Все шасси PXI Express следует испытывать на уровни акустического шума (уровень звукового давления, взвешенный по шкале A, LPA). Данные акустические испытания следует проводить по ГОСТ Р 53032 на стандартном испытательном стенде на рабочем месте оператора. Испытание шасси следует проводить на шасси, работающем при полной нагрузке, с установленными передними панелями. Если доступно несколько вариантов скорости вентилятора, должны быть указаны уровни звукового давления для различных вариантов частоты вращения вентилятора.

Замечание. Может быть предоставлен взвешенный по шкале A уровень звуковой мощности. Данные акустические испытания следует проводить по ГОСТ Р 53032 на стандартном испытательном стенде.

5.13 Символы совместимости PXI Express

5.13.1 Символы модуля

Правило. Символ совместимости системного модуля PXI Express, показанный на рисунке 5.13, должен быть виден на передних панелях модулей системы PXI Express.

Правило. Символ совместимости периферийных модулей PXI Express, показанный на рисунке 5.13, должен быть виден на передних панелях периферийных модулей PXI Express.

Правило. Символ совместимости модуля системной синхронизации PXI Express, показанный на рисунке 5.13, должен быть виден на передних панелях модулей системной синхронизации PXI Express.

Замечание. Модули PXI-1 и совместимые с гибридным слотом модули PXI-1 имеют видимые символы периферийных модулей (см. [2]).



Системный модуль PXI Express

Периферийный модуль PXI-1 и совместимый с гибридным слотом периферийный модуль PXI-1

Периферийный модуль PXI Express

Модуль системной синхронизации PXI Express

Рисунок 5.13 — Символы модуля

5.13.2 Символы слотов шасси

Правило. Символ совместимости системного слота PXI Express, показанный на рисунке 5.14, должен быть виден непосредственно под системным слотом PXI Express на шасси PXI Express с номером слота, указанным внутри символа.

Правило. Символ совместимости с периферийными слотами PXI Express, показанный на рисунке 5.14, должен быть виден непосредственно под периферийными слотами PXI Express на шасси PXI Express с номером слота, указанным внутри символа.

Правило. Символ совместимости с гибридным слотом PXI Express, показанный на рисунке 5.14, должен быть виден непосредственно под гибридными слотами PXI Express на шасси PXI Express с номером слота, указанным внутри символа.

Правило. Символ совместимости слота системной синхронизации PXI Express, показанный на рисунке 5.14, должен быть виден непосредственно под слотом системной синхронизации PXI Express на шасси PXI Express с номером слота, указанным внутри символа.

Замечание. Слоты PXI-1 имеют видимый символ периферийного слота (см. [2]).



Рисунок 5.14 — Символы слотов

6 Требования к электрическим характеристикам

В данном разделе приводятся подробные требования к электрическим характеристикам для разработки PXI Express-совместимых периферийных модулей, системных модулей, модулей системной синхронизации и кросс-плат. Также рассматриваются соответствующие контакты соединителей, требования к источнику питания и вопросы реализации форм-фактора 6U.

6.1 Сигналы PCI

Кросс-платы PXI Express могут содержать гибридные слоты или слоты PXI-1. Такие слоты содержат контакты для функций PCI (см. [2] и [6]).

6.1.1 Требования к гибридному слоту

Правило. Гибридные слоты в кросс-платах PXI Express должны соответствовать положениям для сигналов на соединителе P1 (см. [2]).

Правило. Для гибридных слотов должна использоваться адресная строка для привязки сигнала IDSEL на основе номера логического слота (см. [6]).

Правило. Для гибридных слотов должны использоваться назначения прерываний на основе номера логического слота (см. [6]).

6.1.2 Требования к слоту PXI-1

Правило. Слоты PXI-1 в кросс-платах PXI Express должны соответствовать положениям для сигналов на соединителях P1 и P2 (см. [2]).

Правило. Для слотов PXI-1 должна использоваться адресная строка для отображения привязки сигнала IDSEL на основе номера логического слота (см. [1]).

Правило. Для слотов PXI-1 должны использоваться назначения прерываний, основанные на номере логического слота (см. [6]).

6.2 Сигналы CPCI Express

Сигналы, участвующие в обмене данными PCI Express, а также различные вспомогательные сигналы, используемые модулями и слотами PXI Express, определены положениями [1]. Разработчикам PXI Express необходимо следовать требованиям настоящего стандарта при разработке объединительных плат и модулей PXI Express (см. также [1]).

6.2.1 Требования к системному модулю и слоту

Правило. Системные модули и системные слоты PXI Express должны соответствовать всем требованиям к системным платам и системным слотам (см. [1]) для сигналов, перечисленных в таблице 6.1.

Таблица 6.1 — Сигналы системного модуля и слота

Наименование сигнала	Примечание
yPETpx	y — канал, x — линия внутри канала
yPETnx	y — канал, x — линия внутри канала
yPERpx	y — канал, x — линия внутри канала
yPERnx	y — канал, x — линия внутри канала
yRefClk+	y — канал

Окончание таблицы 6.1

Наименование сигнала	Примечание
yRefClk-	y — канал
PWR_OK	
PS_ON	
LINKCAP	
PWRBTN#	
SMBDAT	
SMBCLK	
PERST#	
GA4 ... GA0	
SYSEN#	
WAKE#	
ALERT#	
I/O	Некоторые из этих сигналов определены в настоящем стандарте для функциональных возможностей приборов
RSV	Некоторые из этих сигналов определены в настоящем стандарте для функциональных возможностей приборов
12 В	
5 В	
3,3 В	
5 В(aux)	
GND	

Учитывая положения [1] для системного слота разрешены две схемы маршрутизации кросс-платы: 4-канальная конфигурация или 2-канальная конфигурация.

Разрешение. Кросс-платы PXI Express могут соответствовать либо 4-канальной конфигурации маршрутизации, либо 2-канальной конфигурации маршрутизации (см. [1]).

Правило. Системные модули должны быть 4-канальными.

Разрешение. Некоторые системные модули могут объединять четыре меньших канала в два больших канала.

6.2.2 Периферийный модуль PXI Express. Требования к слоту

Правило. Периферийные модули и периферийные слоты PXI Express должны соответствовать всем требованиям к периферийным платам и периферийным слотам типа 2 (см. [1]) для сигналов, перечисленных в таблице 6.2.

Таблица 6.2 — Сигналы периферийного модуля и слота

Наименование сигнала	Примечание
yPETpx	y — канал, x — линия внутри канала
yPETnx	y — канал, x — линия внутри канала
yPERpx	y — канал, x — линия внутри канала
yPERnx	y — канал, x — линия внутри канала
yRefClk+	y — канал

Окончание таблицы 6.2

Наименование сигнала	Примечание
yRefClk-	y — канал
ATNLED	
ATNSW#	
PRSNT#	
PWREN#	
MPWRGD#	
SMBDAT	
SMBCLK	
PERST#	
GA4 ... GA0	
SYSEN#	
WAKE#	
ALERT#	
I/O	Некоторые из этих сигналов определены в настоящем стандарте для функциональных возможностей приборов
RSV	Некоторые из этих сигналов определены в настоящем стандарте для функциональных возможностей приборов
12 В	
3,3 В	
5 В(aux)	
GND	

6.2.3 Требования к модулю/слоту системной синхронизации

Правило. Модули системной синхронизации PXI Express и слоты системной синхронизации должны соответствовать всем требованиям для периферийных плат типа 2 и периферийных слотов типа 2 (см. [1]) для сигналов, перечисленных в таблице 6.3.

Таблица 6.3 — Сигналы модуля и слота системной синхронизации

Наименование сигнала	Примечание
yPETpx	y — канал, x — линия внутри канала
yPETnx	y — канал, x — линия внутри канала
yPERpx	y — канал, x — линия внутри канала
yPERnx	y — канал, x — линия внутри канала
yRefClk+	y — канал
yRefClk-	y — канал
ATNLED	
ATNSW#	
PRSNT#	

Окончание таблицы 6.3

Наименование сигнала	Примечание
yPETpx	y — канал, x — линия внутри канала
yPETnx	y — канал, x — линия внутри канала
yPERpx	y — канал, x — линия внутри канала
yPERnx	y — канал, x — линия внутри канала
yRefClk+	y — канал
yRefClk-	y — канал
ATNLED	
ATNSW#	
PRSNT#	

6.2.4 Требования к гибридному слоту

Правило. Гибридные слоты PXI Express должны соответствовать всем требованиям к периферийным слотам типа 2 (см. [1]) для сигналов, перечисленных в таблице 6.4.

Таблица 6.4 — Сигналы гибридного слота

Наименование сигнала	Примечание
yPETpx	y — канал, x — линия внутри канала
yPETnx	y — канал, x — линия внутри канала
yPERpx	y — канал, x — линия внутри канала
yPERnx	y — канал, x — линия внутри канала
yRefClk+	y — канал
yRefClk-	y — канал
ATNLED	
ATNSW#	
PRSNT#	
PWREN#	
MPWRGD#	
SMBDAT	
SMBCLK	
PERST#	
GA4 ... GA0	
SYSEN#	
WAKE#	
ALERT#	
I/O	Некоторые из этих сигналов определены в настоящем стандарте для функциональных возможностей приборов
RSV	Некоторые из этих сигналов определены в настоящем стандарте для функциональных возможностей приборов

Окончание таблицы 6.4

Наименование сигнала	Примечание
12 В	
5 В	
3,3 В	
5 В(aux)	
GND	

6.3 Инструментальные сигналы PXI-1

Настоящий стандарт сохраняет все возможности временной и триггерной синхронизации (см. [2]), что позволяет решать широкий спектр системных задач и является ключевым преимуществом систем PXI. Сохранение этой полной совместимости также позволяет осуществлять плавный перевод существующих архитектур на новые PXI Express системы.

6.3.1 Сигнал тактового генератора PXI_CLK10

Сигнал PXI_CLK10 остается основным методом синхронизации PXI-модулей и перенесен в настоящий стандарт. Из-за взаимосвязи между PXI_CLK10 и PXIe_CLK100 правила реализации PXI_CLK10 в кросс-платах PXI Express, периферийных модулях и модулях системной синхронизации определены в 6.4 настоящего стандарта. Требования, приведенные в данном разделе для PXI_CLK10, обеспечивают его совместимость с периферийными модулями PXI-1.

6.3.2 Триггерная шина

Правило. Шина линий триггерных событий PXI_TRIG[0:7] в шасси PXI Express, периферийных модулях, системных модулях и модулях системной синхронизации должна соответствовать всем электрическим требованиям PXI-1, за исключением следующих изменений:

- определение сегмента PXI больше не зависит от сегментов моста PCI. Это создает неудобство и бесполезно для связи топологии шины данных и топологии шины линий триггерных событий.

Правило. Для каждого сегмента шины линий триггерных событий PXI, в каждый слот PXI (системный и периферийный) должны подаваться сигналы PXI_TRIG[0:7]. Шасси не должно напрямую соединять шины PXI_TRIG из разных сегментов шины линий триггерных событий PXI. Если системный слот управляет несколькими сегментами PXI, он тоже не должен напрямую соединять шины линий триггерных событий PXI из разных сегментов. Сегмент шины линии триггерного события не должен иметь более восьми триггерных нагрузок. Триггерная нагрузка определяется как триггерное буферное устройство или соединение слота;

- терминирование добавляется к обоим краям шины линий триггерных событий для улучшения качества сигнала за счет более эффективного предотвращения отражений.

Правило. Линии PXI_TRIG[0:7] должны быть с терминирующим резистором 50 Ом и конденсатором 33 пФ на обоих краях сегмента шины в дополнение к диодному терминированию (см. [2]), как показано на рисунке 6.1;

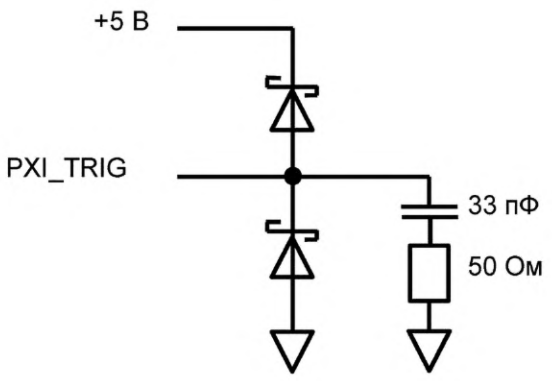


Рисунок 6.1 — Терминирование линий шины триггерных событий PXI

- подтяжка добавляется к объединительной плате, чтобы гарантировать стабильное состояние линии триггера, когда шина имеет высокое сопротивление. Ограничение подтягивающего резистора модуля упрощено.

Правило. PXI_TRIG[0:7] должен подтягиваться резистором 2,2 кОм к шине 5 В на одном краю сегмента шины.

Разрешение. В модулях на линиях PXI_TRIG[0:7] могут быть установлены подтягивающие резисторы номиналом 20 кОм или более;

- типовое волновое сопротивление кросс-платы может изменяться в пределах 65 Ом ± 10 %, что позволяет создавать кросс-платы с более выгодной шириной дорожек.

Правило. Типовое волновое сопротивление ненагруженной кросс-платы Z_{lmin} должно составлять 65 Ом ± 10 % при использовании геометрии полосковой линии передачи;

- максимально допустимая длина проводников модуля увеличена до 76,2 мм, чтобы облегчить трассировку линии шины триггерных событий.

Правило. Длина дорожек сигналов линии шины триггерных событий PXI на печатной плате модуля должна быть не более 76,2 мм.

Ниже приведены новые рекомендации.

Рекомендация. Задержка выдачи данных на линию триггерных событий относительно фронта импульсов тактовой частоты (см. [2]) должна составлять менее 20 нс, чтобы обеспечить дополнительное время для распространения сигнала через несколько сегментов шины и мостов. Данная рекомендация исключает отправку данных по заднему фронту и получение по переднему фронту тактовых импульсов синхронизации.

Рекомендация. Буферы типа А больше не рекомендуются. При отправке тактовых сигналов или фронтов через кросс-плату буфер должен быть с низкой скоростью нарастания, чтобы свести к минимуму отражения.

6.3.3 Линия триггерных событий «точка—точка»

Сигнал PXI_STAR направляется кросс-платой в виде двухточечного соединения обратно в слот системной синхронизации. В этом слоте может использоваться модуль системной синхронизации для передачи тактовых импульсов линий триггерных событий каждому модулю, подключенному к PXI_STAR.

Правило. Сигналы PXI_STAR должны соответствовать всем требованиям, указанным в [2].

В положениях [2] рекомендуется привязывать линии триггерных событий «точка—точка» PXI к периферийным слотам. В случае слота системной синхронизации линии триггерных событий «точка—точка» PXI могут направляться на любой периферийный слот. Программное обеспечение оповещается об этой привязке с помощью файла .ini.

Разрешение. Сигнал PXI_STAR из слота системной синхронизации PXI Express может направляться в любой слот.

Правило. Каждый слот в шасси PXI Express, за исключением слота системной синхронизации PXI Express, должен иметь линию триггерного события «точка—точка» PXI, направляемую к нему из слота системной синхронизации PXI Express, за исключением случаев, когда количество слотов, требующих линии триггерных событий «точка—точка» PXI, превышает количество доступных линий триггерных событий «точка—точка» PXI.

Замечание. Слот системного контроллера PXI Express имеет линию триггерного события «точка—точка» PXI, подключенную к слоту синхронизации системы PXI Express.

Замечание. Привязка сигнала PXI_STAR к слоту указывается в файле шасси .ini (см. [4]).

6.3.4 Локальная шина

В PXI-1 реализована 13-линейная последовательно соединенная локальная шина между соседними периферийными слотами. Модули PXI Express поддерживают сигналы PXI_LBL6 и PXI_LBR6.

Правило. Сигналы PXI_LBL6 и PXI_LBR6 должны соответствовать всем требованиям, изложенным для сигналов локальной шины (см. [2]).

Замечание. Для системного слота PXI Express определен сигнал PXI_LBR6, но не определен сигнал PXI_LBL6, поскольку слева от системного слота отсутствуют слоты PXI Express.

6.4 Опорные тактовые сигналы синхронизации PXI Express

6.4.1 Требования к кросс-плате

Кросс-плата PXI Express отвечает за обеспечение общего опорного тактового сигнала для синхронизации нескольких модулей в приборной системе. Для этой цели кросс-плата обеспечивает транс-

ляцию сигналов тактовой частоты 10 МГц и 100 МГц независимо для каждого периферийного слота от одного источника. Низкий сдвиг фазы распространения таковых сигналов синхронизации к слотам делает эти опорные тактовые частоты идеальными для реализации различных протоколов синхронизации. Сигнал тактовой частоты 100 МГц представляет собой быстро переключающийся сигнал LVPECL для точной синхронизации. Сигнал тактовой частоты TTL/CMOS 10 МГц обеспечивает сохранение совместимости с модулями PXI.

6.4.1.1 PXIe_CLK100

Правило. Сигнал PXIe_CLK100 на кросс-плате должен представлять собой дифференциальный тактовый сигнал LVPECL частотой 100 МГц и напряжением 3,3 В. Относительная погрешность установки значения частоты должна быть не более $\pm 10^{-4}$ при указанной температуре и времени работы.

Правило. Когда каждая линия пары PXIe_CLK100 терминирована через 50 Ом на 1,30 В (или эквивалент по теореме Тевенина), абсолютное значение дифференциального напряжения на паре контактов соединителя периферийного модуля должно номинально быть 800 мВ и не должно быть менее 400 мВ (за исключением переходного периода) или превышать 1000 мВ. Максимальное напряжение V_{OH} для каждой линии должно находиться в диапазоне от 2 до 2,5 В.

Правило. Сигнал PXIe_CLK100 должен иметь коэффициент заполнения от 45 % до 55 %, измеренный по времени перехода дифференциального напряжения 0 В. Время нарастания и спада от 20 % до 80 % не должно превышать 350 пс.

Правило. Сигнал PXIe_CLK100 для каждого периферийного слота должен управляться независимым дифференциальным буфером LVPECL. Кросс-плата должна передавать сигнал в каждый слот по симметричной паре линий передачи с дифференциальным сопротивлением (100 ± 10) Ом. На кросс-плате на линиях передач не должно быть каких-либо терминирующих или запитывающих цепей.

Замечание. В равной степени каждый печатный проводник в паре линий передачи должен иметь импеданс в нечетных модах (50 ± 5) Ом.

Правило. Рассогласование по времени между нарастающими и спадающими фронтами сигналов PXIe_CLK100 на любых двух соединителях периферийных модулей не должно превышать 200 пс. Фронт определяется как момент перехода дифференциального напряжения 0 В и измеряется в точке входа сигнальных контактов в печатную плату периферийного модуля.

Рекомендация. PXIe_CLK100 обладает высокими эксплуатационными характеристиками. Желательно обеспечить среднеквадратичное значение джиттера не более 5 пс в диапазоне от 10 Гц до 20 МГц.

6.4.1.2 PXI_CLK10

Правило. PXI_CLK10, обеспечиваемый кросс-платой, должен представлять собой TTL-сигнал частотой 10 МГц, с уровнем логической «1» VOH не менее 2,4 В и уровнем логического «0» V_{OL} не более 0,5 В. Максимальное напряжение на PXI_CLK10 не должно превышать 3,3 В.

Правило. Относительная погрешность установки частоты должна быть не более $\pm 10^{-4}$ в рабочем диапазоне температуры и времени работы.

Правило. Сигнал PXI_CLK10 должен иметь коэффициент заполнения от 45 % до 55 %, измеренный по времени перехода уровня напряжения 1,5 В.

Правило. Сигнал PXI_CLK10 для каждого периферийного слота должен управляться независимым буфером, полное сопротивление источника которого согласовано с линией передачи. Каждая линия передачи должна обладать волновым сопротивлением (65 ± 10) Ом, а каждый выход буфера должен обладать волновым сопротивлением (65 ± 10) Ом.

Замечание. В большинстве случаев необходимо включить резистор последовательно с выходом буфера, чтобы общее выходное сопротивление составило 65 Ом.

Правило. Рассогласование по времени между нарастающими или спадающими фронтами сигналов PXI_CLK10 на любых двух соединителях периферийного модуля не должно превышать 1 нс. Фронт определяется как момент перехода уровня напряжения 1,5 В и измеряется в точке входа сигнальных контактов в печатную плату периферийного модуля.

Рекомендация. Использование PLL буферов для передачи тактового сигнала в каждый слот может привести к чрезмерному джиттеру, такие буферы лучше не использовать.

6.4.1.3 PXIe_SYNC100

PXIe_SYNC100 это дифференциальный сигнал, подводимый к каждому периферийному слоту по кросс-плате шасси. PXIe_SYNC100 представляет собой импульс длительностью 10 нс, синхронный с PXIe_CLK100, с частотой, определяемой системой. Момент формирования этого импульса совпадает с нарастающим фронтом сигнала PXI_CLK10.

Связь PXIe_SYNC100 с PXI_CLK10 позволяет периферийному модулю создавать локальную версию PXI_CLK10, которая совпадает по фазе с сигналом PXI_CLK10 и может использоваться для отправки и получения сигналов линий триггерных событий от устройств, использующих PXI_CLK10. Таким образом, устройство, получающее PXIe_SYNC100, может осуществлять синхронную связь с PXI_CLK10 без фактического подключения к сигналу PXI_CLK10. Это может быть полезно для устройств с PLL или DLL, которые не могут синхронизироваться частотой 10 МГц.

Правило. Сигнал PXIe_SYNC100 на кросс-плате должен быть дифференциальным сигналом LVPECL 3,3 В.

Правило. Когда каждая линия пары PXIe_SYNC100 терминирована через 50 Ом на 1,30 В (или эквивалент по теореме Тевенина), абсолютное значение дифференциального напряжения на паре контактов соединителя периферийного модуля должно номинально быть 800 мВ и не должно быть менее 400 мВ (за исключением переходного периода) или превышать 1000 мВ. Максимальное напряжение V_{OH} для каждой линии должно находиться в диапазоне от 2 до 2,5 В.

Правило. Время нарастания и спада от 20 % до 80 % для PXIe_SYNC100 не должно превышать 350 пс.

Правило. Сигнал PXIe_SYNC100 для каждого периферийного слота должен управляться независимым дифференциальным буфером LVPECL. Кросс-плата должна передавать сигнал в каждый слот по симметричной паре линий передачи с дифференциальным сопротивлением (100 ± 10) Ом. На кросс-плате на линиях передач не должно быть каких-либо терминирующих или запитывающих цепей.

Замечание. В равной степени, каждый печатный проводник в паре линий передачи должен иметь импеданс в нечетных модах (50 ± 5) Ом.

6.4.1.4 Синхронизация, коммутация и PXIe_SYNC_CTRL

Правило. PXI_CLK10 должен быть синхронным с PXIe_CLK100. Каждый передний фронт PXI_CLK10 должен проявляться не ранее, чем за 1 нс до переднего фронта PXIe_CLK100 и не позднее, чем через 6,5 нс после переднего фронта PXIe_CLK100, при измерении на контактах соединителя периферийного модуля. Нарастающие фронты определяются как момент перехода дифференциального напряжения 0 В для PXIe_CLK100 и момент перехода напряжения 1,5 В для PXI_CLK10.

На рисунке 6.2 и в таблице 6.5 приведена данная зависимость.

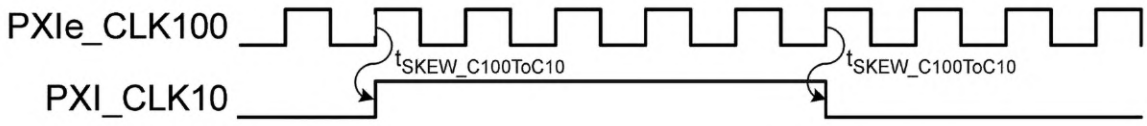


Рисунок 6.2 — Временная зависимость PXI_CLK10 и PXIe_CLK100

Таблица 6.5 — Временная зависимость PXI_CLK10 и PXIe_CLK100

Описание	Параметр	Мин.	Макс.
Задержка от переднего фронта PXIe_CLK100 до любого фронта PXI_CLK10 (на соединителе PXI Express)	tSKEW_C100ToC10	−1 нс	6,5 нс

Рекомендация. Кросс-плате следует обеспечить получение PXI_CLK10 и PXIe_CLK100 из сигнала PXI_CLK10_IN из слота системной синхронизации или другого внешнего источника для обеспечения более точных или стабильных опорных частот.

Правило. Если кросс-плата позволяет получать PXI_CLK10 из слота системной синхронизации, на кросс-плате должен быть установлен подтягивающий к земле резистор 1500 Ом ± 5 % для сигнала PXIe_CLK10_IN. Схема приема этого сигнала на кросс-плате должна быть совместима с TTL и устойчивой к напряжению 5 В, при этом пороговое напряжение высокого уровня V_{IH} не должно быть более 2,0 В, а пороговое напряжение низкого уровня V_{IL} не должно быть менее 0,8 В.

Правило. Если происходит переключение источников опорной частоты PXI_CLK10, минимальная ширина импульса (высокий или низкий), создаваемая на PXI_CLK10, не должна быть менее 30 нс, а минимальное время между последовательными фронтами одной и той же полярности не должно быть менее 80 нс. Минимальная ширина импульса (высокого или низкого уровня) PXIe_CLK100, не должна

быть менее 2,5 нс, а минимальное время между последовательными фронтами одной и той же полярности не должно быть менее 8 нс.

Замечание. Предыдущее правило предназначено для предотвращения сбоев работы автоматов состояний из-за сбоев тактовой частоты во время переходного процесса переключения.

Правило. Кросс-плата PXI Express должна гарантировать установку PXI_CLK10 со следующим нарастающим фронтом PXIe_CLK100 после нарастающего фронта PXIe_CLK100, где был установлен PXIe_SYNC100.

Правило. PXIe_SYNC100 должен соответствовать требованиям в части синхронизации, показанным на рисунке 6.3 и в таблице 6.6, при измерении в точках входа сигнальных контактов в печатную плату периферийного модуля.

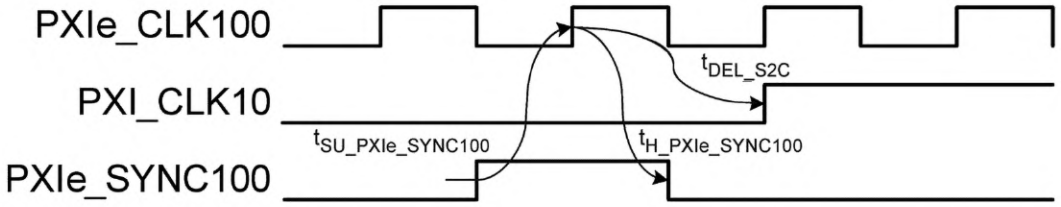


Рисунок 6.3 — Временная зависимость между PXIe_SYNC100, PXI_CLK100 и PXIe_CLK10

Таблица 6.6 — Временная зависимость PXIe_SYNC100 с PXI_CLK10 и PXIe_CLK100

Описание	Параметр	Мин.	Макс.
Время установления от фронта PXIe_SYNC100 до переднего фронта PXIe_CLK100 (на соединителе PXIe)	tSU_PXIe_SYNC100	3 нс	—
Время удержания от переднего фронта PXIe_CLK100 до фронта PXIe_SYNC100 (на соединителе PXIe)	tH_PXIe_SYNC100	1 нс	—
Задержка от переднего фронта PXIe_CLK100, где установлен PXIe_SYNC100, до следующего переднего фронта PXI_CLK10 (на соединителе PXIe)	tDEL_S2C	10 нс + tSKEW_C100ToC10.мин	10 нс + tSKEW_C100ToC10.макс

Замечание. Параметр синхронизации tDEL_S2C указан для иллюстрации взаимосвязи между PXIe_SYNC100 и PXI_CLK10 и выполняется автоматически при соблюдении всех остальных правил синхронизации.

На рисунке 6.4 показана расширенная взаимосвязь между PXIe_CLK100, PXIe_SYNC100 и PXI_CLK10. В данном примере PXIe_SYNC100 по умолчанию работает на частоте 10 МГц.

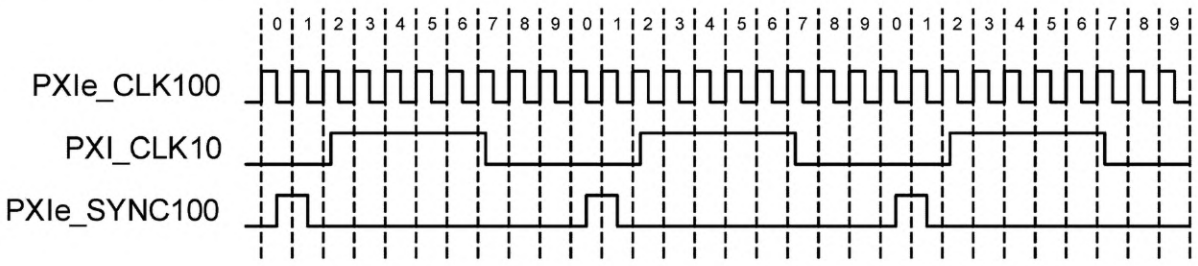


Рисунок 6.4 — Поведение PXIe_SYNC100 по умолчанию

На рисунке 6.4 PXIe_SYNC100 имеет высокий уровень в течение одного цикла PXIe_CLK100 и остается низким в течение 9 циклов PXIe_CLK100. Высокий импульс предшествует переднему фронту PXIe_CLK10, что делает возможным создание встроенной версии PXI_CLK10. Дополнительную информацию см. в 6.4.3.

Правило. Кросс-плата PXI Express должна реализовать режим работы по умолчанию для сигнала PXIe_SYNC100.

Разрешение. PXIe_SYNC100 может управляться кросс-платой на частоте, отличной от 10 МГц, в том числе в качестве непериодического сигнала, если его активация и деактивация соответствуют правилам синхронизации, приведенным в таблице выше.

Разрешение. Когда кросс-плата реализует нестандартное поведение для PXIe_SYNC100, кросс-плата может использовать сигнал PXIe_SYNC_CTRL из модуля системной синхронизации для управления этим поведением.

Вышеуказанные разрешения позволяют устройствам использовать PXIe_SYNC100 для взаимодействия через синхронные линии триггерных событий, даже если эти устройства электрически удалены друг от друга более чем на 100 нс. Например, два шасси PXIe могут координировать свои сигналы PXIe_SYNC_CTRL, чтобы их сигналы PXIe_SYNC100 переключались с частотой 5 МГц в фазе друг с другом. Вместо использования CLK10 для отправки и получения линий триггерных событий модули в каждом шасси используют линии триггерных событий, тактируемые PXIe_CLK100 и активируемые PXIe_SYNC100. При частоте 5 МГц PXIe_SYNC100 эти модули теперь характеризуются временем 200 нс для распространения линий триггерных событий от устройства в одном шасси к устройству в другом. И поскольку PXIe_SYNC100 всегда поддерживает связь с PXIe_CLK10, производительность модулей, использующих PXI_CLK10, не изменяется.

Модуль системной синхронизации запускает PXIe_SYNC_CTRL синхронно с PXI_CLK10 и используется ресурсом кросс-платы для определения момента подтверждения PXIe_SYNC100. На рисунках 6.5 и 6.6 показаны некоторые возможные варианты поведения.

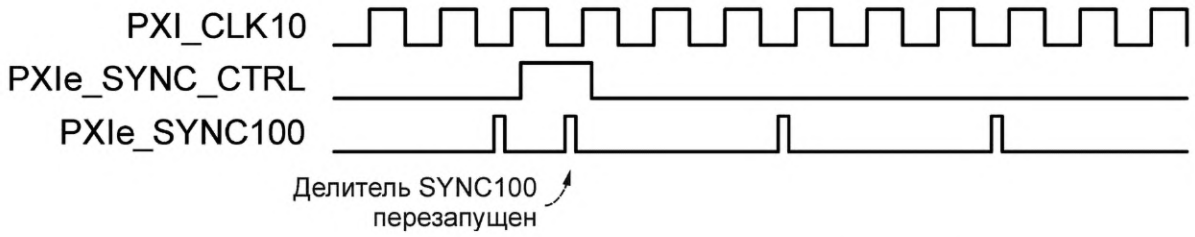


Рисунок 6.5 — PXIe_SYNC100 на частоте 3,33 МГц с использованием PXIe_SYNC_CTRL в качестве перезапуска

В данном случае ресурс кросс-платы настроен на управление PXIe_SYNC100 на частоте 3,33 МГц и использование PXIe_SYNC_CTRL для сброса своего счетчика. Формирование PXIe_SYNC_CTRL заставляет счетчик начать отсчет заново, регулируя фазу сигнала PXIe_SYNC100. Это позволяет нескольким шасси, формирующим сигналы PXIe_SYNC100 с частотой 3,33 МГц, иметь соответствующие сигналы PXIe_SYNC100 в фазе друг с другом.

Правило. Если кросс-плата поддерживает работу с PXIe_SYNC_CTRL из слота системной синхронизации то, по умолчанию, кросс-плата PXI Express должна интерпретировать высокий уровень PXIe_SYNC_CTRL как сигнал синхронного перезапуска в соответствии с рисунком 6.5. По умолчанию кросс-плата PXI Express должна игнорировать низкий уровень PXIe_SYNC_CTRL.

Правило. Кросс-плата PXI Express, которая реализует для PXIe_SYNC_CTRL поведение, отличное от поведения по умолчанию, должна реализовывать поведение по умолчанию, до тех пор, пока в нее не будет запрограммирована иная программа во время выполнения.

Рисунок 6.6 показывает альтернативное поведение для PXIe_SYNC_CTRL.

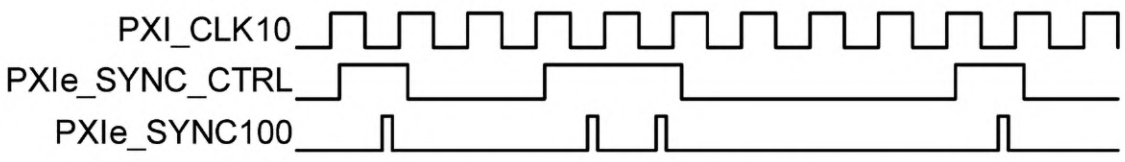


Рисунок 6.6 — PXIe_SYNC100, использующий PXIe_SYNC_CTRL в качестве разрешения

В данном случае ресурс кросс-платы использует PXIe_SYNC_CTRL в качестве разрешения. Каждому нарастающему фронту PXI_CLK10, для которого установлено значение PXIe_SYNC_CTRL, предшествует импульс PXIe_SYNC100.

Правило. Если кросс-плата получает PXIe_SYNC_CTRL из слота системной синхронизации, то кросс-плата должна содержать подтягивающий резистор для заземления сигнала PXIe_SYNC_CTRL номиналом от 10 до 100 кОм. Схема приема этого сигнала на кросс-плате должна выполняться с минимальным пороговым значением V_{IH} не более 2,0 В и максимальным пороговым напряжением V_{IL} не менее 0,8 В.

6.4.2 Требования к модулю системной синхронизации

Правило. Если модуль системной синхронизации управляет сигналом SYNC_CTRL, он должен обеспечивать соответствие SYNC_CTRL требованиям синхронизации, показанным на рисунке 6.7 и в таблице 6.7.

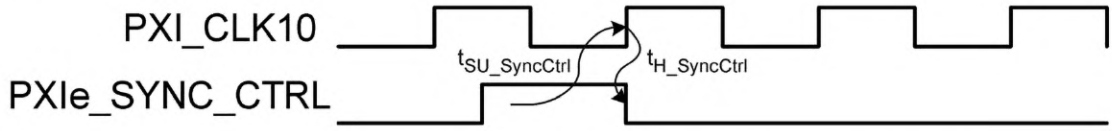


Рисунок 6.7 — Временная зависимость между SYNC_CTRL и PXI_CLK10

Таблица 6.7 — Временная зависимость между SYNC_CTRL и PXI_CLK10

Описание	Параметр	Мин.	Макс.
Время установления от фронта PXIe_SYNC_CTRL до переднего фронта PXI_CLK10 (на соединителе PXI Express)	tSU_SYNC_CTRL	50 нс	—
Время удержания от переднего фронта PXI_CLK10 до фронта PXIe_SYNC_CTRL (на соединителе PXI Express)	tH_SYNC_CTRL	0 нс	—

Замечание. Большое минимальное время для tSU_SYNC_CTRL позволяет кросс-плате получать SYNC_CTRL посредством триггера, тактируемого PXIe_CLK100, и иметь время для установки PXIe_SYNC100 до следующего фронта PXI_CLK10.

Правило. Модуль системной синхронизации, управляющий PXI_CLK10_IN, должен иметь буфер с выходным импедансом 65 Ом ± 10 %. Волновое сопротивление дорожки печатной платы от буфера до соединения PXI_CLK10_IN должно составлять 65 Ом ± 10 %. Сигнал должен быть TTL-сигналом с частотой 10 МГц с уровнем VOH не менее 2,4 В и VOL — не более 0,5 В.

Замечание. В большинстве случаев на выходе буфера необходимо последовательно устанавливать резистор, чтобы общее выходное сопротивление составило 65 Ом.

6.4.3 Требования к периферийному модулю

6.4.3.1 PXIe_CLK100

Правило. Если периферийный модуль использует PXIe_CLK100, то в нем на обоих линиях должно быть сделано терминирование (50 ± 5) Ом на (1,3 ± 0,2) В или эквивалентное теореме Тевенина. Если периферийный модуль не использует PXIe_CLK100, то линии должны оставаться неподключенными, без терминирования.

Рекомендация. На периферийных модулях следует использовать терминирование сигнала PXIe_CLK100 в соответствии с рисунком 6.8.

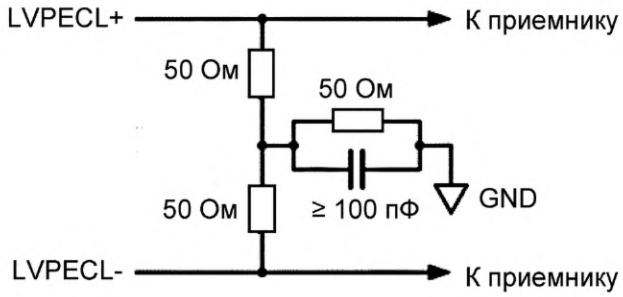


Рисунок 6.8 — Схема терминирования сигнала PXIe_CLK100 на периферийном модуле

Правило. Периферийные модули не должны терминировать PXIe_CLK100 на расстоянии более чем на 1 нс электрической длины от соединителя кросс-платы. Любая линия передачи между соединителем кросс-платы и оконечной нагрузкой должна обладать дифференциальным волновым сопротивлением (100 ± 10) Ом.

Рекомендация. Из-за быстрого нарастания и спада сигнала PXIe_CLK100 наилучшая целостность сигнала будет около терминирующих элементов или близко к ним. В периферийных модулях электрическая длина соединений за терминирующей нагрузкой должна обеспечивать задержку распространения сигнала не более 160 пс, что в типовых стеклотекстолитовых печатных платах составляет примерно 25 мм. Для поддержания хорошей целостности сигнала периферийным модулям следует подключать только один активный приемник к PXIe_CLK100. Если используется более одного приемника, конфигурацию следует тщательным образом смоделировать, чтобы обеспечить правильную работу сигналов.

6.4.3.2 PXI_CLK10

Правило. Приемники PXI_CLK10 периферийного модуля должны быть устойчивыми к напряжению 3,3 В, при этом пороговое напряжение V_{IH} не должно превышать 2 В, а пороговое напряжение V_{IL} должно быть не менее 0,8 В. Периферийные модули не должны иметь терминирования на PXI_CLK10. Дорожки на плате от соединителя до приемников PXI_CLK10 должны обладать волновым сопротивлением (65 ± 10) Ом.

6.4.3.3 PXIe_SYNC100

Правило. Если периферийный модуль использует PXIe_SYNC100, он должен выполняться с терминированием обоих линий нагрузкой (50 ± 5) Ом на (1,3 ± 0,2) В или эквивалентное теореме Тевенина. Если периферийный модуль не использует PXIe_SYNC100, линии должны оставаться неподключенными и без терминирования.

Рекомендация. На периферийных модулях следует использовать терминирование сигнала PXIe_SYNC100 в соответствии с рисунком 6.9.

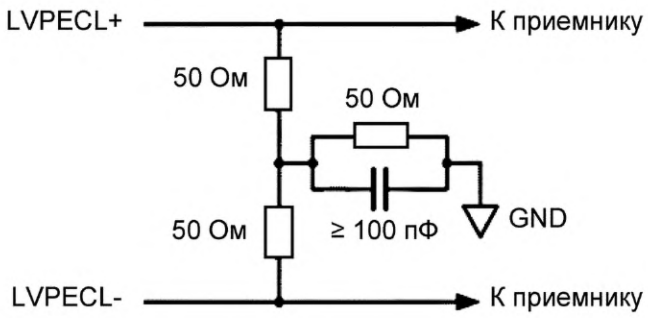


Рисунок 6.9 — Схема терминирования PXIe_SYNC100 на периферийном модуле

Правило. Периферийные модули не должны терминировать PXIe_SYNC100 на расстоянии более чем на 1 нс электрической длины от соединителя кросс-платы. Любая линия передачи между соединителем кросс-платы и оконечной нагрузкой должна обладать дифференциальным волновым сопротивлением (100 ± 10) Ом.

Рекомендация. Из-за быстрого нарастания и спада сигнала PXIe_SYNC100 наилучшая целостность сигнала будет около терминирующих элементов или близко к ним. В периферийных модулях электрическая длина соединений за оконечной нагрузкой должна обеспечивать задержку распространения сигнала не более 160 пс, что в типовых стеклотекстолитовых печатных платах составляет около 25 мм. Для поддержания хорошей целостности сигнала периферийным модулям следует подключать только один активный приемник к PXIe_SYNC100. Если используется более одного приемника, конфигурацию следует тщательным образом смоделировать, чтобы обеспечить правильную работу сигналов.

Поскольку формирование PXIe_SYNC100 всегда предшествует переднему фронту PXI_CLK10 в соответствии с приведенными выше правилами, периферийный модуль PXI Express может создавать сигнал, который находится в фазе с PXI_CLK10, без подключения к PXIe_CLK10.

На рисунке 6.10 показан пример схемы, реализующей эту концепцию.

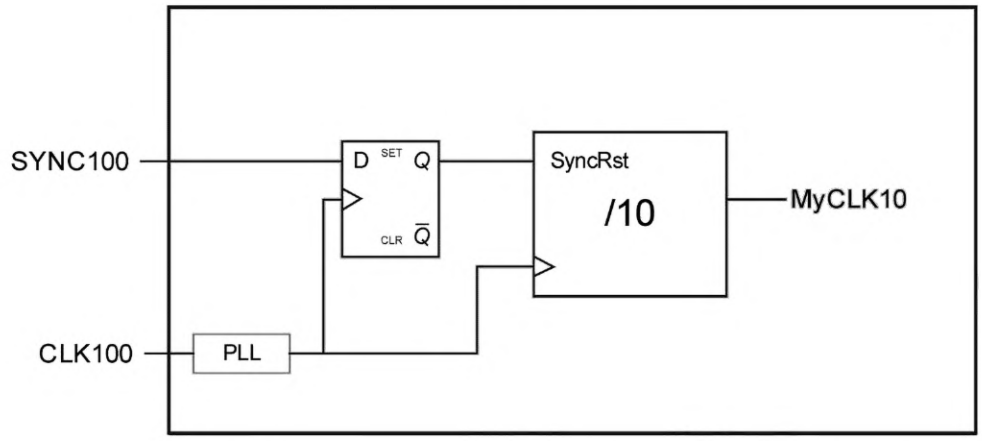


Рисунок 6.10 — Схема для воссоздания PXI_CLK10 внутри, как MyCLK10

SYNC100 захватывается триггером, выход которой используется для синхронного сброса делителя, делящего частоту PXIe_CLK100 на 10. Результирующий сигнал находится в фазе с PXI_CLK10. Следует обратить внимание на то, что данная схема создает сигнал в фазе с PXI_CLK10, даже если частота PXIe_SYNC100 не равна 10 МГц.

Замечание. Максимальное расхождение по фазе MyCLK10 и PXI_CLK10 определяется асимметрией PXIe_CLK100 между слотами, асимметрией между PXI_CLK10 и PXIe_CLK100, временем установления сигнала на выходе триггера внутри ПЛИС и внесенной задержкой сигнала PXIe_CLK100 (включая добавленный джиттер).

6.5 Дифференциальные сигналы линий триггерных событий

Сигналы PXIe_DSTARA, PXIe_DSTARB и PXIe_DSTARC представляют собой дифференциальные двухточечные соединения между слотом системной синхронизации и периферийными слотами. Для каждого из этих трех сигналов существует независимая дифференциальная пара между каждым периферийным слотом и слотом системной синхронизации. Кроме того, все сигналы согласованы по длине.

PXIe_DSTARA предназначен для распределения высокоскоростных высококачественных триггерных событий или тактовых сигналов из слота системной синхронизации на периферийные устройства.

PXIe_DSTARB предназначен для распределения высокоскоростных высококачественных триггерных событий или тактовых сигналов из слота системной синхронизации на периферийные устройства.

PXIe_DSTARC предназначен для отправки высокоскоростных высококачественных сигналов линий триггерных событий или тактовых сигналов от периферийных устройств в системный слот синхронизации.

Сигнал PXIe_DSTARA представляет собой быстро переключающийся тактовый сигнал LVPECL для точной синхронизации. Сигналы PXIe_DSTARB и PXIe_DSTARC представляют собой быстро переключающиеся тактовые сигналы линий триггерных событий LVDS для высокоскоростной синхронизации при сохранении совместимости с распространенными ПЛИС и другими интегральными схемами.

6.5.1 Требования к шасси

Если слот системной синхронизации PXI Express реализован в шасси PXI Express, то используется набор из трех дифференциальных пар, соединяющих каждый слот со слотом системной синхронизации конфигурации типа «звезда». Низкое расхождение задержек распространения сигналов между слотами делает их идеальными для передачи тактового сигнала и синхронной линии триггерного события. Эти дифференциальные пары называются набором PXIe DSTAR. Чтобы обеспечить допустимую и оптимальную трассировку кросс-платы разработчик шасси получает возможность маршрутизировать любой набор PXIe DSTAR в любой слот при условии, что элементы набора не разделены между отдельными слотами.

Правила и рекомендации в данном разделе применяются только в том случае, если шасси PXI Express реализует слот системной синхронизации.

Правило. Набор PXIe DSTAR должен быть определен как содержащий три пары дифференциальных сигналов (PXIe_DSTARA n, PXIe_DSTARB n, PXIe_DSTARC n), где n обозначает номер набора PXIe DSTAR.

Правило. Все дифференциальные пары в наборе PXIe DSTAR должны направляться в один и тот же слот.

Правило. Если набор PXIe DSTAR направляется в периферийный слот, его сигналы должны подключаться к периферийному слоту в соответствии с таблицей 6.8, где n обозначает номер набора PXIe DSTAR.

Таблица 6.8 — Привязка набора PXIe_DSTAR

Дифференциальная пара системы синхронизации	Пара периферийного слота на XP3	Дифференциальная пара системы синхронизации	Пара периферийного слота на XP3
PXIe_DSTARAn+	PXIe_DSTARA+	PXIe_DSTARBn-	PXIe_DSTARB-
PXIe_DSTARAn-	PXIe_DSTARA-	PXIe_DSTARCn+	PXIe_DSTARC+
PXIe_DSTARBn+	PXIe_DSTARB+	PXIe_DSTARCn-	PXIe_DSTARC-

Разрешение. Набор PXIe DSTAR может быть направлен на выводы PXIe_DSTARA, PXIe_DSTARB и PXIe_DSTARC в любом слоте.

Правило. Если слот подключен к набору PXIe DSTAR от слота системной синхронизации, он должен быть подключен только к сигналам из одного набора PXIe DSTAR.

Правило. Один набор PXIe DSTAR должен быть направлен обратно к соединителю XP3 слота системной синхронизации PXI Express в соответствии с требованиями к согласованию длины между парами, предъявляемыми к этим сигналам в данном разделе.

Правило. Каждый периферийный слот PXI Express, гибридный слот PXI Express и слот системной синхронизации PXI Express должен обладать набором PXIe DSTAR, направляемым к нему из слота системной синхронизации PXI Express, если только общее количество этих слотов не превышает количество доступных наборов PXIe DSTAR.

Замечание. Набор PXIe DSTAR для привязки слота указывается в файле Chassis.ini в соответствии с форматом, указанным в [4].

Замечание. Контакты для слота системной синхронизации выбраны таким образом, чтобы при размещении в середине кросс-платы длины сигналов оставались минимальными, а количество слоев сведено к минимуму за счет сохранения всех или большинства дифференциальных пар на одном слое трассировки.

Правило. Кросс-плата должна направлять сигналы PXIe_DSTAR в каждый слот сбалансированными парами линий передачи, с дифференциальным импедансом (100 ± 10) Ом.

Замечание. В равной степени, каждый печатный проводник в паре линий передачи должен иметь импеданс в нечетных модах (50 ± 5) Ом.

Рекомендация. Все пары PXIe_DSTARA, PXIe_DSTARB и PXIe_DSTARC следует трассировать на одном уровне, со сплошным опорным полигоном, для повышения устойчивости к излучению при плавающих трассах.

Правило. Временная асимметрия задержки распространения любых двух пар PXIe_DSTAR (включая все сигналы PXIe_DSTARA, PXIe_DSTARB и PXIe_DSTARC) по кросс-плате не должна превышать 150 пс, включая соединители кросс-платы.

Правило. Временная асимметрия задержки распространения двух сигналов в дифференциальной паре PXIe_DSTAR по кросс-плате не должна превышать 25 пс, включая соединители кросс-платы.

6.5.2 Периферийный модуль PXIe. Требования к слоту

6.5.2.1 PXIe_DSTARA

Правило. Если периферийный модуль принимает сигнал PXIe_DSTARA, в нем должно быть выполнено терминирование обоих линий нагрузкой (50 ± 5) Ом на (1,3 ± 0,2) В или эквивалент по теореме Тевенина. Если периферийный модуль не принимает PXIe_STARA, то линии должны оставаться неподключенными и без терминирования.

Рекомендация. Периферийные модули, получающие PXIe_DSTARA, должны иметь терминирование PXIe_DSTARA с использованием схемы, приведенной на рисунке 6.11.

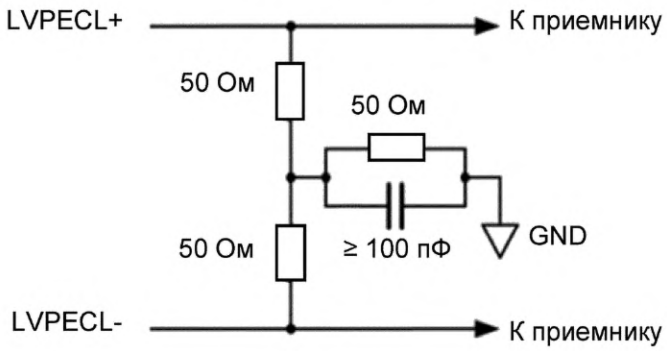


Рисунок 6.11 — Схема терминирования PXIe_DSTARA для периферийного модуля

Правило. Периферийные модули не должны терминировать PXIe_DSTARA на расстоянии более чем на 1 нс электрической длины от соединителя кросс-платы. Любая линия передачи между соединителем кросс-платы и оконечной нагрузкой должна обладать дифференциальным волновым сопротивлением (100 ± 10) Ом.

Рекомендация. Из-за быстрого нарастания и спада сигнала PXIe_DSTARA целостность сигнала наилучшая у терминирования или близка к нему. Электрическая длина соединений между оконечной нагрузкой и приемником LVPECL должна обеспечивать задержку распространения сигнала не более 160 пс, что в типовых стеклотекстолитовых печатных платах составляет около 25 мм. Для поддержания хорошей целостности сигнала периферийным модулям следует подключать только один активный приемник к PXIe_DSTARA. Если используется более одного приемника, конфигурацию следует тщательным образом смоделировать, чтобы обеспечить правильную работу сигналов.

6.5.2.2 PXIe_DSTARB

Правило. Если периферийный модуль принимает PXIe_DSTARB, он должен терминировать линии дифференциальным резистором (100 ± 10) Ом.

Правило. Периферийные модули не должны терминировать PXIe_DSTARB на расстоянии более чем на 1 нс электрической длины от соединителя кросс-платы. Любая линия передачи между соединителем кросс-платы и оконечной нагрузкой должна обладать дифференциальным волновым сопротивлением (100 ± 10) Ом.

Рекомендация. Из-за быстрого нарастания и спада сигнала PXIe_DSTARB целостность сигнала наилучшая у терминирования или близка к нему. Электрическая длина соединений между оконечной нагрузкой и приемником LVDS должна обеспечивать задержку распространения сигнала не более 160 пс, что в типовых стеклотекстолитовых печатных платах составляет около 25 мм. Для поддержания хорошей целостности сигнала периферийным модулям следует подключать только один активный приемник к PXIe_DSTARB. Если используется более одного приемника, конфигурацию следует тщательным образом смоделировать, чтобы обеспечить правильную работу сигналов.

6.5.2.3 PXIe_DSTARC

Правило. Если периферийный модуль поддерживает формирование PXIe_DSTARC, то этот сигнал должен быть дифференциальным сигналом стандарта LVDS. Периферийный модуль должен передавать сигнал в слот системной синхронизации по симметричной паре линий передачи с дифференциальным сопротивлением (100 ± 10) Ом.

Правило. Когда пара PXIe_DSTARC нагружена дифференциальной нагрузкой 100 Ом на приемнике, уровни напряжения на соединителе модуля системной синхронизации должны соответствовать положениям [8].

Правило. Источник сигнала должен гарантировать, что буфер LVDS выключен (либо находится в третьем состоянии, либо выдает постоянный уровень) по умолчанию, и может включать его только под управлением программного обеспечения, когда известно о существовании приемника с дифференциальным согласующим резистором 100 Ом.

6.5.3 Требования к модулю/слоту системной синхронизации

6.5.3.1 PXIe_DSTARA

Правило. Сигналы PXIe_DSTARA, предоставляемые модулем системной синхронизации, должны быть дифференциальными сигналами 3,3 В стандарта LVPECL. Модуль системной синхронизации должен передавать сигналы во все слоты симметричными парами линий передачи с дифференциальным сопротивлением (100 ± 10) Ом. Модуль системной синхронизации не должен иметь терминирования или запитывающих цепей на линиях передачи, за исключением обеспечения возможности отключения буферов без терминирования.

Правило. Когда каждая линия пары PXIe_DSTARA нагружена нагрузкой 50 Ом до 1,30 В (или эквивалент по теореме Тевенина), абсолютное значение дифференциального напряжения на паре на соединителе периферийного модуля должно номинально составлять 800 мВ и не должно быть менее 400 мВ (за исключением переходного периода) или более 1000 мВ. Уровень максимального напряжения V_{OH} для каждой линии должен быть в диапазоне от 2 до 2,5 В.

Замечание. Несмотря на то, что многие ПЛИС имеют выходные буферы LVPECL, они, как правило, несовместимы с вышеуказанным требованием LVPECL.

Правило. Сигнал PXIe_DSTARA для каждого периферийного слота должен управляться независимым дифференциальным буфером LVPECL.

Рекомендация. Сигнал PXIe_DSTARA должен обладать коэффициентом заполнения от 45 % до 55 %, измеряемым по моментам перехода дифференциального напряжения 0 В. Время нарастания и спада от 20 % до 80 % не должно превышать 350 пс.

Рекомендация. Рассогласование по времени между нарастающими или спадающими фронтами сигналов PXIe_DSTARA на любых двух соединениях на кросс-плате не должно превышать 200 пс. Фронты определяются как момент перехода дифференциального напряжения 0 В.

Рекомендация. Модулям системной синхронизации следует указывать максимальное временное расхождение между всеми сигналами PXIe_DSTARA, которые выдаются на контакты соединителей модуля системной синхронизации, которыми он соединен с кросс-платой.

6.5.3.2 PXIe_DSTARB

Правило. Сигнал PXIe_DSTARB, формируемый модулем системной синхронизации, должен быть дифференциальным сигналом стандарта LVDS. Модуль системной синхронизации должен передавать сигнал в каждый слот по симметричной паре линий передачи с дифференциальным сопротивлением (100 ± 10) Ом.

Правило. Когда пара PXIe_DSTARB нагружается дифференциальной нагрузкой 100 Ом на приемнике, уровни напряжения на соединителе периферийного модуля должны соответствовать положениям [8].

Правило. Источник сигнала должен гарантировать, что буфер LVDS выключен (либо находится в третьем состоянии, либо выдает постоянный уровень) по умолчанию, и может включать его только под управлением программного обеспечения, когда известно о существовании приемника с дифференциальным согласующим резистором 100 Ом.

Правило. Сигнал PXIe_DSTARB для каждого периферийного слота должен управляться независимым дифференциальным буфером LVDS.

Рекомендация. Модулям системной синхронизации следует указывать максимальное расхождение между всеми сигналами PXIe_DSTARA и PXIe_DSTARB, которые выдаются на контакты соединителей модуля системной синхронизации, которыми он соединен с кросс-платой.

6.5.3.3 PXIe_DSTARC

Правило. Если модуль системной синхронизации способен принимать PXIe_DSTARC, он должен содержать терминирование дифференциальной пары резистором (100 ± 10) Ом.

Правило. Модуль системной синхронизации не должен терминировать PXIe_DSTARC на расстоянии более чем на 1 нс электрической длины от соединителя кросс-платы. Любая линия передачи между

соединителем кросс-платы и оконечной нагрузкой должна обладать дифференциальным волновым сопротивлением (100 ± 10) Ом.

Рекомендация. Из-за быстрого нарастания и спада сигнала PXIe_DSTARC целостность сигнала наилучшая у терминирования или близка к нему. Электрическая длина соединений между оконечной нагрузкой и приемником LVDS должна обеспечивать задержку распространения сигнала не более 160 пс, что в типовых стеклотекстолитовых печатных платах составляет около 25 мм. Для поддержания хорошей целостности сигнала к модулю системной синхронизации следует подключать только один активный приемник к каждой паре PXIe_DSTARC. Если используется более одного приемника, конфигурацию следует тщательным образом смоделировать, чтобы обеспечить правильную работу сигналов.

6.6 Идентификация слота

Идентификация слота в PXI Express выполняется с использованием контактов географического адреса (GA) в каждом слоте. Программные функции для сообщения значения, закодированного на этих выводах, определяются в [2].

Правило. Модуль PXI Express, отличный от системного модуля PXI Express, должен обеспечивать программную функцию, позволяющий системному модулю PXI Express считывать значение на контактах GA (4:0) в слоте, где расположен модуль.

Замечание. Системному модулю не нужно сообщать номер своего слота с помощью программного обеспечения, поскольку предполагается, что он находится в слоте 1.

Замечание. От периферийных модулей PXI-1 и совместимых с гибридным слотом периферийных модулей PXI-1 не требуется поддерживать программную функцию для системного модуля PXI Express для считывания значения на контактах GA (4:0) в слоте, где расположен модуль.

Правило. Модуль PXI Express должен иметь программное обеспечение, которое сообщает номер своего слота с использованием интерфейсов, указанных в соответствующих положениях (см. [4]).

6.7 Идентификация кросс-платы

Правило. Шасси PXI Express должно иметь последовательный EEPROM или аналогично функционирующее устройство, содержащее запись идентификации и функциональных возможностей кросс-платы (см. [1]).

В записи идентификации и функциональных возможностей кросс-платы находится дескриптор периферийного слота, который требует дополнительного определения и уточнения для работы со слотом системной синхронизации и различными именами слотов в PXI Express.

Правило. Биты 2:0 поля типа слота всех дескрипторов периферийных слотов в записи идентификации и функциональных возможностей шасси PXI Express должны иметь одно из следующих значений:

Биты (2:0)
000 = Не применимо
001 = Периферийный слот PXI Express
010 = Слот PXI-1
011 = Гибридный периферийный слот
111 = Слот системного времени

6.8 Резервирование адреса SMBus

SMBus позволяет идентифицировать кросс-плату в системах PXI Express. Также позволяет поставщикам реализовывать функции, специфичные для шасси, без использования интерфейса PCI Express. SMBus может подключаться к другим устройствам в системных модулях, поэтому важно, чтобы эти другие устройства не конфликтовали с EEPROM идентификации и функциональных возможностей кросс-платы и любыми специфичными для шасси функциями. В данном разделе устанавливаются требования к адресации SMBus для любых функций, специфичных для шасси, а CompactPCI Express устанавливает требования к адресации EEPROM идентификации и функциональных возможностей кросс-платы.

Также возможно использование SMBus на периферийном модуле. Для предотвращения конфликтов в адресации между периферийными модулями и другими устройствами на SMBus устройства периферийного модуля SMBus должны поддерживать протокол назначения адресов.

Разрешение. Системные модули могут подключать к SMBus устройства, связанные с функциональностью системного модуля.

Замечание. Положения [1] резервируют адрес SMBus A4h для EEPROM идентификации и функциональных возможностей. Это требование относится и к PXI Express.

Правило. Устройства SMBus системных модулей PXI Express, которые подключаются к SMBus, определенному в настоящем стандарте, не должны использовать адреса SMBus с 58h по 5Ch, с C6h по C8h и A4h.

Правило. Любые устройства SMBus в шасси PXI Express для специфических функций, кроме EEPROM идентификации кросс-платы и функциональных возможностей, должны использовать адреса с 58h по 5Ch.

Замечание. Указанные адреса SMBus представляют собой 8-битные адреса, где младший бит обозначает чтение или запись. Это означает, что для каждого четного адреса резервируется и нечетный адрес. Например, A4h — это адрес SMBus для записи в EEPROM идентификации и записи возможностей кросс-платы, а A5h — адрес для чтения из EEPROM идентификации и записи функциональных возможностей кросс-платы.

Правило. Периферийные модули PXI Express, которые подключают устройства к SMBus, должны поддерживать протокол разрешения адресов, определенный в положениях [9], для задания их SMBus адресов.

6.9 Руководство по электрической части для 6U

В целях эффективного использования модулей 3U PXI Express в шасси 6U PXI Express (см. [2]) определяет слот 6U, который позволяет устанавливать в стек модули 3U. Это позволяет использовать два модуля 3U в 1 слоте 6U. Эти системы оснащаются дополнительными соединителями в слотах, которые поддерживают установку модулей 3U. В данном разделе также рассматриваются электрические правила, связанные с шасси 6U PXI Express, которые поддерживают эту функцию, и определяется модуль системной синхронизации 6U, который способен поддерживать дифференциальные сигналы триггерных событий для модулей 3U, установленных в слоте 6U.

6.9.1 Шасси 6U, поддерживающее установку модулей 3U

Правило. Шасси 6U PXI Express, которые поддерживают установку модулей 3U, должны подключать сигналы к верхним и нижним слотам 3U в соответствии с типом слотов 3U, реализованных в слоте 6U (системный, гибридный, периферийный PXI Express, PXI-1 или слот системной синхронизации).

Правило. Если шасси PXI Express 6U, которое поддерживает установку модулей 3U, не способно обеспечить достаточное количество линий триггерных событий «точка—точка» или дифференциальных сигналов триггерных событий для поддержки всех слотов через нижний слот 3U внутри слота системной синхронизации, шасси PXI Express 6U должно поддерживать установку модулей системной синхронизации 3U в обоих слотах 3U слота системной синхронизации 6U.

Правило. Шасси 6U PXI Express, поддерживающие установку модулей 3U, должны реализовывать периферийный слот PXI Express или слот системной синхронизации только в верхнем слоте 3U слота системной синхронизации 6U.

Правило. Интерфейсы PCI Express или PCI, необходимые для верхних слотов 3U шасси PXI Express 6U, которые поддерживают установку модулей 3U, должны обеспечиваться кросс-платой и не должны обеспечиваться модулем системного контроллера.

Замечание. Предыдущее правило позволяет большинству системных модулей CompactPCI Express 6U работать в шасси 6U PXI Express, которые поддерживают установку модулей 3U.

6.10 Назначение контактов соединителя

6.10.1 Периферийные слоты и модули PXI Express

Правило. Периферийные слоты PXI Express и периферийные модули PXI Express должны использовать назначение контактов, как это указано в таблице 6.9.

Таблица 6.9 — Назначение контактов периферийного слота и модуля PXI Express

Контакт	Z	A	B	C
	Соединитель XP4/XJ4			
1	GND	GA4	GA3	GA2
2	GND	5 B(aux)	GND	SYSEN#
3	GND	12 B	12 B	GND
4	GND	GND	GND	3,3 B
5	GND	PXITRIG3	PXI TRIG4	PXI TRIG5
6	GND	PXITRIG2	GND	ATNLED
7	GND	PXITRIG1	PXI TRIG0	ATNSW#
8	GND	RSV	GND	RSV
9	—	—	—	—
10	—	—	—	—

Продолжение таблицы 6.9

Контакт	D	E	F	A
	Соединитель XP4/XJ4			Соединитель XP3/XJ3
1	GA1	GA0	GND	PXIe CLK100+
2	WAKE#	ALERT#	GND	PRSNT#
3	GND	GND	GND	SMBDAT
4	3,3 B	3,3 B	GND	MPWRGD
5	GND	PXI TRIG6	GND	IPETpO
6	PXI STAR	PXI CLK10	GND	1PETp2
7	GND	PXI TRIG7	GND	1PETp3
8	PXI LBL6	PXI LBR6	GND	1PETp5
9	—	—	—	1PETp6
10	—	—	—	RSV

Продолжение таблицы 6.9

Контакт	B	ab	C	D
	Соединитель XP3/XJ3			
1	PXIe CLK100-	GND	PXIe SYNC100+	PXIe SYNC100-
2	PWREN#	GND	PXIe DSTARB+	PXIe DSTARB-
3	SMBCLK	GND	RSV	RSV
4	PERST#	GND	RSV	RSV
5	1PETn0	GND	1PERp0	1PERn0
6	1PETn2	GND	1PERp2	1PERn2
7	1PETn3	GND	1PERp3	1PERn3
8	1PETn5	GND	1PERp5	1PERn5
9	1PETn6	GND	1PERp6	1PERn6
10	RSV	GND	RSV	RSV

Окончание таблицы 6.9

Контакт	cd	E	F	ef
	Соединитель XP3/XJ3			
1	GND	PXIe DSTARC+	PXIe DSTARC-	GND
2	GND	PXIe DSTARA+	PXIe DSTARA-	GND
3	GND	RSV	RSV	GND
4	GND	1RefClk+	1RefClk-	GND
5	GND	1PETp1	1PETn1	GND
6	GND	1PERp1	1PERn1	GND
7	GND	1PETp4	1PETn4	GND
8	GND	1PERp4	1PERn4	GND
9	GND	1PETp7	1PETn7	GND
10	GND	1PERp7	1PERn7	GND

6.10.2 Системный слот и модули PXI Express

Для системного слота разрешены две схемы маршрутизации кросс-платы (см. [1]). Конфигурация с четырьмя каналами максимизирует количество каналов от системного слота к периферийным слотам, к коммутаторам, к слоту коммутатора или мостам PCI Express к PCI. Однако максимальное количество линий для каждого из четырех каналов составляет четыре линии на канал. Конфигурация с двумя каналами предполагает наличие двух каналов, исходящих от системной платы, где один из каналов может иметь до 8 линий, а другой канал — до 16.

6.10.2.1 4-канальная конфигурация

Правило. Системные слоты PXI, маршрутизируемые для 4-канальной конфигурации, должны использовать назначение контактов, как это указано в таблице 6.10.

Правило. Системные модули PXI должны соответствовать назначению контактов, как это указано в таблице 6.10, для поддержки работы в режиме четырех каналов.

Таблица 6.10 — Назначение контактов для работы в 4-канальном режиме

Контакт	Z	A	B	C	D
	Соединитель XP4/XJ4				
1	GND	GA4	GA3	GA2	GA1
2	GND	5 B(aux)	GND	SYSEN#	WAKE#
3	GND	RSV	RSV	RSV	RSV
4	GND	RSV	RSV	RSV	RSV
5	GND	PXI TRIG3	PXI TRIG4	PXI_TRIG5	GND
6	GND	PXI_TRIG2	GND	RSV	PXI_STAR
7	GND	PXI_TRIG1	PXI TRIG0	RSV	GND
8	GND	RSV	GND	RSV	RSV
9	—	—	—	—	—
10	—	—	—	—	—

Продолжение таблицы 6.10

Контакт	E	F	A	B	ab
	Соединитель XP4/XJ4		Соединитель XP3/XJ3		
1	GA0	GND	RSV	RSV	GND
2	ALERT#	GND	RSV	RSV	GND
3	RSV	GND	SMBDAT	SMBCLK	GND
4	RSV	GND	RSV	PERST#	GND
5	PXI_TRIG6	GND	1PETp0	1PETn0	GND
6	PXI_CLK10	GND	1PETp2	1PETn2	GND
7	PXI_TRIG7	GND	1PETp3	1PETn3	GND
8	PXI_LBR6	GND	2PETp1	2PETn1	GND
9	—	—	2PETp2	2PETn2	GND
10	—	—	3PETp0	3PETn0	GND

Продолжение таблицы 6.10

Контакт	C	D	cd	E	F
	Соединитель XP3/XJ3				
1	RSV	RSV	GND	RSV	RSV
2	PWR OK	PS ON#	GND	LINKCAP	PWRBTN#
3	4RefClk+	4RefClk-	GND	2RefClk+	2RefClk-
4	3RefClk+	3RefClk-	GND	1RefClk+	1RefClk-
5	1PERp0	1PERn0	GND	1PETp1	1PETn1
6	1PERp2	1PERn2	GND	1PERp1	1PERn1
7	1PERp3	1PERn3	GND	2PETp0	2PETn0
8	2PERp1	2PERn1	GND	2PERp0	2PERn0
9	2PERp2	2PERn2	GND	2PETp3	2PETn3
10	3PERp0	3PERn0	GND	2PERp3	2PERn3

Продолжение таблицы 6.10

Контакт	ef	A	B	ab	C
	Соединитель XP3/XJ3	Соединитель XP2/XJ2			
1	GND	3PETp1	3PETn1	GND	3PERp1
2	GND	3PETp3	3PETn3	GND	3PERp3
3	GND	4PETp0	4PETn0	GND	4PERp0
4	GND	4PETp2	4PETn2	GND	4PERp2
5	GND	4PETp3	4PETn3	GND	4PERp3
6	GND	RSV	RSV	GND	RSV
7	GND	RSV	RSV	GND	RSV
8	GND	RSV	RSV	GND	RSV
9	GND	RSV	RSV	GND	RSV
10	GND	RSV	RSV	GND	RSV

Продолжение таблицы 6.10

Контакт	D	cd	E	F	ef
	Соединитель XP2/XJ2				
1	3PERn1	GND	3PETp2	3PETn2	GND
2	3PERn3	GND	3PERp2	3PERn2	GND
3	4PERn0	GND	4PETp1	4PETn1	GND
4	4PERn2	GND	4PERp1	4PERn1	GND
5	4PERn3	GND	RSV	RSV	GND
6	RSV	GND	RSV	RSV	GND
7	RSV	GND	RSV	RSV	GND
8	RSV	GND	RSV	RSV	GND
9	RSV	GND	RSV	RSV	GND
10	RSV	GND	RSV	RSV	GND

Окончание таблицы 6.10

Контакт	Соединитель XP1/XJ1
G	GND
F	12 В
E	12 В
D	GND
C	5 В
B	3,3 В
A	GND

6.10.2.2 2-канальная конфигурация

Правило. Системные модули, которые могут объединять четыре канала меньшего размера в два канала большего размера, должны соответствовать назначению контактов, указанному в таблице 6.11 при работе в 2-канальном режиме.

Правило. Системные слоты PXI, маршрутизируемые для 2-канальной конфигурации, должны использовать назначение контактов, указанное в таблице 6.11.

Таблица 6.11 — Назначение контактов для 2-канального режима работы

Контакт	Z	A	B	C	D
	Соединитель XP4/XJ4				
1	GND	GA4	GA3	GA2	GA1
2	GND	5 В(aux)	GND	SYSEN#	WAKE#
3	GND	RSV	RSV	RSV	RSV
4	GND	RSV	RSV	RSV	RSV
5	GND	PXI TRIG3	PXI TRIG4	PXI TRIG5	GND
6	GND	PXI TRIG2	GND	RSV	PXI STAR
7	GND	PXI TRIG1	PXI TRIG0	RSV	GND
8	GND	RSV	GND	RSV	RSV
9	—	—	—	—	—
10	—	—	—	—	—

Продолжение таблицы 6.11

Контакт	E	F	A	B	ab
	Соединитель XP4/XJ4		Соединитель XP3/XJ3		
1	GA0	GND	RSV	RSV	GND
2	ALERT#	GND	RSV	RSV	GND
3	RSV	GND	SMBDAT	SMBCLK	GND
4	RSV	GND	RSV	PERST#	GND
5	PXI TRIG6	GND	1PETp0	1PETn0	GND
6	PXI CLK10	GND	1PETp2	1PETn2	GND
7	PXI TRIG7	GND	1PETp3	1PETn3	GND
8	PXI LBR6	GND	1PETp5	1PETn5	GND
9	—	—	1PETp6	1PETn6	GND
10	—	—	2PETp0	2PETn0	GND

Продолжение таблицы 6.11

Контакт	C	D	cd	E	F
	Соединитель XP3/XJ3				
1	RSV	RSV	GND	RSV	RSV
2	PWR OK	PS ON#	GND	LINKCAP	PWRBTN#
3	RSVD	RSVD	GND	RSVD	RSVD
4	2RefClk+	2RefClk-	GND	1RefClk+	1RefClk-
5	1PERp0	1PERn0	GND	1PETp1	1PETn1
6	1PERp2	1PERn2	GND	1PERp1	1PERn1
7	1PERp3	1PERn3	GND	1PETp4	1PETn4
8	1PERp5	1PERn5	GND	1PERp4	1PERn4
9	1PERp6	1PERn6	GND	1PETp7	1PETn7
10	2PERp0	2PERn0	GND	1PERp7	1PERn7

Продолжение таблицы 6.11

Контакт	ef	A	B	ab	C
	Соединитель XP3/XJ3	Соединитель XP2/XJ2			
1	GND	2PETp1	2PETn1	GND	2PERp1
2	GND	2PETp3	2PETn3	GND	2PERp3
3	GND	2PETp4	2PETn4	GND	2PERp4
4	GND	2PETp6	2PETn6	GND	2PERp6
5	GND	2PETp7	2PETn7	GND	2PERp7
6	GND	2PETp9	2PETn9	GND	2PERp9
7	GND	2PETp10	2PETn10	GND	2PERp10
8	GND	2PETp12	2PETn12	GND	2PERp12
9	GND	2PETp13	2PETn13	GND	2PERp13
10	GND	2PETp15	2PETn15	GND	2PERp15

Продолжение таблицы 6.11

Контакт	D	cd	E	F	ef
	Соединитель XP2/XJ2				
1	2PERn1	GND	2PETp2	2PETn2	GND
2	2PERn3	GND	2PERp2	2PERn2	GND
3	2PERn4	GND	2PETp5	2PETn5	GND
4	2PERn6	GND	2PERp5	2PERn5	GND
5	2PERn7	GND	2PETp8	2PETn8	GND
6	2PERn9	GND	2PERp8	2PERn8	GND
7	2PERn10	GND	2PETp11	2PETn11	GND
8	2PERn12	GND	2PERp11	2PERn11	GND
9	2PERn13	GND	2PETp14	2PETn14	GND
10	2PERn15	GND	2PERp14	2PERn14	GND

Окончание таблицы 6.11

—	Соединитель XP1/XJ1
G	GND
F	12 В
E	12 В
D	GND
C	5 В
B	3,3 В
A	GND

6.10.3 Гибридный периферийный слот PXI Express

Правило. Гибридные периферийные слоты PXI Express должны использовать назначение контактов, указанное в таблице 6.12.

Таблица 6.12 — Назначение контактов гибридного периферийного слота

Контакт	Z	A	B	C
	Соединитель XP4/XJ4			
1	GND	GA4	GA3	GA2
2	GND	5 В(aux)	GND	SYSEN#
3	GND	12 В	12 В	GND
4	GND	GND	GND	3,3 В
5	GND	PXI TRIG3	PXI TRIG4	PXI TRIG5
6	GND	PXI TRIG2	GND	ATNLED
7	GND	PXI TRIG1	PXI TRIG0	ATNSW#
8	GND	RSV	GND	RSV
9	—	—	—	—
10	—	—	—	—

Продолжение таблицы 6.12

Контакт	D	E	F	A
	Соединитель XP4/XJ4			Соединитель XP3/XJ3
1	GA1	GA0	GND	PXIe CLK100+
2	WAKE#	ALERT#	GND	PRSNT#
3	GND	GND	GND	SIVBDAT
4	3,3 В	3,3 В	GND	MPWRGD
5	GND	PXI TRIG6	GND	1PETp0
6	PXI STAR	PXI CLK10	GND	1PETp2
7	GND	PXI TRIG7	GND	1PETp3
8	PXI LBL6	PXI LBR6	GND	1PETp5
9	—	—	—	1PETp6
10	—	—	—	RSV

Продолжение таблицы 6.12

Контакт	B	ab	C	D
	Соединитель XP3/XJ3			
1	PXIe CLK100-	GND	PXIe SYNC100+	PXIe SYNC100-
2	PWREN#	GND	PXIe DSTARB+	PXIe DSTARB-
3	SMBCLK	GND	RSV	RSV
4	PERST#	GND	RSV	RSV
5	1PETn0	GND	1PERp0	1PERn0
6	1PETn2	GND	1PERp2	1PERn2
7	1PETn3	GND	1PERp3	1PERn3
8	1PETn5	GND	1PERp5	1PERn5
9	1PETn6	GND	1PERp6	1PERn6
10	RSV	GND	RSV	RSV

Продолжение таблицы 6.12

Контакт	cd	E	F	ef
	Соединитель XP3/XJ3			
1	GND	PXIe DSTARC+	PXIe DSTARC-	GND
2	GND	PXIe DSTARA+	PXIe DSTARA-	GND
3	GND	RSV	RSV	GND
4	GND	1RefClk+	1RefClk-	GND
5	GND	1PETp1	1PETn1	GND
6	GND	1PERp1	1PERn1	GND
7	GND	1PETp4	1PETn4	GND
8	GND	1PERp4	1PERn4	GND
9	GND	1PETp7	1PETn7	GND
10	GND	1PERp7	1PERn7	GND

Продолжение таблицы 6.12

Контакт	Z	A	B	C
	Соединитель P1/J1			
25	GND	5 В	REQ64#	ENUM#
24	GND	AD[1]	5 В	V(I/O)
23	GND	3,3 В	AD[4]	AD[3]
22	GND	AD[7]	GND	3,3 В
21	GND	3,3 В	AD[9]	AD[8]
20	GND	AD[12]	GND	V(I/O)
19	GND	3,3 В	AD[15]	AD[14]
18	GND	SERR#	GND	3,3 В
17	GND	3,3 В	IPMB_SCL	IPMB_SDA
16	GND	DEVSEL#	GND	V(I/O)
15	GND	3,3 В	FRAME#	IRDY#
12—14	Область ключа			

Продолжение таблицы 6.12

Контакт	Z	A	B	C
	Соединитель P1/J1			
11	GND	AD[18]	AD[17]	AD[16]
10	GND	AD[21]	GND	3,3 В
9	GND	C/BE[3]#	IDSEL	AD[23]
8	GND	AD[26]	GND	V(I/O)
7	GND	AD[30]	AD[29]	AD[28]
6	GND	REQ#	GND	3,3 В
5	GND	BRSVP1A5	BRSVP1B5	RST#
4	GND	IPMB_PWR	HEALTHY#	V(I/O)
3	GND	INTA#	INTB#	INTC#
2	GND	TCK	5 В	TMS
1	GND	5 В	−12 В	TRST#

Продолжение таблицы 6.12

Контакт	D	E	F
	Соединитель P1/J1		
25	3,3 В	5 В	GND
24	AD[0]	ACK64#	GND
23	5 В	AD[2]	GND
22	AD[6]	AD[5]	GND
21	M66EN	C/BE[0]#	GND
20	AD[11]	AD[10]	GND
19	GND	AD[13]	GND
18	PAR	C/BE[1]#	GND
17	GND	PERR#	GND
16	STOP#	LOCK#	GND
15	BD_SEL#	TRDY#	GND
12—14	Область ключа		

Окончание таблицы 6.12

Контакт	D	E	F
	Соединитель P1/J1		
11	GND	C/BE[2]#	GND
10	AD[20]	AD[19]	GND
9	GND	AD[22]	GND
8	AD[25]	AD[24]	GND
7	GND	AD[27]	GND
6	CLK	AD[31]	GND
5	GND	GNT#	GND
4	INTP	INTS	GND
3	5 В	INTD#	GND
2	TDO	TDI	GND
1	12 В	5 В	GND

6.10.4 Слот PXI-1

Правило. Слоты PXI-1 должны соответствовать назначению контактов, определенному в соответствующих положениях (см. [4]).

6.10.5 Слот системной синхронизации

Правило. Модули системной синхронизации и слоты системной синхронизации должны использовать контакты, указанные в таблице 6.13.

Таблица 6.13 — Контакты слота/модуля синхронизации системы PXI Express

Контакт	Z	A	B	C
	Соединитель XP4/XJ4			
1	GND	GA4	GA3	GA2
2	GND	5 В(aux)	GND	SYSEN#
3	GND	12 В	12 В	GND
4	GND	GND	GND	3,3 В
5	GND	PXI_TRIG3	PXI_TRIG4	PXI_TRIG5
6	GND	PXI_TRIG2	GND	ATNLED
7	GND	PXI_TRIG1	PXI_TRIG0	ATNSW#
8	GND	PXIe_SYNC_CTRL	GND	RSV
9	—	—	—	—
10	—	—	—	—

Продолжение таблицы 6.13

Контакт	D	E	F	A
	Соединитель XP4/XJ4			Соединитель XP3/XJ3
1	GA1	GA0	GND	PXIe_CLK100+
2	WAKE#	ALERT#	GND	PRSNT#*
3	GND	GND	GND	SM BDAT
4	3,3 В	3,3 В	GND	MPWRGD*
5	GND	PXI_TRIG6	GND	1PETp0
6	PXI_CLK10_IN	PXI_CLK10	GND	1PETp2
7	GND	PXI_TRIG7	GND	1PETp3
8	PXI_LBL6	PXI_LBR6	GND	1PETp5
9	—	—	—	1PETp6
10	—	—	—	RSV

Продолжение таблицы 6.13

Контакт	B	ab	C	D
	Соединитель XP3/XJ3			
1	PXIe_CLK100-	GND	PXIe_SYNC100+	PXIe_SYNC100-
2	PWREN#*	GND	PXIe_DSTARB+	PXIe_DSTARB-
3	SM BCLK	GND	RSV	RSV
4	PERST#	GND	RSV	RSV
5	1PETn0	GND	1PERp0	1PERn0
6	1PETn2	GND	1PERp2	1PERn2
7	1PETn3	GND	1PERp3	1PERn3
8	1PETn5	GND	1PERp5	1PERn5
9	1PETn6	GND	1PERp6	1PERn6
10	RSV	GND	RSV	RSV

Продолжение таблицы 6.13

Контакт	cd	E	F	ef
	Соединитель XP3/XJ3			
1	GND	PXIe_DSTARC+	PXIe_DSTARC-	GND
2	GND	PXIe_DSTARA+	PXIe_DSTARA-	GND
3	GND	RSV	RSV	GND
4	GND	1RefClk+	1RefClk-	GND
5	GND	1PETp1	1PETn1	GND
6	GND	1PERp1	1PERn1	GND
7	GND	1PETp4	1PETn4	GND
8	GND	1PERp4	1PERn4	GND
9	GND	1PETp7	1PETn7	GND
10	GND	1PERp7	1PERn7	GND

Продолжение таблицы 6.13

Контакт	A	B	ab	C
	Соединитель TP2/TJ2			
1	PXIe_DSTARC0+	PXIe_DSTARC0-	GND	PXIe_DSTARC8+
2	PXIe_DSTARA0+	PXIe_DSTARA0-	GND	PXIe_DSTARC9+
3	PXIe_DSTARB0+	PXIe_DSTARB0-	GND	PXIe_DSTARC1+
4	PXIe_DSTARB1+	PXIe_DSTARB1-	GND	PXI_STAR0
5	PXIe_DSTARA1+	PXIe_DSTARA1-	GND	PXI_STAR2
6	PXIe_DSTARC2+	PXIe_DSTARC2-	GND	PXI_STAR4
7	PXIe_DSTARB2+	PXIe_DSTARB2-	GND	PXI_STAR6
8	PXIe_DSTARA2+	PXIe_DSTARA2-	GND	PXI_STAR8
9	PXIe_DSTARC3+	PXIe_DSTARC3-	GND	PXI_STAR10
10	PXIe_DSTARB3+	PXIe_DSTARB3-	GND	PXIe_DSTARC16+

Продолжение таблицы 6.13

Контакт	D	cd	E	F
	Соединитель TP2/TJ2			
1	PXIe_DSTARC8-	GND	PXIe_DSTARB8+	PXIe_DSTARB8-
2	PXIe_DSTARC9-	GND	PXIe_DSTARA8+	PXIe_DSTARA8-
3	PXIe_DSTARC1-	GND	PXIe_DSTARA9+	PXIe_DSTARA9-
4	PXI_STAR1	GND	PXIe_DSTARB9+	PXIe_DSTARB9-
5	PXI_STAR3	GND	PXIe_DSTARC10+	PXIe_DSTARC10-
6	PXI_STAR5	GND	PXIe_DSTARA10+	PXIe_DSTARA10-
7	PXI_STAR7	GND	PXIe_DSTARB10+	PXIe_DSTARB10-
8	PXI_STAR9	GND	PXIe_DSTARC11+	PXIe_DSTARC11-
9	PXI_STAR11	GND	PXIe_DSTARA11+	PXIe_DSTARA11-
10	PXIe_DSTARC16-	GND	PXIe_DSTARB11+	PXIe_DSTARB11-

Продолжение таблицы 6.13

Контакт	ef	A	B	ab
	Соединитель TP2/TJ2	Соединитель TP1/TJ1		
1	GND	PXIe_DSTARA3+	PXIe_DSTARA3-	GND
2	GND	PXIe_DSTARC4+	PXIe_DSTARC4-	GND
3	GND	PXIe_DSTARB4+	PXIe_DSTARB4-	GND
4	GND	PXIe_DSTARA4+	PXIe_DSTARA4-	GND
5	GND	PXIe_DSTARC5+	PXIe_DSTARC5-	GND
6	GND	PXIe_DSTARB5+	PXIe_DSTARB5-	GND
7	GND	PXIe_DSTARA5+	PXIe_DSTARA5-	GND
8	GND	PXIe_DSTARC6+	PXIe_DSTARC6-	GND
9	GND	PXIe_DSTARB6+	PXIe_DSTARB6-	GND
10	GND	PXIe_DSTARA6+	PXIe_DSTARA6-	GND

Продолжение таблицы 6.13

Контакт	C	D	cd	E
	Соединитель TP1/TJ1			
1	PXIe_DSTARC7+	PXIe_DSTARC7-	GND	PXIe_DSTARC12+
2	PXI_STAR12	PXI_STAR13	GND	PXIe_DSTARA12+
3	PXIe_DSTARA16+	PXIe_DSTARA16-	GND	PXIe_DSTARB12+
4	PXIe_DSTARB7+	PXIe_DSTARB7-	GND	PXIe_DSTARC13+
5	PXI_STAR14	PXI_STAR15	GND	PXIe_DSTARA13+
6	PXIe_DSTARB16+	PXIe_DSTARB16-	GND	PXIe_DSTARB13+
7	PXIe_DSTARA7+	PXIe_DSTARA7-	GND	PXIe_DSTARC14+
8	PXI_STAR16	RSV	GND	PXIe_DSTARA14+
9	PXIe_DSTARC15+	PXIe_DSTARC15-	GND	PXIe_DSTARB14+
10	PXIe_DSTARB15+	PXe_DSTARB15-	GND	PXIe DSTARA15+

Окончание таблицы 6.13

Контакт	F	ef
	Соединитель TP1/TJ1	
1	PXIe_DSTARC12-	GND
2	PXIe_DSTARA12-	GND
3	PXIe_DSTARB12-	GND
4	PXIe_DSTARC13-	GND
5	PXIe_DSTARA13-	GND
6	PXIe_DSTARB13-	GND
7	PXIe_DSTARC14-	GND
8	PXIe_DSTARA14-	GND
9	PXIe_DSTARB14-	GND
10	PXIe_DSTARA15-	GND

6.10.6 Назначение контактов соединителя XP8/XJ8

В 6.9.1 приведены правила для слотов 6U с поддержкой установки модулей 3U. В данном разделе приведено подробное описание назначения контактов для соединителя XP8 eHM для слотов 6U PXI Express без поддержки установки модулей 3U. В нем также указывается соответствующий дополнительный соединитель, который может быть размещен в позиции XJ8 на периферийных и системных модулях синхронизации 6U PXI Express. Этот дополнительный соединитель eHM предназначен для дополнительного питания.

Правило. Периферийные, гибридные и системные слоты синхронизации 6U PXI Express, а также периферийные и системные модули синхронизации PXI Express 6U должны использовать назначение контактов, как это указано в таблице 6.14.

Таблица 6.14 — Назначение контактов XP8/XJ8

Контакт	Z	A	B	C	D	E	F
	Соединитель XP8/XJ8						
1	GND	RSV	RSV	RSV	RSV	RSV	GND
2	GND	5 В(aux)	GND	RSV	RSV	RSV	GND
3	GND	12 В	12 В	GND	GND	GND	GND
4	GND	GND	GND	3,3 В	3,3 В	3,3 В	GND
5	GND	RSV	RSV	RSV	GND	RSV	GND
6	GND	RSV	GND	RSV	RSV	RSV	GND
7	GND	RSV	RSV	RSV	GND	RSV	GND
8	GND	RSV	GND	RSV	RSV	RSV	GND

Замечание. Назначение контактов XP8 используется только в том случае, если периферийный слот, гибридный слот или слот системной синхронизации PXI Express 6U не поддерживает установку модулей 3U. Слоты 6U PXI Express с поддержкой установки модулей 3U подключают сигналы и следуют назначению контактов для верхних и нижних слотов 3U в соответствии с типом слотов 3U, реализованных в слоте 6U (системный, гибридный, периферийный PXI Express, PXI-1 или слот системной синхронизации).

6.11 Питание

Требования к питанию для шасси и модулей PXI Express включают все требования (см. [1]), а также дополнительные правила, устанавливающие минимальные требования к питанию, обеспечиваемому шасси. Эти дополнительные правила улучшают взаимодействие между модулями и шасси. Все указанные минимальные характеристики тока и мощности относятся к шасси. Все указанные характеристики максимального тока и мощности относятся к модулям.

6.11.1 Требования к питанию от CompactPCI Express

Правило. Шасси и модули PXI Express должны соответствовать всем правилам, касающимся питания (см. [1]). Эти правила включают, но не ограничиваются следующим:

- напряжения шин питания;
- стабилизация напряжений питаний;
- пульсация и шум;
- развязка питания кросс-платы;
- синхронизация шины питания;
- сигналы подачи питания к системному модулю и от него и соответствующие им требования к очередности выдачи сигналов.

6.11.2 Требования к шасси

Минимальные требования к источнику питания указаны для того, чтобы разработчики модулей смогли проектировать модули, зная, что они будут работать в любом шасси PXI Express независимо от количества слотов или форм-фактора.

6.11.2.1 Минимальный требуемый постоянный ток шасси

Правило. Источник питания в шасси PXI Express должен обеспечивать требуемое количество постоянного тока и общей мощности на слот, как это указано в таблице 6.15.

Таблица 6.15 — Минимальный постоянный ток шасси PXI Express

	5 В	3,3 В	+12 В	−12 В	5 В(aux)	Суммарная мощность	Примечания
Слот системного контроллера с двумя или более слотами расширения	9 А	9 А	11 А	—	1 А	140 Вт	1, 2
Слот системного контроллера с одним слотом расширения	2 А	6 А	4 А	—	1 А	60 Вт	1
Слот системного контроллера без слотов расширения	1 А	3 А	2 А	—	1 А	30 Вт	1
Периферийный слот PXI Express/системная синхронизация Слот	—	3 А	2 А	—	0 А	30 Вт	1, 3
Гибридный слот	2 А	3 А	2 А	0,25 А	0 А	30 Вт	1, 3, 4
Периферийный слот PXI-1	2 А	2 А	0,5 А	0,25 А	—	25,6 Вт	1

Примечания

1 Шасси PXI Express должно обеспечивать, по меньшей мере, минимальные токи на каждой из шин. Шасси PXI Express должно обеспечивать минимальную общую мощность, указанную в колонке «Суммарная мощность», для каждого слота. Эта суммарная (общая) мощность может быть распределена произвольно по всем доступным шинам для слота, оставаясь при этом ниже заданных минимальных токов, требуемых для каждой шины.

2 От шасси PXI Express требуется обеспечение суммарной мощности не менее 61,5 Вт по шинам 3,3 В и 5 В для слота системного контроллера с двумя или более слотами расширения.

3 Для всех периферийных модулей PXI Express должно быть доступно 0,5 А питания 5 В(aux).

4 Гибридный слот должен обеспечивать длительный ток, необходимый для периферийного модуля PXI Express или периферийного модуля PXI-1 (не для обоих одновременно).

Замечание. Минимальный ток для каждой шины напряжения, обеспечиваемый источником питания в шасси PXI Express с X периферийными слотами PXI Express, Y гибридными слотами и Z периферийными слотами PXI-1, может быть определен по следующим формулам:

+12 В: 11 А + (X + Y) · 2 А + Z · 0,5 А;

3,3 В: 9 А + (X + Y) · 3 А + Z · 2 А;

5 В: 9 А + (Y + Z) · 2 А;

−12 В: (Y + Z) · 0,25 А;

5 В(aux): 1,5 А, если (X + Y) > 0; иначе 1 А.

Для шасси с восьмью слотами с одним слотом системной синхронизации PXI Express, двумя гибридными слотами и четырьмя слотами PXI-1 минимальный ток для каждой шины напряжения для всего шасси определяется следующим образом:

+12 В: 11 А + (1 + 2) · 2 А + 4 · 0,5 А = 11 А + 6 А + 2 А = 19 А;

3,3 В: 9 А + (1 + 2) · 3 А + 4 · 2 А = 9 А + 9 А + 8 А = 26 А;

5 В: 9 А + (2 + 4) · 2 А = 9 А + 12 А = 21 А;

−12 В: (2 + 4) · 0,25 А = 1,5 А;

5 В(aux): 1,5 А.

Для шасси с 14 слотами с одним слотом системной синхронизации PXI Express, двумя периферийными слотами PXI Express, шестью гибридными слотами и четырьмя слотами PXI-1 минимальный ток для каждой шины напряжения для всего шасси определяется следующим образом:

+12 В: 11 А + (3 + 6) · 2 А + 4 · 0,5 А = 11 А + 18 А + 2 А = 31 А;

3,3 В: 9 А + (3 + 6) · 3 А + 4 · 2 А = 9 А + 27 А + 8 А = 44 А;

5 В: 9 А + (6 + 4) · 2 А = 9 А + 20 А = 29 А;

−12 В: (6 + 4) · 0,25 А = 2,5 А;

5 В(aux): 1,5 А.

Замечание. Минимальная мощность, обеспечиваемая источником питания в шасси PXI Express с X периферийными слотами PXI Express, Y гибридными слотами и Z слотами PXI-1, может быть определена по следующей формуле

$$140\ \text{Вт} + (X + Y) \cdot 30\ \text{Вт} + Z \cdot 25{,}6\ \text{Вт}$$

Разрешение. Шасси PXI Express может обеспечить дополнительный ток сверх требуемого в таблице 6.15.

Замечание. Каждое поколение процессоров требует большей мощности, чем предыдущее. Обеспечение достаточного питания и охлаждения системного слота шасси может расширить область применения продукта в будущем.

Правило. Шасси PXI Express должно иметь документально подтвержденную и доступную для конечных пользователей возможность выдачи постоянного тока на каждую шину питания.

Правило. Кросс-плата шасси PXI Express и соединители должны быть способными передавать величину тока, указанную в таблице 6.16, в каждый слот одновременно на всех шинах питания.

Правило. Кросс-плата и соединители должны быть способными принимать такое количество обратного тока, которое они способны выдавать.

Таблица 6.16 — Постоянный ток кросс-платы PXI Express

	5 В	V(I/O)	3,3 В	+12 В	−12 В	5 В(aux)	Примечания
Слот системного контроллера PXI Express	15 А	0 А	15 А	30 А	0 А	1 А	1
Периферийный слот PXI Express 3U	0 А	0 А	9 А	6 А	0 А	1 А	2
Периферийный слот PXI Express 6U	0 А	0 А	18 А	6 А	0 А	2 А	2
Гибридный слот 3U	6 А	5 А	9 А	6 А	1 А	1 А	2
Гибридный слот 6U	6 А	5 А	18 А	6 А	1 А	2 А	2
Периферийный слот PXI-1	6 А	11 А	6 А	1 А	1 А	0 А	2

Примечания

1 Максимальный суммарный ток от 12 В, 3,3 В и 5 В в слоте системного контроллера PXI Express составляет 45 А.

2 Длительный ток для периферийных и гибридных слотов превышает значение, разрешенное положениями [1]. Это обусловлено обширными исследованиями, доказывающими, что вполне возможно поддерживать 3 А/контакт на шинах 3,3 В и 12 В соединителя eHM в шасси PXI Express. Поставщики модулей и шасси по-прежнему должны позаботиться о возможности поддержки такого тока, при этом обеспечивая значительный запас по температуре контактов соединителя 125 °С. Это подразумевает удаление источников тепла от соединителей eHM и тестирование контактов на нагрев.

6.11.2.2 Технические характеристики блока питания шасси малой мощности

Шасси, предназначенное для портативного применения или имеющее вход питания от источника постоянного тока, может быть ограничено величиной заряда аккумуляторной батареи и временем работы. Это может сделать выполнение требований к минимальной мощности, перечисленных в таблице 6.15, нецелесообразным, но требования к минимальной мощности для этого класса шасси все равно важны для совместимости с модулями. Минимальные требования к питанию для шасси с низким энергопотреблением установлены таким образом, чтобы в шасси мог работать как минимум один системный модуль PXI Express, не требующий слотов расширения, и два периферийных модуля PXI Express, независимо от размера шасси 3U/6U или количества доступных слотов.

Разрешение. Шасси PXI Express с низким энергопотреблением может обеспечивать меньшую мощность, чем требуется в таблице 6.15.

Правило. Шасси PXI Express малой мощности с мощностью меньшей, чем требуется в таблице 6.15, должно обеспечивать минимальный выходной ток, необходимый для системного модуля PXI Express, для которого не требуются слоты расширения, и любых двух периферийных слотов (PXI Express, гибридных или PXI-1), которые находятся в шасси.

Правило. Шасси PXI Express с меньшей мощностью, чем требуется в таблице 6.15 и отвечающие требованиям к питанию для шасси PXI Express с низким энергопотреблением, должны содержать отчетливо видимый текст «LOW POWER» (малая мощность) с высотой символов не менее 4 мм на перед-

ней части шасси, как показано на рисунке 6.12. Изображение логотипа может быть получено у альянса PXI Systems.



Рисунок 6.12 — Обязательная маркировка шасси с низким энергопотреблением (малой мощности)

6.11.3 Требования к модулю

Целью данного раздела является предоставление правил и рекомендаций по взаимодействию между системным контроллером PXI Express и периферийными модулями.

6.11.3.1 Максимальный постоянный ток, потребляемый модулем

Разрешение. Системный контроллер PXI Express или периферийный модуль могут потреблять больше постоянного тока, чем требуется от шасси в таблице 6.15.

Правило. Системный контроллер PXI Express или периферийное устройство не должны непрерывно потреблять больше постоянного тока от шин питания слота, чем указано в таблице 6.16.

Правило. Для системного контроллера PXI Express или периферийного модуля необходимо для конечного пользователя указать требования к максимальному значению непрерывно потребляемого постоянного тока.

6.12 Заземление шасси

Заземление шасси необходимо выполнять в соответствии с положениями [4].

7 Нормативные требования

Следующие стандарты обеспечивают единство рабочих характеристик и международную взаимозаменяемость систем и модулей PXI. Вся информация о соответствии нормативным требованиям должна быть четко задокументирована для пользователя. Должны применяться выпущенные впоследствии стандарты или поправки к этим стандартам.

7.1 Требования к электромагнитной совместимости (ЭМС)

Правило. Испытания должны выполняться для всех модулей и шасси PXI Express либо изготовителем, либо аккредитованной лабораторией в соответствии с ГОСТ Р МЭК 61326-1 с документальным подтверждением соответствия.

7.2 Требования по электробезопасности

Правило. Испытания на безопасность должны выполняться для всех модулей и шасси PXI Express либо изготовителем, либо аккредитованной лабораторией в соответствии с ГОСТ IEC 61010-1 с документальным подтверждением соответствия. Устройства безопасного сверхнизкого напряжения не требуют официальных испытаний.

7.3 Дополнительные требования к шасси

Правило. Шасси PXI Express должно соответствовать требованиям по электробезопасности. Заявления производителя о соблюдении требований безопасности недостаточны без соответствующего подтверждающего сертификата.

Правило. Производители шасси PXI Express или аккредитованная лаборатория должны проводить испытания соответствия ЭМС для общедоступного контроллера. Для таких испытаний достаточно обычной скорости процессора. Полная система контроллера, включая жесткий диск, дисководы и периферийные порты, поставляемые вместе с контроллером, испытываются с типовыми периферийными устройствами. Заполнение оставшихся слотов, если таковые имеются, не требуется.

8 Соответствие требованиям программного обеспечения PXI Express

Правило. Модули, шасси и системы PXI Express должны соответствовать правилам, определенным в положениях [3].

Библиография

[1] Спецификация CompactPCI Express EXP.0 (PICMG EXP.0 R2.0P CompactPCI Express Specification. March 22, 2013)

[2] PXI-1: Спецификация на аппаратное обеспечение PXI (PXI-1: PXI Hardware Specification. Revision 2.3. May 31, 2018)

[3] PXI-6: Спецификация на программное обеспечение PXI Express (PXI-6: PXI Express Software Specification. Revision 1.4. March 20, 2020)

[4] Спецификация на программное обеспечение PXI Express (PXI Express Software Specification. Revision 1.4. March 20, 2020)

[5] Практика инженерных чертежей Y14.100 (ANSI Y14.100-2017 Engineering Drawing Practices)

[6] Спецификация CompactPCI PICMG 2.0 (PICMG 2.0 R3.0P CompactPCI Specification. October 1, 1999)

[7] IEC 60068-1 Экологические испытания. Международная электротехническая комиссия (IEC 60068-1, Environmental testing, International Electrotechnical Commission)

[8] TIA/EIA-644 Стандарт LVDS (TIA/EIA-644 LVDS Standart. February 1, 2001)

[9] Спецификация системной шины управления SMBus (System Management Bus (SMBus) Specification, Version 2.0. August 3, 2000)

УДК 531.7:006.354 ОКС 35.200

Ключевые слова: архитектура, архитектура базовая, базовая архитектура PXIe, контрольно-измерительная аппаратура, построение систем контрольно-измерительной аппаратуры, технические требования

Редактор *Е.Ю. Митрофанова*
Технический редактор *И.Е. Черепкова*
Корректор *И.А. Королева*
Компьютерная верстка *И.Ю. Литовкиной*

Сдано в набор 12.03.2024. Подписано в печать 18.03.2024. Формат 60×84⅛. Гарнитура Ариал.
Усл. печ. л. 9,30. Уч-изд. л. 7,91.

Подготовлено на основе электронной версии, предоставленной разработчиком стандарта

Создано в единичном исполнении в ФГБУ «Институт стандартизации»
для комплектования Федерального информационного фонда стандартов,
117418 Москва, Нахимовский пр-т, д. 31, к. 2.

gost.e-ecolog.ru gost.e-ecolog.ru

gost.e-ecolog.ru