УДК 681.3 : 003.62 : 006.354 Группа Т52

ГОСУДАРСТВЕННЫЙ СТАНДАРТ СОЮЗА ССР

Единая система конструкторской документации

ОБОЗНАЧЕНИЯ УСЛОВНЫЕ ГРАФИЧЕСКИЕ В СХЕМАХ. ДВОИЧНЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

Unified system for design documentation.
Graphical symbols in diagrams. Binary logical elements

ГОСТ 2.743—72

Взамен ГОСТ 2.743—68

Постановлением Государственного комитета стандартов Совета Министров СССР от 12 мая 1972 г. № 963 срок введения установлен

с 01.01. 1973 г.

Несоблюдение стандарта преследуется по закону

Настоящий стандарт распространяется на схемы, выполняемые вручную или автоматическим способом во всех отраслях промышленности для изделий, построенных на основе двоичных логических элементов.

Стандарт устанавливает общие принципы построения условных графических обозначений, а также условные графические обозначения двоичных логических элементов, наиболее распространенных в цифровой вычислительной технике и дискретной автоматике.

1. ОБЩИЕ ТРЕБОВАНИЯ

1.1. Двоичный логический элемент * — элемент, устройство или функциональная группа, реализующие функцию или систему функций двоичной алгебры логики, например: логический элемент И, триггер, цифровой элемент задержки, дешифратор, сумматор и т. д.

Примечание. К двоичным логическим элементам условно относятся также элементы, не выполняющие логических функций, но применяемые в логических цепях из схемотехнических соображений, например: усилители, генераторы, формирователи и т. д.

1.2. Условное графическое обозначение двоичного логического элемента имеет форму прямоугольника, который может содержать три поля: основное и два дополнительных.

* В настоящем стандарте наряду с выражением «двоичный логический элемент» для упрощения применяется выражение «логический элемент» или просто «элемент».

Издание официальное ★ Перепечатка воспрещена

Переиздание. Июль 1979 г.

gost.e-ecolog.ru

В основном поле помещают информацию о функции, выполняемой логическим элементом — символ функции.

В дополнительных полях помещают условные обозначения входов и выходов, называемые метками.

Допускается в основном поле помещать дополнительные данные по ГОСТ 2.708—72.

1.3. Надписи внутри условных графических обозначений выполняют основным шрифтом по ГОСТ 2.304—68.

При выполнении схем автоматическим способом применяют шрифты, имеющиеся в выводных устройствах ЭВМ.

1.4. Входы логического элемента изображают с левой стороны, выходы — с правой стороны прямоугольника.

Не допускается:

а) проставлять у входов и выходов условного графического обозначения стрелки, указывающие направление потоков информации;

б) поворачивать условное графическое обозначение;

в) проводить входные и выходные линии на уровне горизонтальных сторон прямоугольника;

г) изображать выводы на горизонтальных сторонах прямоугольника.

1.5. Размеры условного графического обозначения определяются:

а) по высоте:

— количеством входных или выходных линий;

— количеством интервалов между группами входных или выходных линий;

— количеством строк информации в основном поле;

— размером шрифта;

б) по ширине:

— наличием дополнительных полей;

— необходимым количеством знаков, помещаемых в одной строке (с учетом необходимых пробелов);

— размером шрифта.

1.6. Все размеры условного графического обозначения по высоте должны быть кратны постоянной величине C. При этом расстояние между горизонтальной стороной прямоугольника и ближайшей входной (выходной) линией, а также между соседними входными (выходными) линиями должно быть не менее величины C.

При разделении групп входных (выходных) линий интервалом его величина должна быть не менее $2C$.

В зависимости от способа выполнения схемы принимают следующие значения величины C:

а) при выполнении вручную — не менее 5 мм;

б) при выполнении автоматическим способом — не менее 4 мм.

1.7. Если в основном поле помещают только символ функции, состоящий не более чем из трех знаков, то размеры основного поля должны быть в миллиметрах:

минимальная высота . . . . . от 10 до 12
ширина . . . . . от 8 до 12.

Если в основном поле помещают дополнительные данные с количеством знаков в строке не более пяти, то размеры основного поля должны быть в миллиметрах:

минимальная высота . . . . . от 20 до 25
ширина . . . . . от 12 до 17.

При необходимости поместить в условном графическом обозначении большее количество информации размеры основного поля допускается соответственно увеличивать.

1.8. Ширина дополнительного поля при записи меток, состоящих из одного знака, должна быть не менее 5 мм.

При записи меток, состоящих более чем из одного знака, ширина дополнительного поля должна быть соответственно увеличена.

1.9. Максимальный размер (диаметр) индикатора входа (выхода) не должен превышать 3 мм.

1.10. При выполнении условных графических обозначений автоматическим способом допускается:

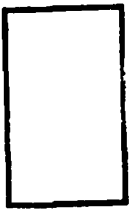
а) сплошные линии заменять штриховыми (прерывистыми);

б) штриховые линии заменять пунктирными (состоящими из точек);

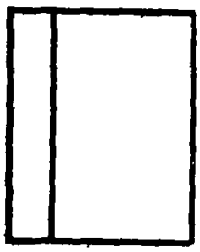
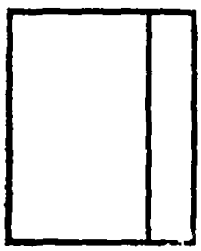
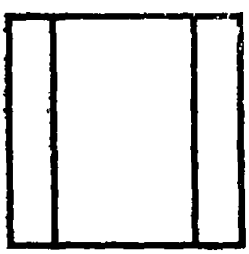
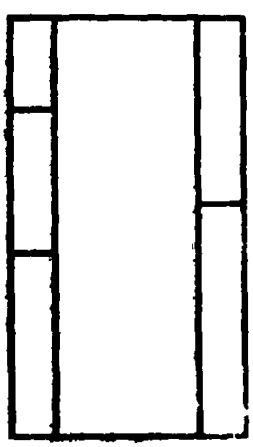
в) горизонтальные стороны прямоугольников выполнять двойными линиями.

1.11. Начертания условных графических обозначений должны соответствовать приведенным в табл. 1.

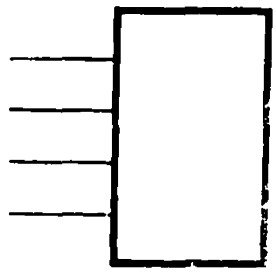
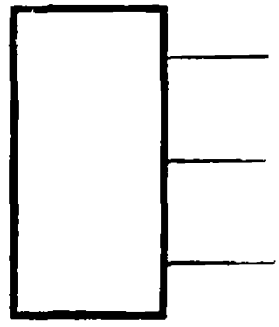
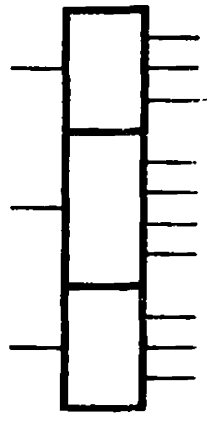
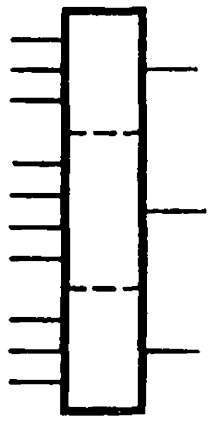
Таблица 1

Наименование	Обозначение
1. Основное поле	

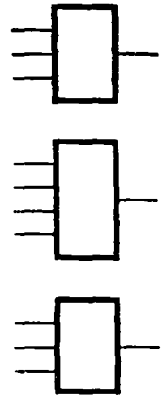
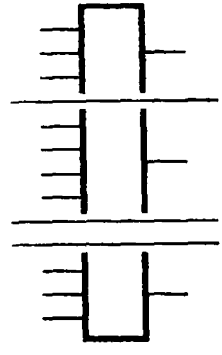
Продолжение табл. 1

Наименование	Обозначение
2. Основное поле с левым дополнительным полем	
3. Основное поле с правым дополнительным полем	
4. Основное поле с левым и правым дополнительными полями	
5. Основное поле с дополнительными полями, разделенными на зоны	

Продолжение табл. 1

Наименование	Обозначение
6. Входы логического элемента	
7. Выходы логического элемента	
8. Изображение нескольких условных графических обозначений в одной колонке:	
а) совмещенное изображение функционально не связанных элементов	
б) совмещенное изображение функционально связанных элементов	

Продолжение табл. 1

Наименование	Обозначение
в) разнесенное изображение	
г) использование линий связи для графического разделения нескольких условных графических обозначений, изображенных в одной колонке. Примечание. Величина зазора между концом контурной линии и линией связи должна быть не менее 1 мм	

2. ОБОЗНАЧЕНИЕ ФУНКЦИЙ

2.1. Функцию или систему функций, выполняемую логическим элементом, обозначают при помощи символа функции.

При построении символов функций, не установленных в настоящем стандарте, следует руководствоваться следующими правилами:

а) символ функции должен условно отражать основное функциональное назначение (функцию) логического элемента;

б) в качестве символа функции используют знак (букву, цифру или специальный знак) или последовательность знаков, записанных без пробелов;

в) количество знаков в символе функции не ограничивается;

г) при построении символа функции не допускается применять;

— строчные буквы;

— римские цифры;

— буквы, не входящие в русский и латинский алфавиты (например, греческие или готические);

д) применение букв латинского алфавита является предпочтительным;

е) не допускается включать в символ функции или записывать в одной строке с ним технические характеристики, эксплуатационные и прочие данные.

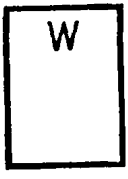
2.2. Символ функции помещают внутри основного поля в верхней его части (черт. 1).

2.3. Если в основном поле записывают дополнительные данные, то их следует располагать ниже символа функции (черт. 2*а*).

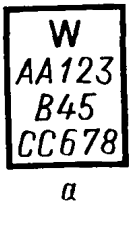
При этом допускается:

а) символ функции отделять от дополнительных данных интервалом (черт. 2*б*);

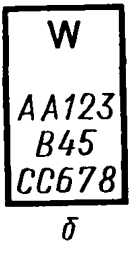
б) символ функции записывать шрифтом большего размера (черт. 2*в*).



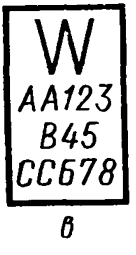
Черт. 1



а



б



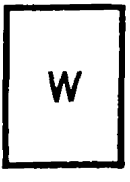
в

Черт. 2

2.4. Если в основном поле не записывают дополнительные данные, то допускается:

а) помещать символ функции в центре основного поля (черт. 3*а*);

б) увеличивать размеры знаков символа функции (черт. 3*б*).



а



б

Черт. 3

2.5. Символы функций для обозначения основных логических операций (функций) приведены в табл. 2.

Таблица 2

Наименование	Обозначение
1. ИЛИ	1
2. И Примечание. Если при выполнении схем автоматическим способом получение знака & невозможно, допускается заменять его знаком И	& &
3. Сложение по модулю 2	M2
4. Эквивалентность	=
5. Исключающее ИЛИ («1 и только 1»)	=1
6. «*n* и только *n*»	=*n*
Примечание. *n* — натуральное число, больше единицы, например	=2
7. Логический порог	⩾*n*
Примечания: 1. *n* — натуральное число, больше единицы, например 2. Допускается вместо знака ⩾ использовать знак $\geq$	⩾2
8. Мажоритарность	⩾M
9. Дешифратор	DC
10. Шифратор	CD
11. Сравнение	= =
12. Полусумматор	HS
13. Сумматор	SM
14. Монтажное И	& ◇
15. Монтажное ИЛИ	1 ◇
Примечание к пп. 14 и 15. Если при выполнении схем автоматическим способом получение знака ◇ невозможно, допускается заменять его знаком # или точкой	
16. Кодовый преобразователь.	X/Y
Допускается использовать символы, в которых знаки X и Y заменены произвольными знаками и (или) сочетаниями знаков	

Продолжение табл. 2

Наименование	Обозначение
17. Триггер	T
18. Триггер двухступенчатый	TT
19. Регистр	RG
20. Регистр со сдвигом в сторону младших разрядов.	RG→
Примечание. Если при выполнении схем автоматическим способом получение знака → невозможно, допускается заменять его знаком >	
21. Регистр со сдвигом в сторону старших разрядов	
Примечание. Если при выполнении схем автоматическим способом получение знака ← невозможно, допускается заменять его знаком <	RG←
22. Регистр с реверсивным сдвигом.	
Примечание. Если при выполнении схем автоматическим способом получение знака ←→ невозможно, допускается применять символ RG < >	RG←→
23. Счетчик	CT
Примечание. При необходимости указать основание системы счисления допускается использовать следующие обозначения:	
а) двоичный счетчик	CT2
б) десятичный счетчик	CT10
24. Задержка	⊢⊣
Примечание. Если при выполнении схем автоматическим способом получение знака ⊢⊣ невозможно, допускается заменять его знаком H	
25. Генератор	G
26. Одновибратор	S

Продолжение табл. 2

Наименование	Обозначение
27. Пороговый элемент (триггер Шмитта) Примечание. Если при выполнении схем автоматическим способом получение знака  невозможно, допускается применять символ ST	
28. Усилитель	
29. Усилитель с повышенной нагрузочной способностью (усилитель мощности) Примечание к пп. 28 и 29: 1. Если при выполнении схем автоматическим способом получение знака  невозможно, допускается заменять его знаком >	
2. Если необходимо подчеркнуть, что логический элемент обладает повышенной нагрузочной способностью, к его символу функции допускается добавлять знак , например	
30. Формирователь сигнала	F

3. ОБОЗНАЧЕНИЯ НА ВХОДАХ И ВЫХОДАХ

3.1. Логические индикаторы

3.1.1. Каждому из двух состояний двоичного сигнала, действующего на входе (выходе) логического элемента, должно быть однозначно поставлено в соответствие одно из двух логических значений: «единица» или «нуль» (при этом соответствующие состояния сигнала называют «единичным» и «нулевым»).

3.1.2. Входы и выходы логического элемента в зависимости от состояния сигнала, при котором элемент воспринимает или вырабатывает определенное значение двоичной переменной, подразделяют на прямые и инверсные.

На прямом входе (выходе) двоичная переменная имеет значение 1, когда сигнал на этом входе (выходе) находится в состоянии, принятом за «единичное».

На инверсном входе (выходе) двоичная переменная имеет значение 1, когда сигнал на этом входе (выходе) находится в состоянии, принятом за «нулевое».

Примечание. Инверсный вход или выход эквивалентен действию операции «логическое отрицание» (инверсия) во всех случаях, кроме парафазного представления входных переменных (п. 3.3.1*в*).

3.1.3. Входы (выходы) логического элемента в зависимости от способа обработки двоичного сигнала подразделяют на статические и динамические.

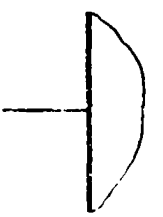
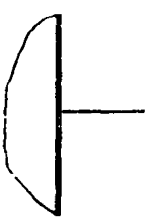
Значение двоичной переменной на статическом входе (выходе) воспринимается (вырабатывается) все время, пока сигнал на этом входе (выходе) находится в одном определенном состоянии.

Значение двоичной переменной на динамическом входе (выходе) воспринимается (вырабатывается) только в те промежутки времени, когда состояние сигнала на этом входе (выходе) изменяется определенным образом.

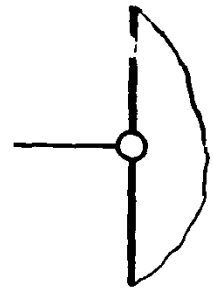
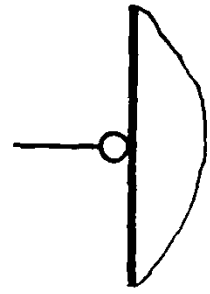
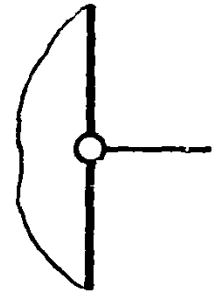
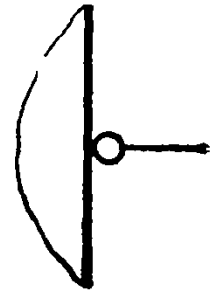
Примечание. Динамический вход или выход эквивалентен действию дифференцирующей цепи.

3.1.4. Свойства входов и выходов логических элементов в соответствии с пп. 3.1.2 и 3.1.3 обозначают при помощи логических индикаторов, указанных в табл. 3.

Таблица 3

Наименование	Обозначение
1. *Прямой статический вход*	
2. *Прямой статический выход* Примечание к пп. 1 и 2. Переменная имеет значение 1 все время, пока сигнал находится в «единичном» состоянии и значение 0 все время, пока сигнал находится в «нулевом» состоянии	

Продолжение табл. 3

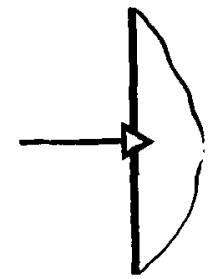
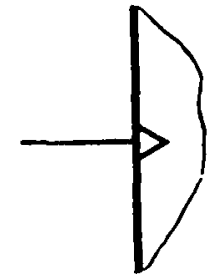
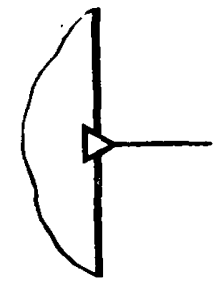
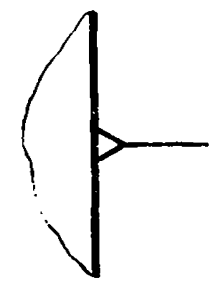
Наименование	Обозначение
3. Инверсный статический вход	 *или* 
4. Инверсный статический выход	 *или* 

Примечание к пп. 3 и 4;

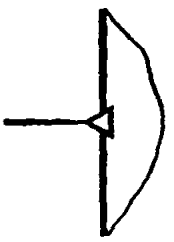
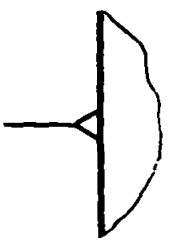
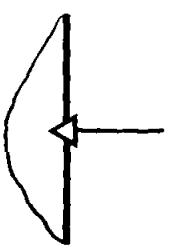
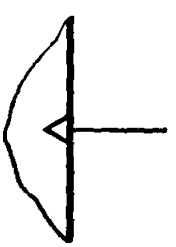
1. Переменная имеет значение 1 все время, пока сигнал находится в «нулевом» состоянии и значение 0 все время, пока сигнал находится в «единичном» состоянии.

2. Если при выполнении схем автоматическим способом получение окружности невозможно, допускается заменять ее знаком) или буквой О

Продолжение табл. 3

Наименование	Обозначение
5. Прямой динамический вход	 *или* 
6. Прямой динамический выход	 *или* 
Примечания к пп. 5 и 6: 1. Переменная имеет значение 1 в момент перехода сигнала из состояния «нуль» в состояние «единица» и значение 0 в остальные промежутки времени. 2. Если при выполнении схем автоматическим способом получение знака ▷ невозможно, допускается заменять его знаком >	

Продолжение табл. 3

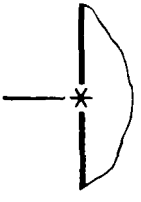
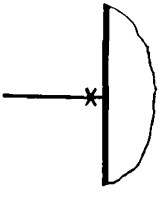
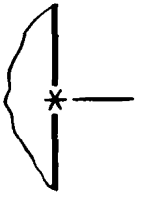
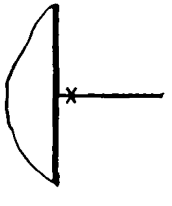
Наименование	Обозначение
7. Инверсный динамический вход	 *или* 
8. Инверсный динамический выход	 *или* 
Примечания к пп. 7 и 8: 1. Переменная имеет значение 1 в моменты перехода сигнала из состояния «единица» в состояние «нуль» и значение 0 в остальные промежутки времени. 2. Если при выполнении схем автоматическим способом получение знака $\triangleleft$ невозможно, допускается заменять его знаком $<$	

3.2. Выводы, не несущие логической информации.

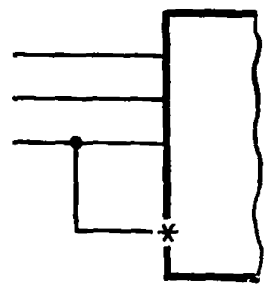
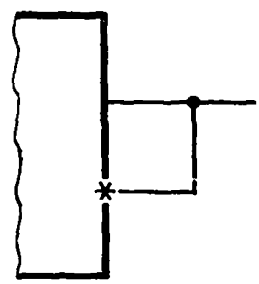
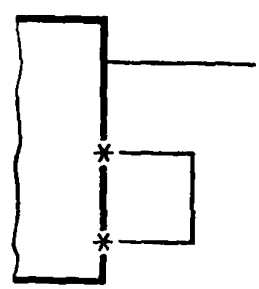
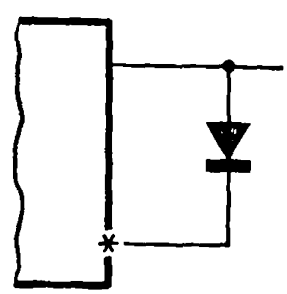
3.2.1. Выводы логических элементов, не несущие логической информации, допускается изображать на левой и (или) на правой стороне условного графического обозначения логического элемента.

3.2.2. Обозначения выводов, не несущих логической информации, и примеры их использования приведены в табл. 4.

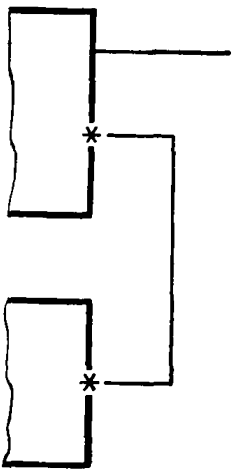
Таблица 4

Наименование	Обозначение
1. Вывод, не несущий логической информации, изображенный слева	 *или* 
2. Вывод, не несущий логической информации, изображенный справа	 *или* 

Продолжение табл. 4

Наименование	Обозначение
3. Подключение входа логического элемента к внутренней нагрузке	
4. Подключение выхода логического элемента к внутренней нагрузке	
5. Перемычка между выводами логического элемента	
6. Включение электрорадиоэлемента в выходную цепь логического элемента	

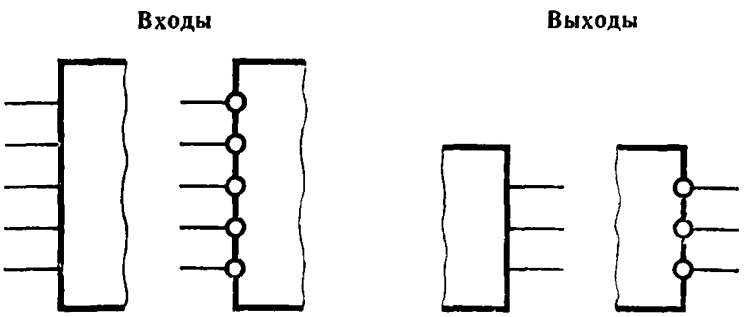
Продолжение табл. 4

Наименование	Обозначение
7. Электрическая связь между логическими элементами, не несущая логической информации	

3.3. Изображение групп входов и выходов

3.3.1. Условное графическое обозначение логического элемента выполняют без левого и (или) без правого дополнительных полей, когда:

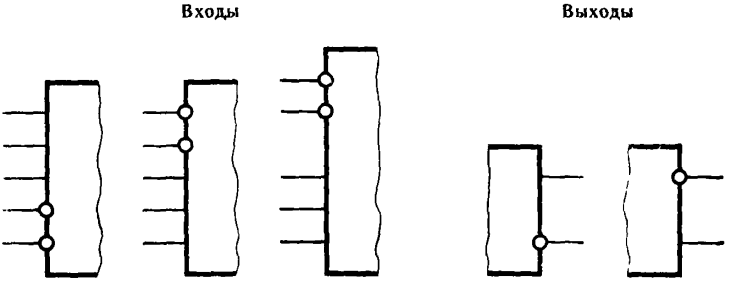
а) все входы (выходы) логически равноценны, т. е. взаимозаменяемы без изменения функции элемента; при этом расстояния между соседними линиями входов (выходов) должны быть одинаковыми (черт. 4).



Черт. 4

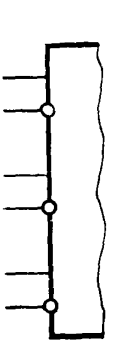
Примечание. Логическая функция элемента, все входы которого равноценны, называется симметричной.

б) имеются две группы входов (выходов) — группа равноценных прямых и группа равноценных инверсных входов (выходов); при этом допускается изображать группы в любом порядке и разделять их интервалом (черт. 5).

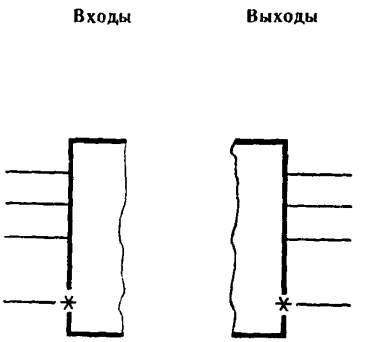


Черт. 5

в) все входные переменные логически равноценны, но каждой переменной соответствуют два входа, называемые парафазным входом, один из которых воспринимает переменную в прямом значении, другой — ту же переменную в противоположном (инверсном) значении; при этом пары входов для каждой переменной должны быть разделены интервалами (черт. 6).



Черт. 6



Черт. 7

Допускается не строить дополнительное поле в случаях, когда, кроме равноценных входов (выходов), изображают вывод, не несущий логической информации. При этом линия вывода, не несу-

щего логической информации, должна быть отделена интервалом от входных (выходных) линий (черт. 7).

Примечание. Во всех перечисленных случаях логически равноценные входы (выходы) должны иметь одинаковые технические характеристики.

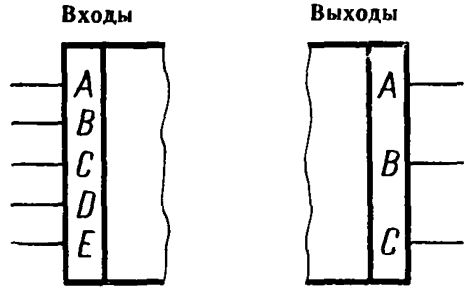
3.3.2. Условное графическое обозначение логического элемента выполняют с левым и (или) правым дополнительными полями во всех случаях, когда условия, изложенные в п. 3.3.1, не выполняются.

3.3.3. Если все входы (выходы) логически неравноценны, то в дополнительном поле напротив линии каждого входа (выхода) должна быть указана метка (черт. 8).

3.3.4. Метка должна условно обозначать функциональное свойство или назначение соответствующего входа (выхода).

Метка может состоять из одного или нескольких знаков букв, цифр или специальных знаков, например: A, A2, РК, 12, & и т. п.

У всех неравноценных входов (выходов) должны быть указаны различные метки.

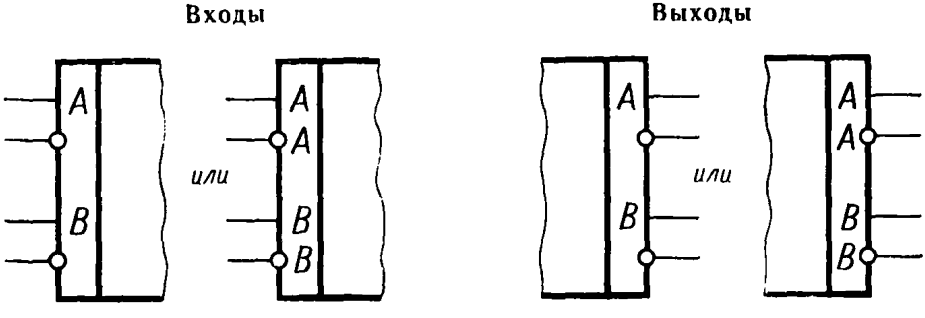


Черт. 8

В качестве меток выходов допускается применять символы функций согласно табл. 2.

3.3.5. При изображении сложных элементов, когда при помощи меток трудно показать функциональное назначение каждого входа (выхода), допускается помечать входы (выходы) последовательными числами или буквами в алфавитном порядке.

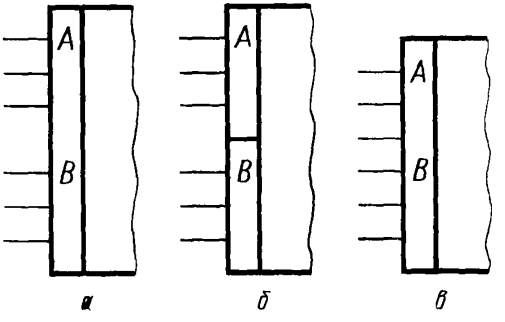
3.3.6. Если входные (выходные) переменные представлены парафазно (п. 3.3.1*в*) и логически неравноценны, то в каждой паре метку указывают у прямого входа (выхода) или повторяют дважды (черт. 9).



Черт. 9

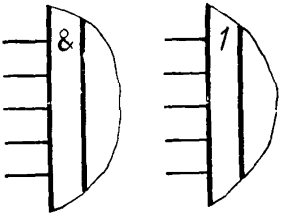
3.3.7. Если элемент имеет несколько групп равноценных входов, то метки указывают по отношению к группам (групповые метки). Групповую метку располагают напротив линии первого входа в каждой группе. Графически группы входов должны быть разделены интервалами (черт. 10*а*) или зонами (черт. 10*б*).

Допускается графически не разделять группы (черт. 10*в*).

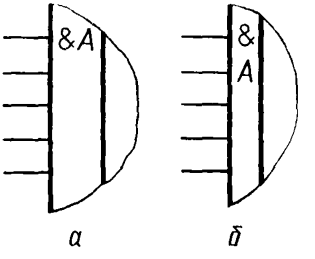


Черт. 10

3.3.8. Групповая метка должна условно обозначать симметричную операцию (функцию), выполняемую элементом над входными переменными данной группы, и (или) функциональное назначение всей группы входов по отношению к элементу.



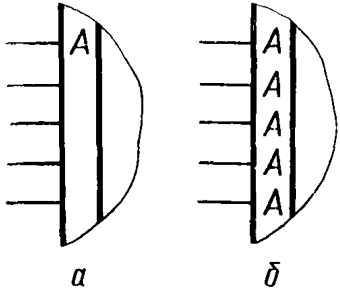
Черт. 11



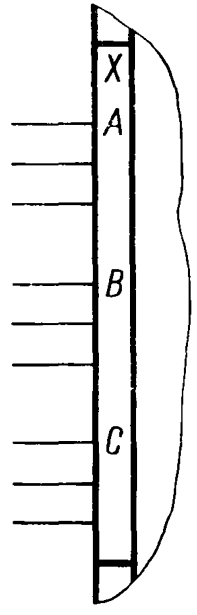
Черт. 12

Для обозначения симметричной операции, выполняемой над группой входов, допускается в качестве групповой метки применять символы функций согласно табл. 2 (черт. 11).

3.3.9. Если необходимо показать связь группы входов по И и одновременно функциональное назначение всей группы, применяют составные метки вида & А, где А — метка, показывающая функциональное назначение группы входов. Допускается метку функционального назначения помещать под меткой & напротив второй входной линии (черт. 12*б*).



Черт. 13



Черт. 14

3.3.10. Если необходимо показать связь группы входов по ИЛИ и одновременно функциональное назначение всей группы, то метку функционального назначения указывают один раз (черт. 13*а*) или повторяют ее у каждого входа группы (черт. 13*б*).

3.3.11. Если необходимо показать метку, общую для нескольких групп входов (например, для обозначения симметричной операции, выполняемой над группами входов), то такие группы изображают в одной зоне, а общую метку располагают в верхней части зоны (черт. 14).

4. КОМБИНАЦИОННЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

4.1. Для комбинационных элементов, построенных на основе логических операций И, ИЛИ, НЕ, допускается применять две формы

условных графических обозначений (логически эквивалентные формы).

Для получения логически эквивалентной формы необходимо с исходным условным графическим обозначением выполнить следующие преобразования:

а) все прямые входы и выходы заменить на инверсные;

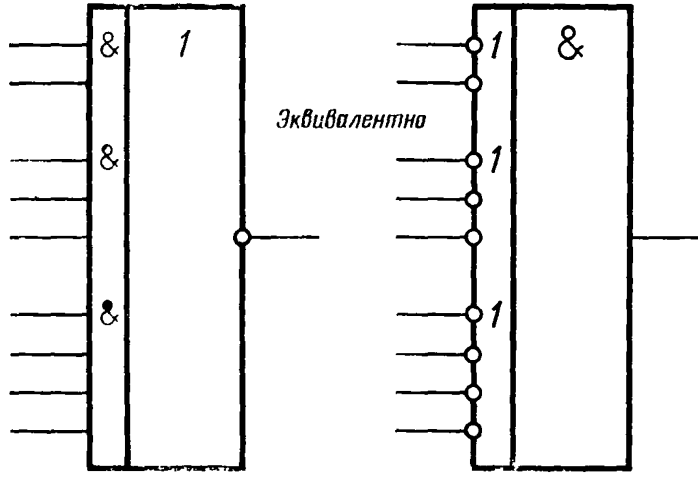
б) все инверсные входы и выходы заменить на прямые;

в) символ функции & заменить на 1 (или 1 заменить на &);

г) метки входов & заменить на 1 (или 1 заменить на &);

Пример логически эквивалентных форм условного графического обозначения приведен на черт. 15.

4.2. Логические элементы с одним входом «Повторение» и НЕ изображают в одной из двух эквивалентных форм, не изменяя символа функции 1.

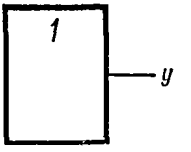
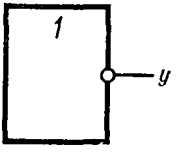
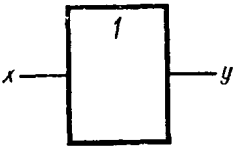
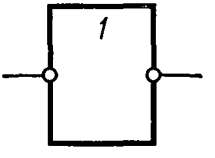
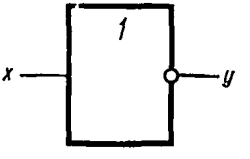


Черт. 15

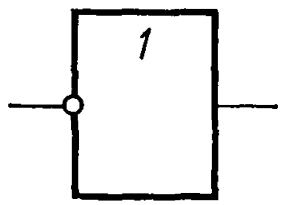
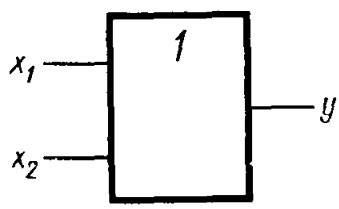
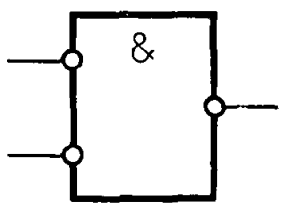
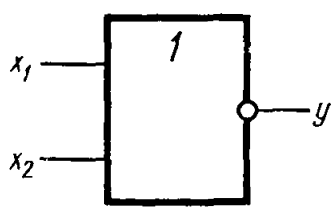
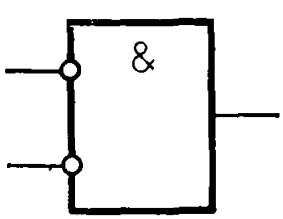
4.3. Элементы с равноценными входами

4.3.1. Обозначения комбинационных логических элементов с равноценными входами (элементарных комбинационных элементов) приведены в табл. 5.

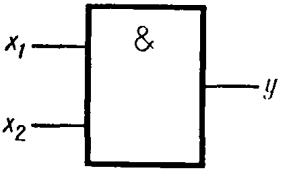
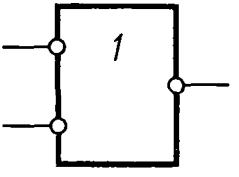
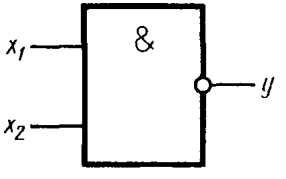
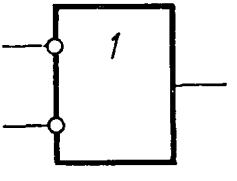
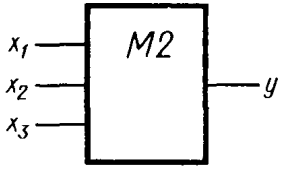
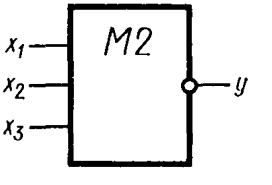
Таблица 5

Наименование	Таблица истинности	Обозначение
1. Единичный (генератор «единицы»)	$y \equiv 1$	
2. Нулевой (генератор «нуля»)	$y \equiv 0$	
3. Повторитель	x y 0 0 1 1	
Логически эквивалентная форма		
4. НЕ (инвертор)		

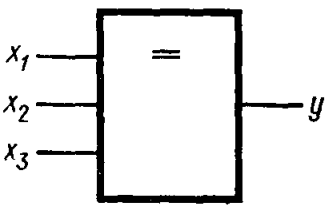
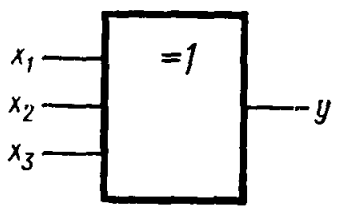
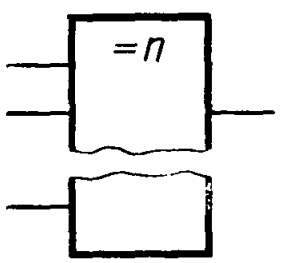
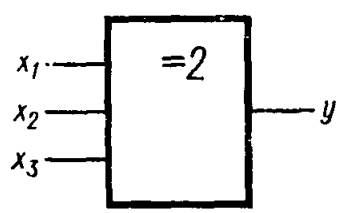
Продолжение табл. 5

Наименование	Таблица истинности	Обозначение
Логически эквивалентная форма		
5. ИЛИ (дизъюнктор)	x_1 x_2 y 0 0 0 0 1 1 1 0 1 1 1 1	
Логически эквивалентная форма		
6. ИЛИ — НЕ (элемент Пирса)	x_1 x_2 y 0 0 1 0 1 0 1 0 0 1 1 0	
Логически эквивалентная форма		

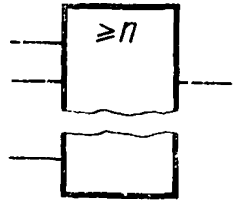
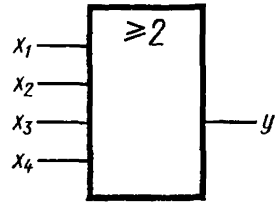
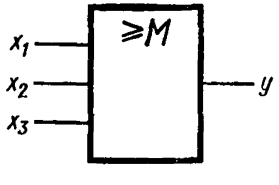
Продолжение табл. 5

Наименование	Таблица истинности	Обозначение
7. И (конъюнктор)	x_1 x_2 y 0 0 0 0 1 0 1 0 0 1 1 1	
Логически эквивалентная форма		
8. И — НЕ (элемент Шеффера)	x_1 x_2 y 0 0 1 0 1 1 1 0 1 1 1 0	
Логически эквивалентная форма		
9. Сложение по модулю 2 (нечетность)	x_1 x_2 x_3 y 0 0 0 0 0 0 1 1 0 1 0 1 0 1 1 0 1 0 0 1 1 0 1 0 1 1 0 0 1 1 1 1	
10. Сложение по модулю 2 с отрицанием (четность)	x_1 x_2 x_3 y 0 0 0 1 0 0 1 0 0 1 0 0 0 1 1 1 1 0 0 0 1 0 1 1 1 1 0 1 1 1 1 0	

Продолжение табл. 5

Наименование	Таблица истинности	Обозначение
11. Эквивалентность	x_1 x_2 x_3 y 0 0 0 1 0 0 1 0 0 1 0 0 0 1 1 0 1 0 0 0 1 0 1 0 1 1 0 0 1 1 1 1	
12. Исключающее ИЛИ («1 и только 1»)	x_1 x_2 x_3 y 0 0 0 0 0 0 1 1 0 1 0 1 0 1 1 0 1 0 0 1 1 0 1 0 1 1 0 0 1 1 1 0	
13. «*n* и только *n*». Общее обозначение		
Примечание. *n* — натуральное число, не превышающее количества входов элемента, например элемент «2 и только 2»	x_1 x_2 x_3 y 0 0 0 0 0 0 1 0 0 1 0 0 0 1 1 1 1 0 0 0 1 0 1 1 1 1 0 1 1 1 1 0	

Продолжение табл. 5

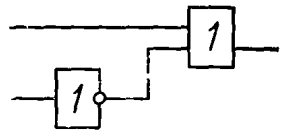
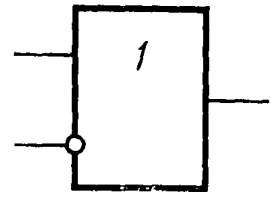
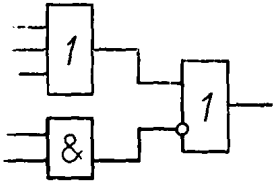
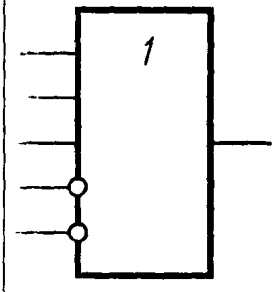
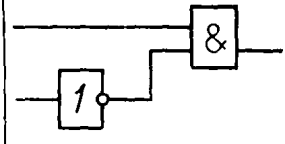
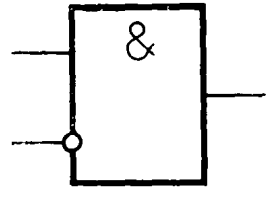
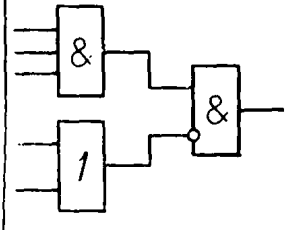
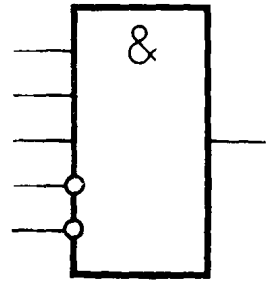
Наименование	Таблица истинности	Обозначение
14. Логический порог. Общее обозначение		
Примечания: 1. n — натуральное число, не равное 1, меньшее общего количества входов элемента, например логический порог 2 из четырех переменных 2. Линии обрыва показаны условно.	x_1 x_2 x_3 x_4 y 0 0 0 0 0 0 0 0 1 0 0 0 1 0 0 0 0 1 1 1 0 1 0 0 0 0 1 0 1 1 0 1 1 0 1 0 1 1 1 1 1 0 0 0 0 1 0 0 1 1 1 0 1 0 1 1 0 1 1 1 1 1 0 0 1 1 1 0 1 1 1 1 1 0 1 1 1 1 1 1	
Примечание к пп. 5—14. Элементы могут иметь любое количество входов больше одного		
15. Мажоритарность Примечание. Элемент может иметь любое нечетное количество входов больше одного, например три	x_1 x_2 x_3 y 0 0 0 0 0 0 1 0 0 1 0 0 0 1 1 1 1 0 0 0 1 0 1 1 1 1 0 1 1 1 1 1	

Примечание. Буквенные обозначения переменных у входных и выходных линий приведены для пояснения.

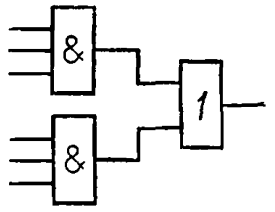
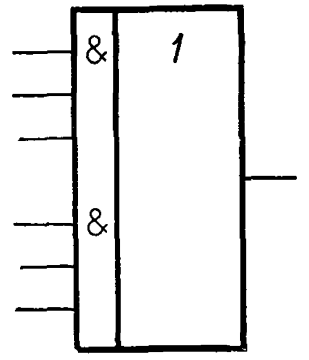
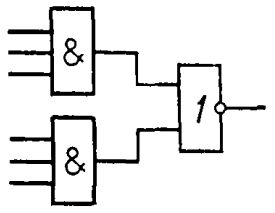
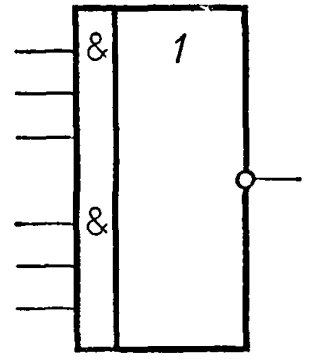
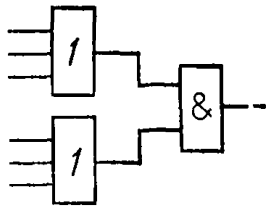
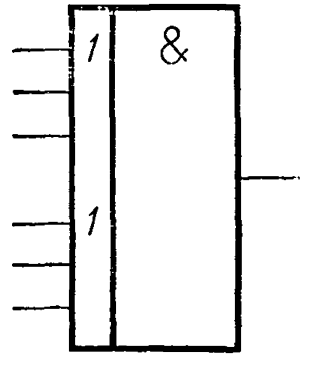
4.4. Элементы с неравноценными входами

4.4.1. Примеры обозначений комбинационных логических элементов с неравноценными входами приведены в табл. 6.

Таблица 6

Наименование	Логическая структура	Обозначение
1. Импликация		
2. Элемент ИЛИ с прямыми и инверсными входами		
3. Запрет		
4. Элемент И с прямыми и инверсными входами		

Продолжение табл. 6

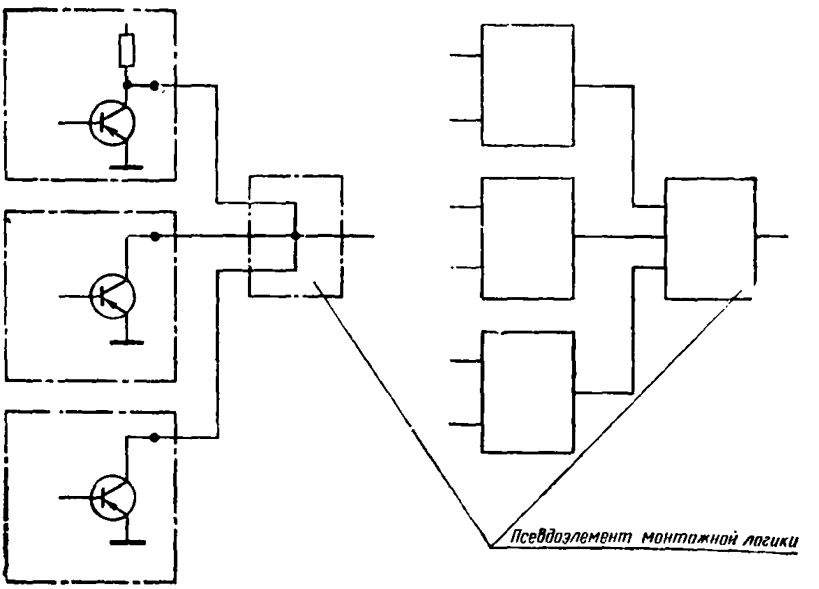
Наименование	Логическая структура	Обозначение
5. И — ИЛИ		
6. И — ИЛИ — НЕ		
7. ИЛИ — И		
Примечание к пп. 5—7. Количество групп входов может быть любым		

Примечания:

1. Схемы, изображенные в графе «Логическая структура», приведены для пояснения принципа действия элементов.
2. Элементы могут иметь любое количество входов.

4.5. Изображение монтажной логики

4.5.1. Непосредственное соединение на общую нагрузку логических выходов нескольких элементов (монтажная логика) условно рассматривают как псевдоэлемент и изображают в виде условного графического обозначения аналогично комбинационным логическим элементам (черт. 16).



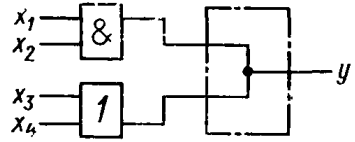
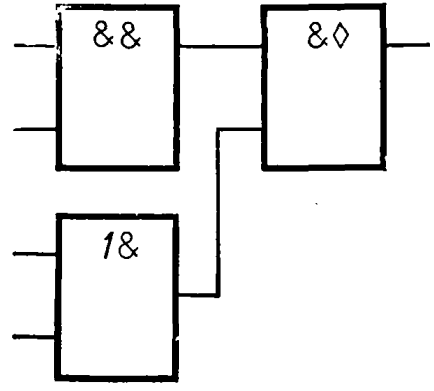
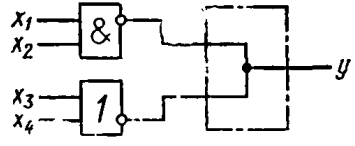
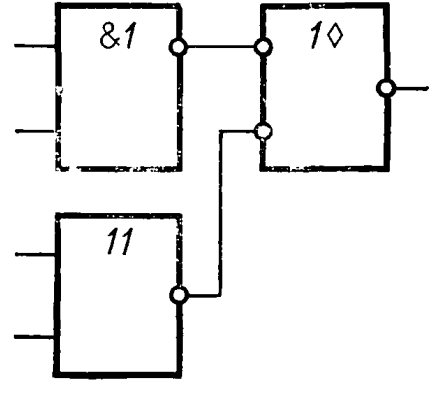
Черт. 16

4.5.2. В зависимости от вида логической функции, выполняемой системой соединенных элементов, различают псевдоэлементы «монтажное И» и «монтажное ИЛИ» и обозначают их соответственно символами функций &◊ и 1◊

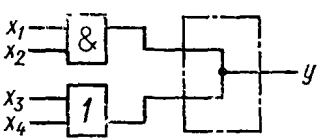
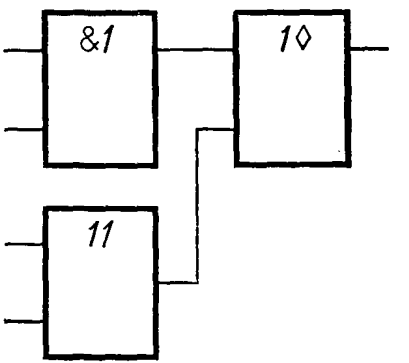
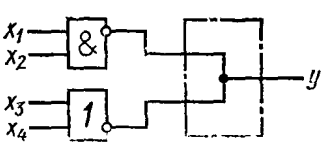
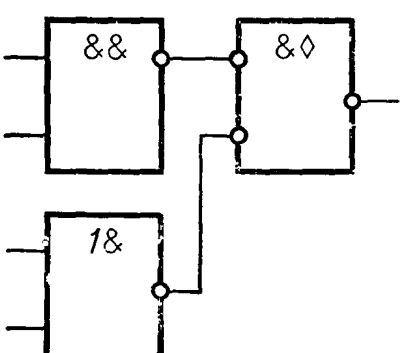
4.5.3. К символам функций соединяемых логических элементов следует добавлять знак & или 1, или сочетание этих знаков в соответствии с функцией псевдоэлемента.

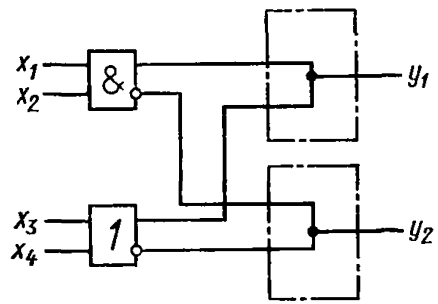
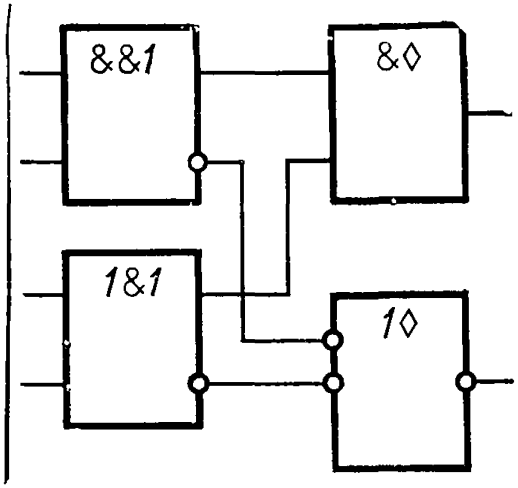
4.5.4. Примеры изображения на схемах псевдоэлементов монтажной логики приведены в табл. 7.

Таблица 7

Наименование	Логическая структура	Обозначение
1. Псевдоэлемент, изображающий «монтажное И»	 $y=x_1x_2(x_3+x_4)$	
При соединении инверсных выходов допускается применять логически эквивалентную форму псевдоэлемента с инверсными входами	 $y=\overline{x_1x_2+(x_3+x_4)}$	

Продолжение табл. 7

Наименование	Логическая структура	Обозначение
2. Псевдоэлемент, изображающий «монтажное ИЛИ»	 $y=x_1x_2+(x_3+x_4)$	
При соединении инверсных выходов допускается применять логически эквивалентную форму псевдоэлемента с инверсными входами	 $y=\overline{x_1x_2(x_3+x_4)}$	

Наименование	Логическая структура	Обозначение
3. Изображение монтажной логики для элементов с парафазными выходами	 $y_1 = x_1 x_2 (x_3 + x_4)$ $\overline{y_2 = x_1 x_2 + (x_3 + x_4)}$	

Примечание. Схемы, изображенные в графе «Логическая структура», приведены для пояснения принципа монтажной логики.

4.6. Функциональные расширители

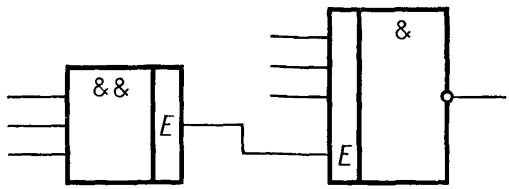
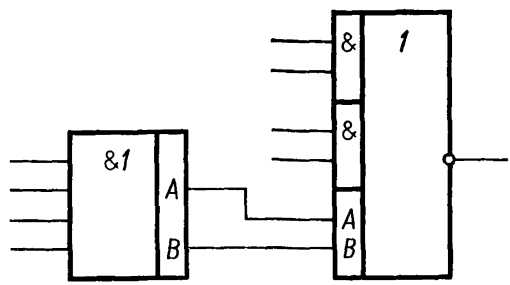
4.6.1. При изображении разнесенным способом функциональных расширителей и логических элементов, к которым расширители подключены, символ функции расширителя должен указывать:

а) операцию, выполняемую над входными переменными расширителя, например И;

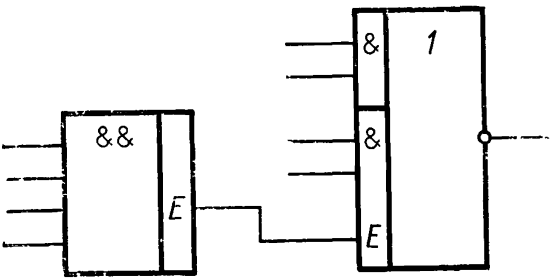
б) функцию, выполняемую основным элементом над результатом операции расширителя, например ИЛИ.

Примеры изображения функциональных расширителей приведены в табл. 8.

Таблица 8

Наименование	Обозначение
1. Функциональный расширитель И для расширения по И (однополюсное подключение расширителя)	
2. Функциональный расширитель И для расширения по ИЛИ (двухполюсное подключение расширителя) Допускается применять произвольные пары меток, например: А и В, 1 и 2, К и Э и т. д.	

Продолжение табл. 8

Наименование	Обозначение
3. Функциональный расширитель И для расширения группы входов по И (однополюсное подключение расширителя)	

5. ТРИГГЕРЫ

5.1. В настоящем разделе устанавливается следующая классификация триггеров:

а) по способу записи информации

— несинхронизируемые (асинхронные) триггеры;

— синхронизируемые (синхронные) триггеры;

б) по способу синхронизации

— синхронные триггеры со статическим управлением записью;

— синхронные двухступенчатые триггеры;

— синхронные триггеры с динамическим управлением записью;

в) по способу организации логических связей

— триггеры с раздельной установкой состояний «0» и «1» — (RS-триггеры);

— триггеры со счетным входом (Т-триггеры);

— универсальные триггеры с раздельной установкой состояний «0» и «1» (JK-триггеры);

— триггеры с приемом информации по одному входу (D-триггеры);

— универсальные триггеры с управляемым приемом информации по одному входу (DV-триггеры);

— комбинированные триггеры (RST-, JKRS-, DRS-триггеры и т. д.);

— триггеры со сложной входной логикой.

5.2. В условном графическом обозначении триггера выход «0» должен графически отличаться от выхода «1» наличием индикатора логического отрицания (п. 3.1.).

5.3. Логический индикатор на входе триггера указывает, при каком значении логической переменной (пп. 3.1.2 и 3.1.3) происходит определенное воздействие на состояние триггера.

5.4. Функциональное назначение входов триггера указывают при помощи специальных меток согласно табл. 9.

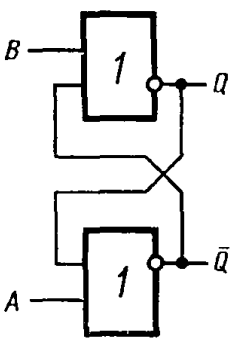
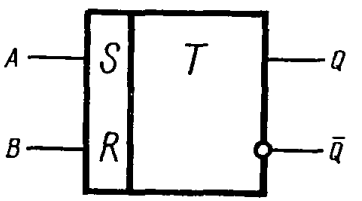
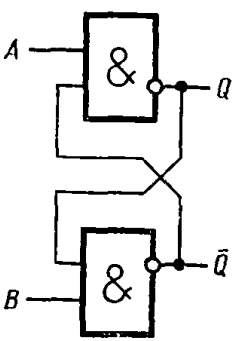
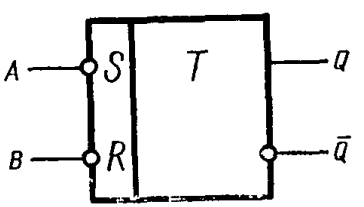
Таблица 9

Наименование	Обозначение
1. Вход для раздельной установки триггера в состояние «1» (S-вход)	S
2. Вход для раздельной установки триггера в состояние «0» (R-вход)	R
3. Вход для установки состояния «1» в универсальном JK-триггере (J-вход)	J
4. Вход для установки состояния «0» в универсальном JK-триггере (K-вход)	K
5. Счетный вход (T-вход) Примечание. В простейшем случае, когда триггер имеет только счетный вход, метка T может отсутствовать	T
6. Информационный вход для установки триггера в состоянии «1» и «0» (D-вход)	D
7. Подготовительный управляющий вход для разрешения приема информации (V-вход)	V
8. Исполнительный управляющий (командный) вход для осуществления приема информации. Вход синхронизации (C-вход) Примечание к пп. 7 и 8. Метки V и C допускается применять в условных графических обозначениях комбинационных логических элементов для обозначения входов, подготавливающих и разрешающих выполнение логической операции.	C

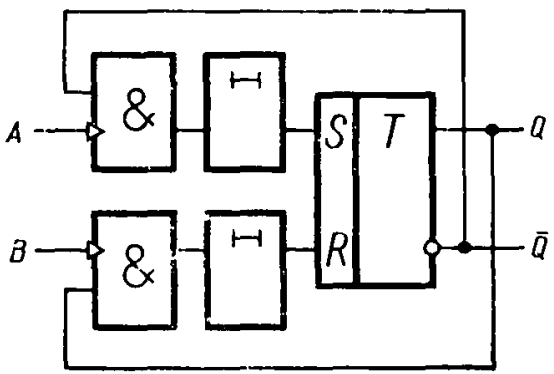
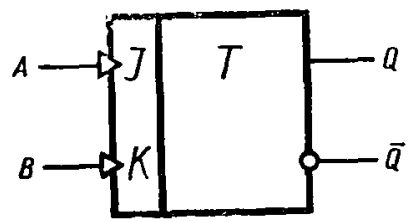
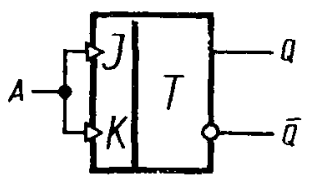
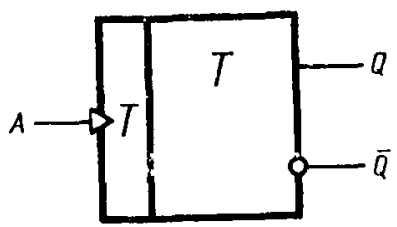
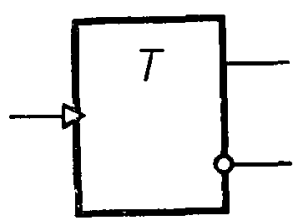
Примечание. При необходимости к буквам допускается добавлять цифры, например, S1, S2, C1, C2, C3 и т. д.

5.5. Обозначения элементарных асинхронных триггеров приведены в табл. 10.

Таблица 10

Наименование	Логическая структура	Таблица состояний	Обозначение
1. RS-триггер с прямыми входами		A B Q 0 0 Q* 0 1 0 1 0 1 1 1 н/о	
2. RS-триггер с инверсными входами		A B Q 0 0 н/о 0 1 1 1 0 0 1 1 Q*	

Продолжение табл. 10

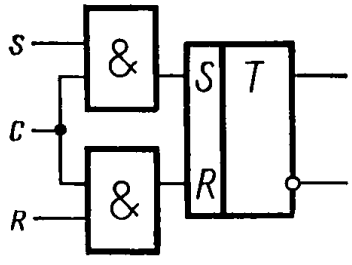
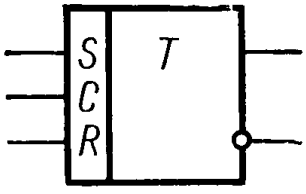
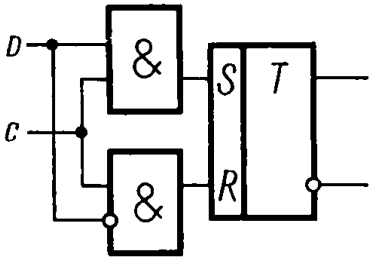
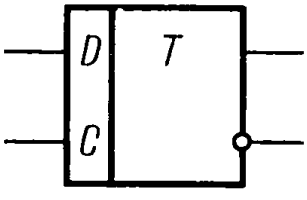
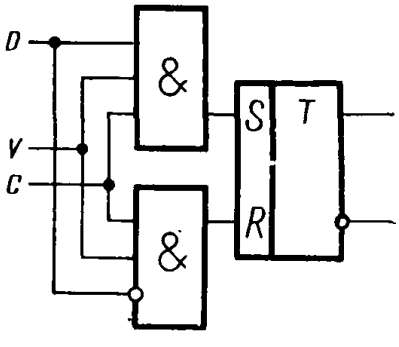
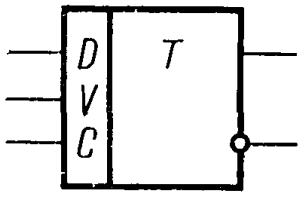
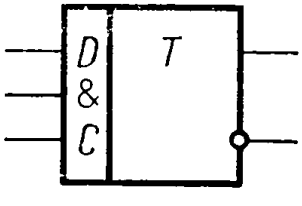
Наименование	Логическая структура	Таблица состояний	Обозначение
3. JK-триггер		A B Q 0 0 Q* 0 1 0 1 0 1 1 1 $\overline{Q}$*	
4. Триггер со счетным входом (Т-триггер)		A Q 0 Q* 1 $\overline{Q}$*	 *или* 

Примечания:

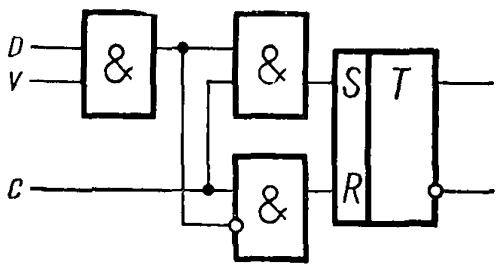
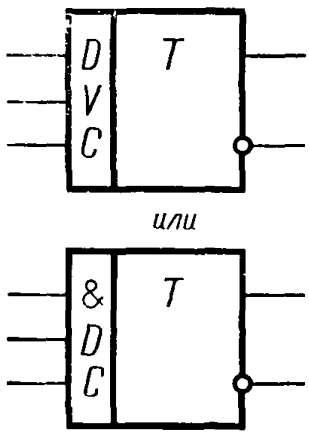
1. В таблицах состояний приняты следующие обозначения: н/о — состояние триггера не определено; Q^* — хранение состояния триггера; $\overline{Q}^*$ — изменение состояния триггера на противоположное. 2. Буквенные обозначения у входных и выходных линий приведены для пояснения.

5.6. Примеры обозначений синхронных триггеров со статическим управлением приведены в табл. 11.

Таблица 11

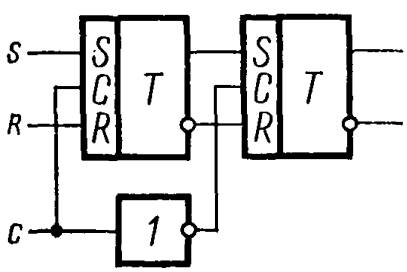
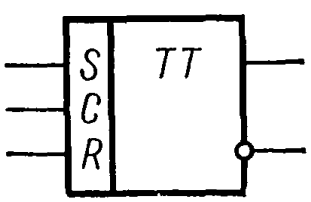
Наименование	Логическая структура	Обозначение
1. RS-триггер		
2. D-триггер		
3. DV-триггер (управляющие входы связаны по И)		 *или* 

Продолжение табл. 11

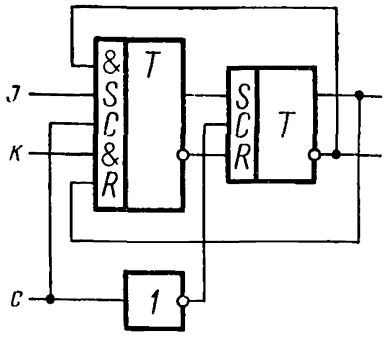
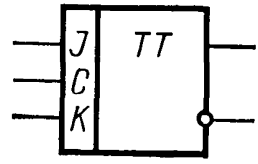
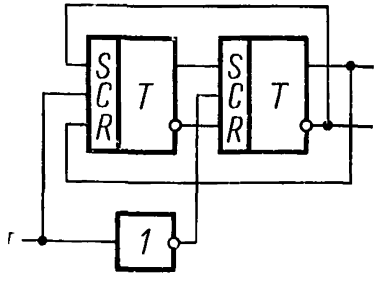
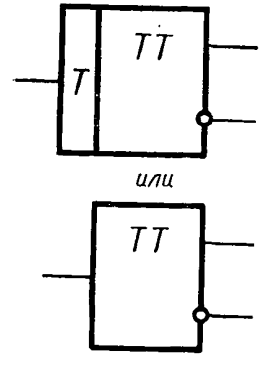
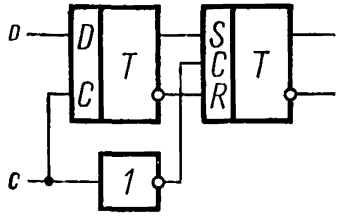
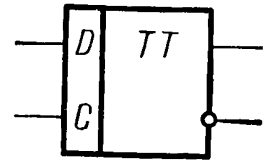
Наименование	Логическая структура	Обозначение
4. DV-триггер (информационные входы связаны по И)		

5.7. Примеры обозначений триггеров, построенных по принципу двухступенчатого запоминания информации, приведены в табл. 12.

Таблица 12

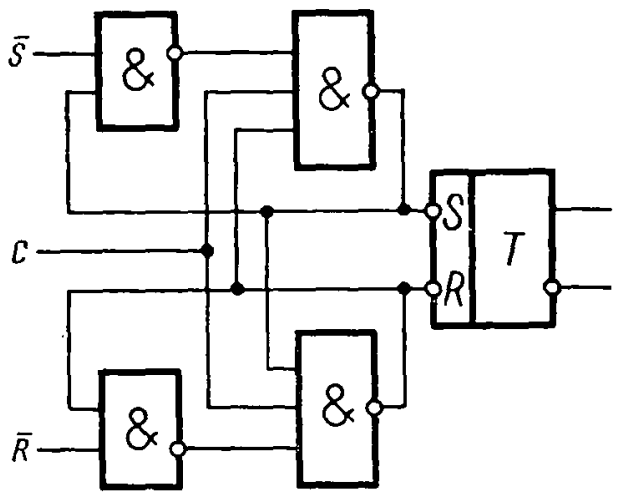
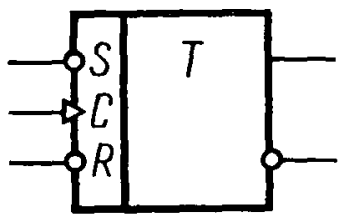
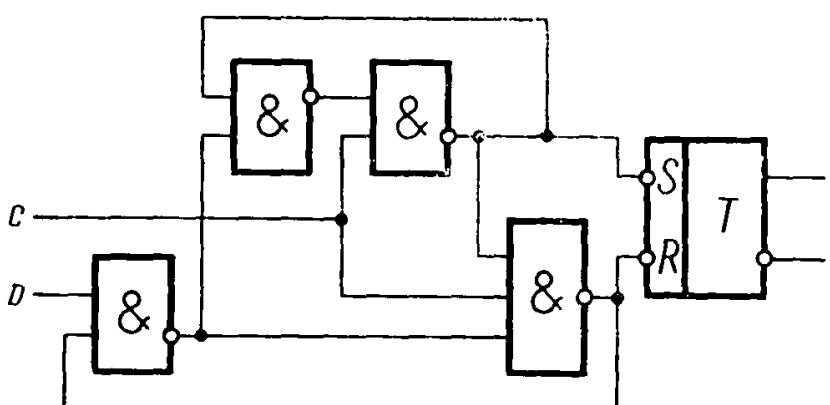
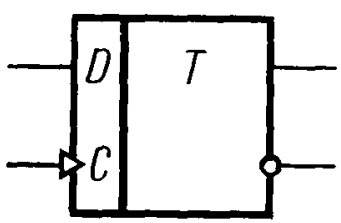
Наименование	Логическая структура	Обозначение
1. RS-триггер		

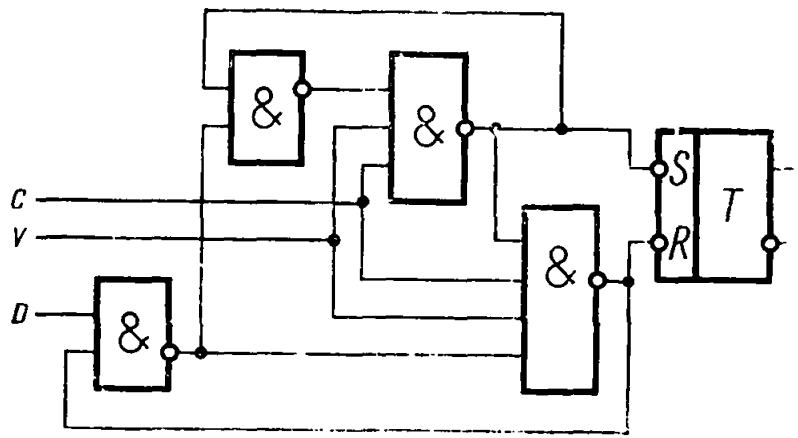
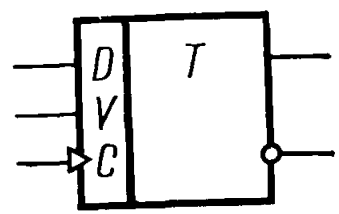
Продолжение табл. 12

Наименование	Логическая структура	Обозначение
2. JK-триггер		
3. T-триггер		
4. D-триггер		

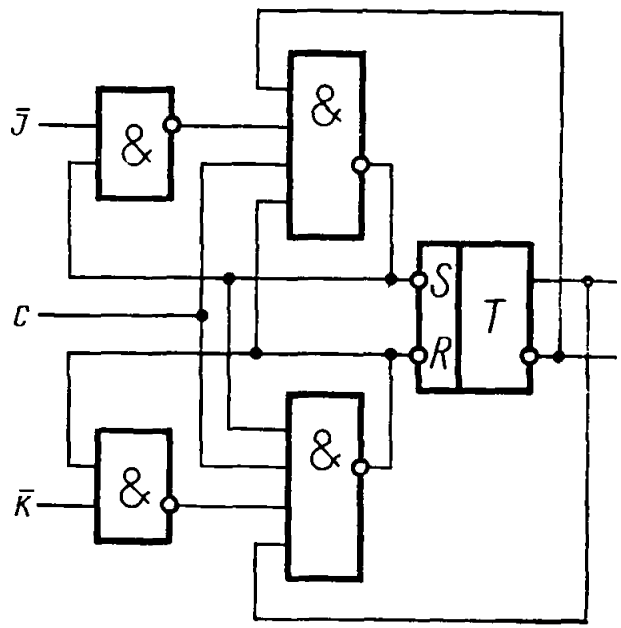
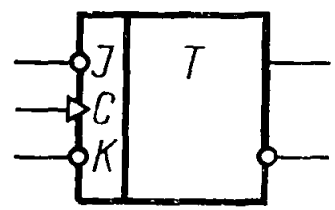
5.8. Примеры обозначений синхронных триггеров с динамическим исполнительным управляющим (синхронизирующим) входом приведены в табл. 13.

Таблица 13

Наименование	Логическая структура	Обозначение
1. RS-триггер		
2. D-триггер		

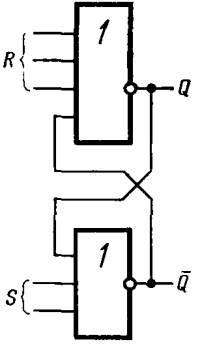
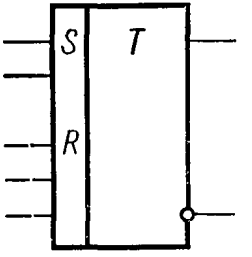
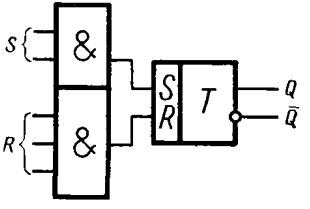
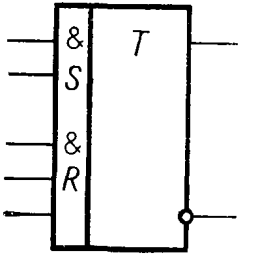
Наименование	Логическая структура	Обозначение
3. DV-триггер		

Продолжение табл. 13

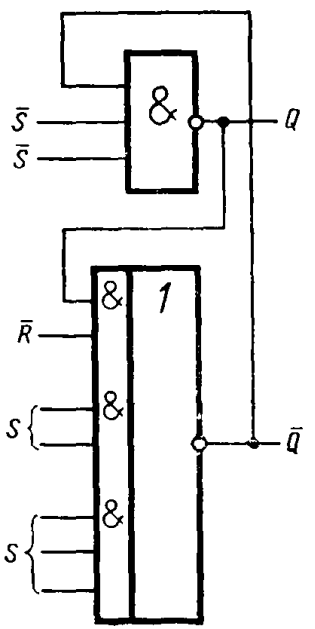
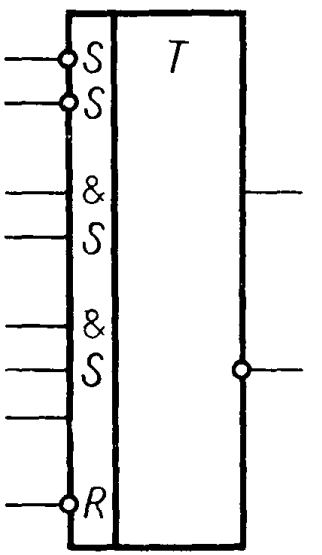
Наименование	Логическая структура	Обозначение
4. JK-триггер		

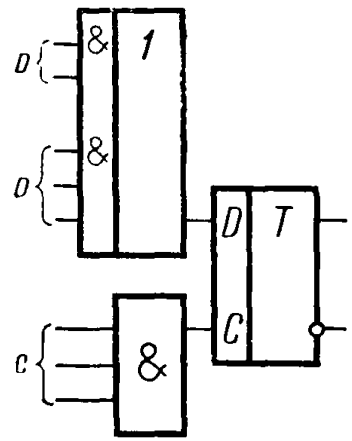
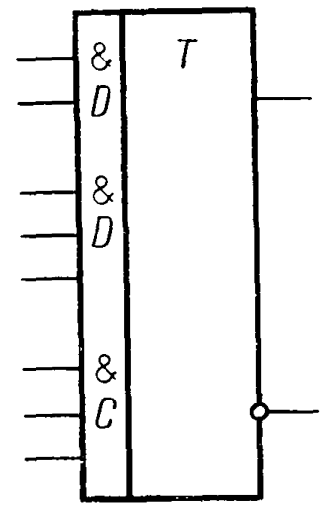
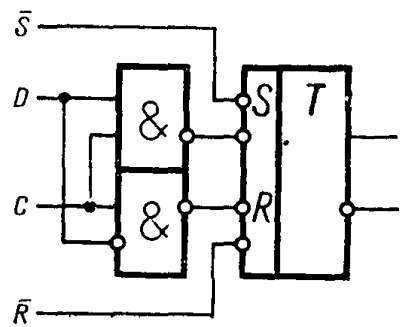
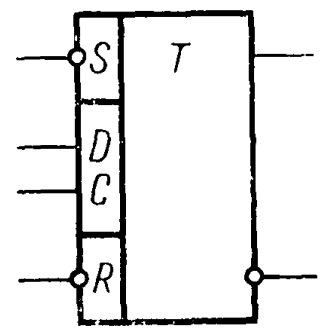
5.9. Примеры обозначений триггеров со сложной входной логикой приведены в табл. 14.

Таблица 14

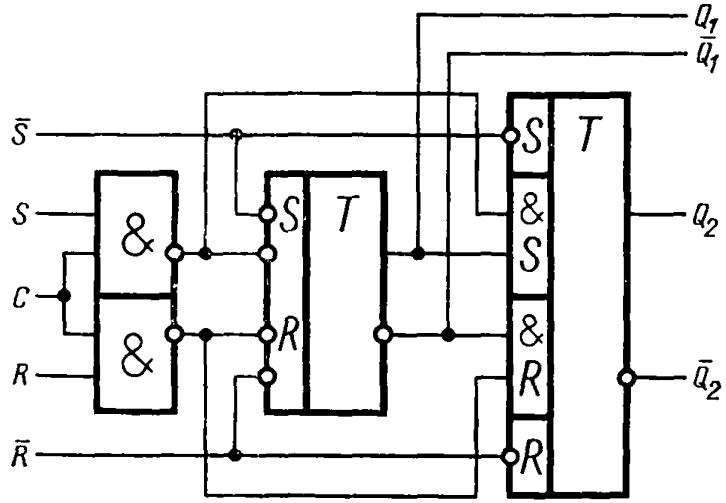
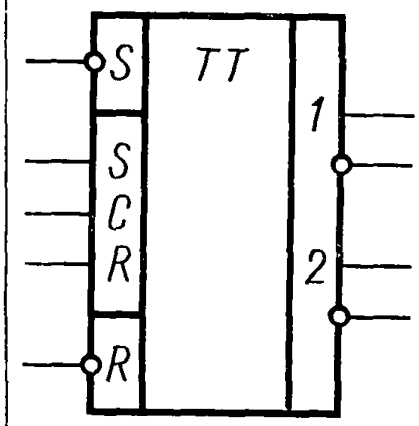
Наименование	Логическая структура	Обозначение
1. Асинхронный RS-триггер. Входы в S- и R-группах связаны по ИЛИ (дизъюнктивно)		
2. Асинхронный RS-триггер. Входы в S- и R-группах связаны по И (конъюнктивно)		

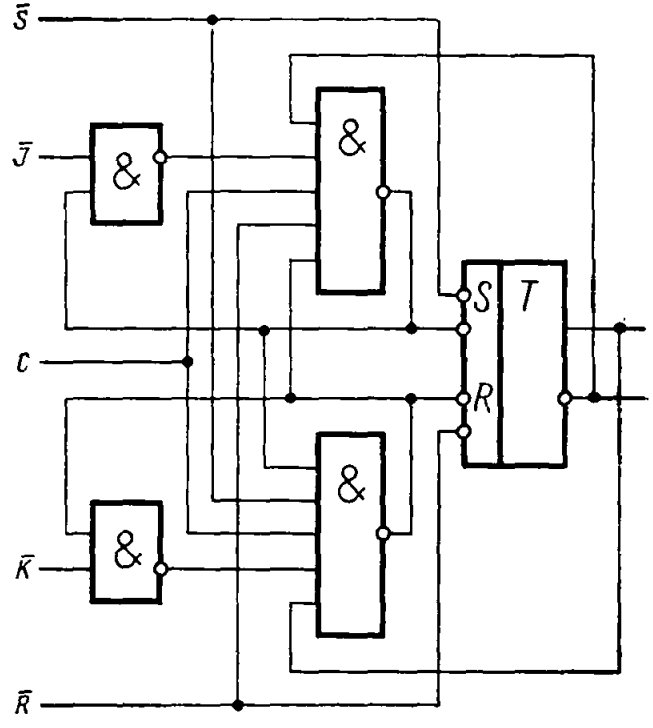
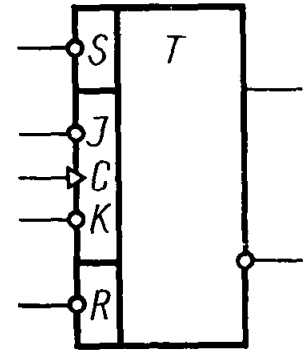
Продолжение табл. 14

Наименование	Логическая структура	Обозначение
3. Асинхронный RS-триггер, имеющий группу инверсных S-входов, связанных по ИЛИ, две группы прямых S-входов, связанных по И, и один инверсный R-вход		

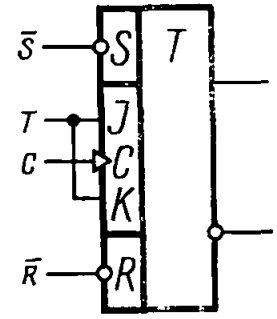
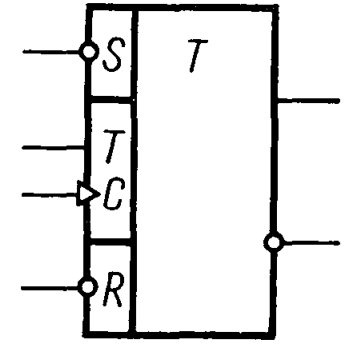
Наименование	Логическая структура	Обозначение
4. D-триггер. D-входы связаны по И — ИЛИ, C-входы связаны по И		
5. DRS-триггер с асинхронными S- и R-входами		

Продолжение табл. 14

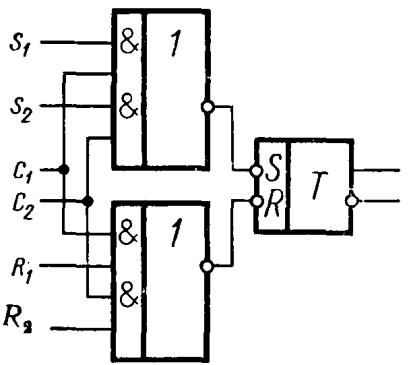
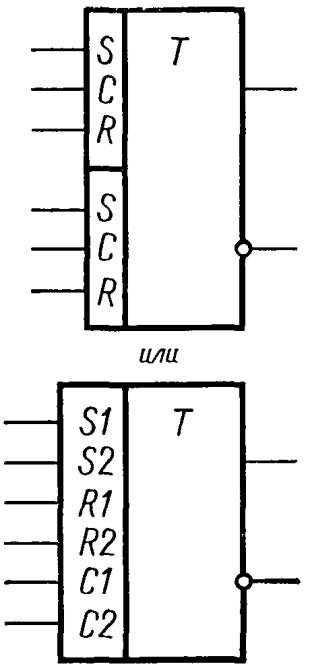
Наименование	Логическая структура	Обозначение
6. Двухступенчатый синхронный RS-триггер с асинхронными S- и R-входами и с выходами от первой и второй ступени		

Наименование	Логическая структура	Обозначение
7. JKRS-триггер с динамическим С-входом		

Продолжение табл. 14

Наименование	Логическая структура	Обозначение
8. RST-триггер с синхронизированным счетным входом и асинхронными S- и R-входами		

Продолжение табл. 14

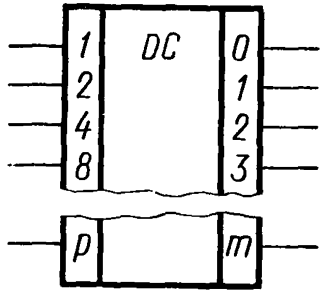
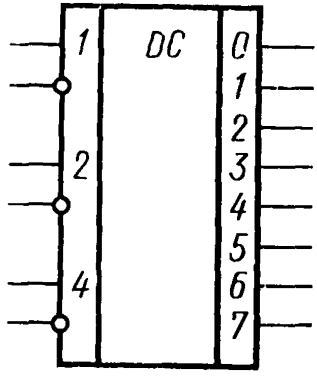
Наименование	Логическая структура	Обозначение
9. Синхронный RS-триггер, управляемый двумя сериями синхронизирующих сигналов		

Примечание к табл. 10—14. Схемы, изображенные в графе «Логическая структура», приведены для пояснения принципа действия триггеров.

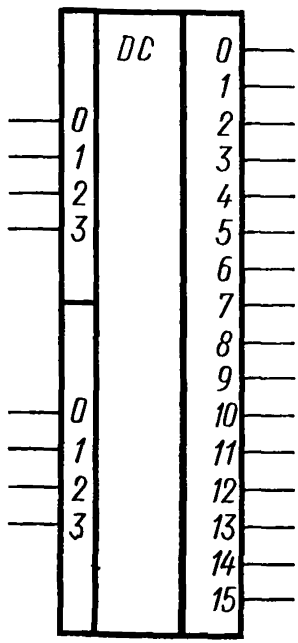
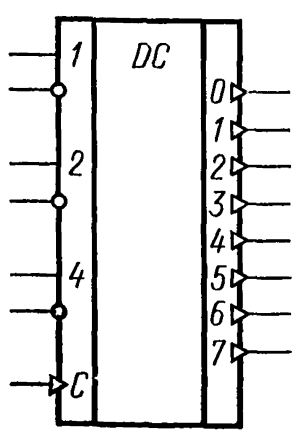
6. СЛОЖНЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

6.1. Примеры построения условных графических обозначений сложных логических элементов приведены в табл. 15.

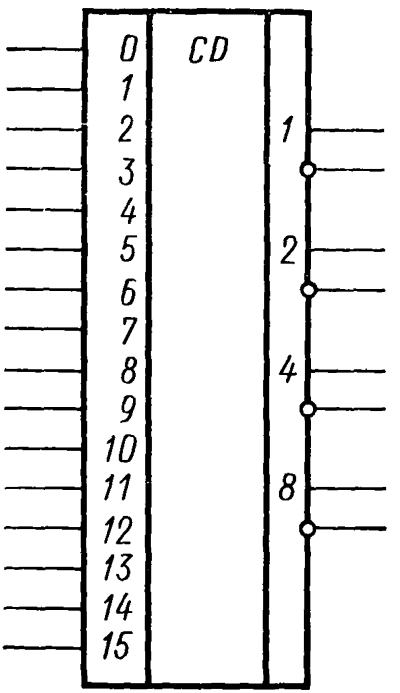
Таблица 15

Наименование	Обозначение
1. Дешифратор (декодер). Общее обозначение Примечания: 1. Входы помечают десятичными числами, изображающими двоичные веса. 2. Выходы помечают десятичными изображениями соответствующих кодовых комбинаций. 3. Допускается изображать неполный набор выходов. 4. $p=2^{n-1}$; $m=2^n-1$, где n — число двоичных разрядов дешифрируемого кода. 5. Линия обрыва показана условно.	
2. Дешифратор с парафазными входами	

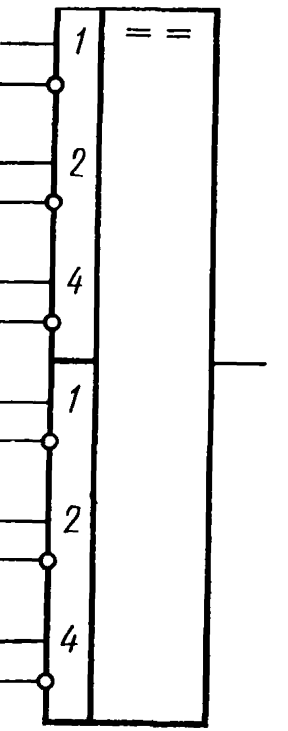
Продолжение табл. 15

Наименование	Обозначение
3. Матричный дешифратор Входы помечают десятичными изображениями кодовых комбинаций от предварительных ступеней дешифрации	
4. Потенциально-импульсный дешифратор. Примечание. Меткой С обозначен импульсный вход считывания информации	

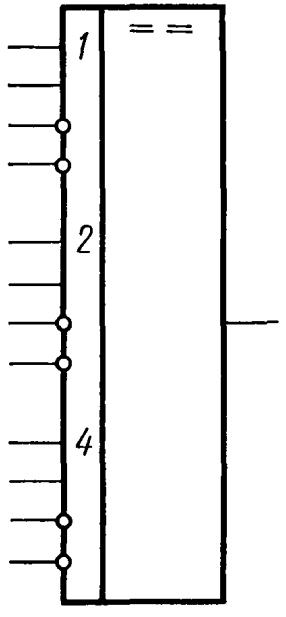
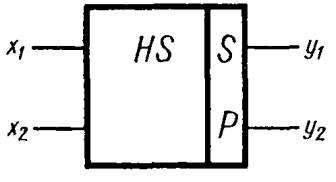
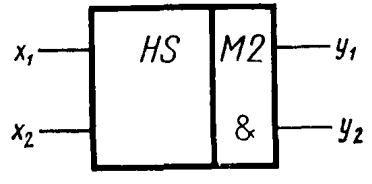
Продолжение табл. 15

Наименование	Обозначение
5. Шифратор (кодер) Примечания: 1. Входы помечают десятичными изображениями кодовых комбинаций. 2. Выходы помечают десятичными числами, изображающими двоичные веса. 3. Допускается изображать неполный набор входов	

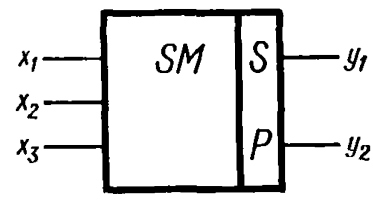
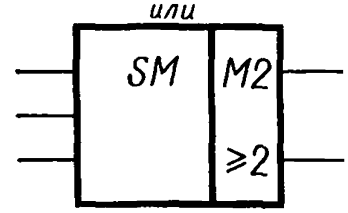
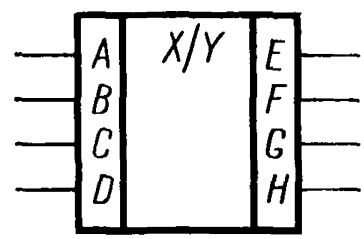
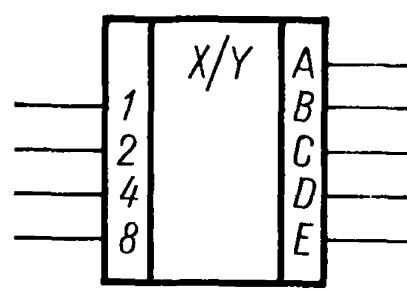
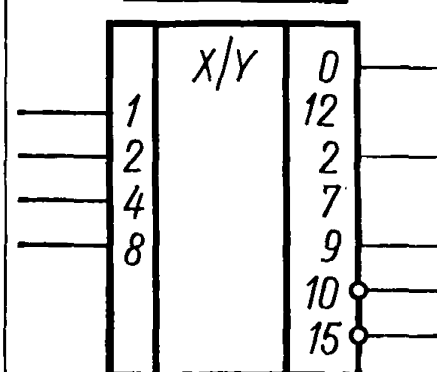
Продолжение табл. 15

Наименование	Обозначение
6. Поразрядное сравнение двух чисел с парафазным представлением входных переменных	

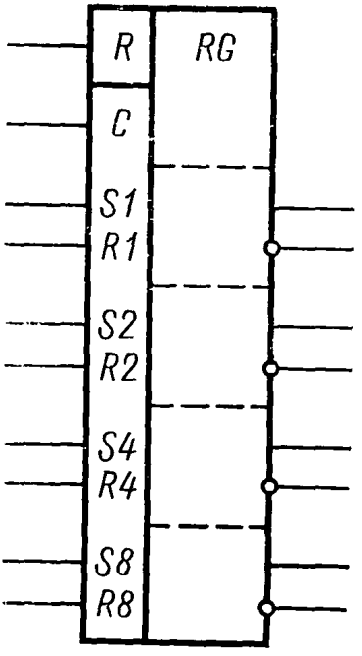
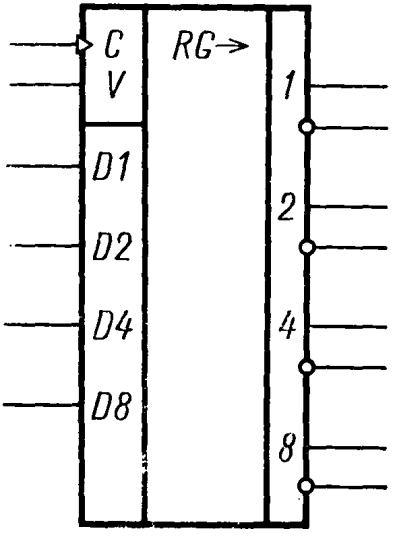
Продолжение табл. 15

Наименование	Обозначение
Если входы, соответствующие одинаковым разрядам, логически равноценны, допускается применять следующее обозначение	
7. Полусумматор Метки выходов имеют следующий смысл: S — «Сумма по модулю 2»: $y_1 = x_1 x_2 + x_1 x_2$ P — «Перенос»: $y_2 = x_1 x_2$	 *или* 

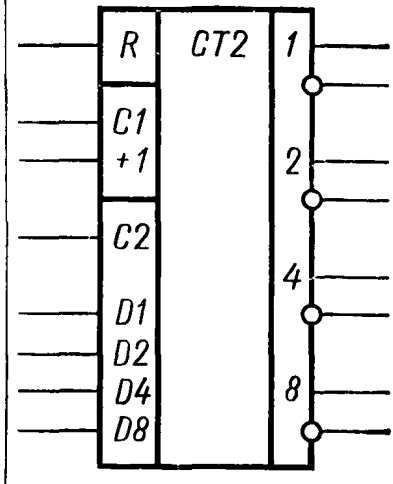
Продолжение табл. 15

Наименование	Обозначение
8. Одноразрядный сумматор комбинационный Метки входов имеют следующий смысл: S — «Сумма по модулю 2» $y_1 = x_1x_2x_3 + x_1\bar{x}_2\bar{x}_3 + \bar{x}_1x_2\bar{x}_3 + \bar{x}_1\bar{x}_2x_3$ P — «Перенос»: $y_2 = x_1x_2 + x_2x_3 + x_1x_3$	 *или* 
9. Кодовый преобразователь. Общее обозначение	
Примечания 1. Входы и выходы могут быть обозначены произвольными метками 2. Допускается входы помечать двоичными весами, а выходы — произвольными метками	
3. Допускается входы помечать двоичными весами, а выходы десятичными изображениями кодовых комбинаций. Прямые выходы при соответствующих кодовых комбинациях принимают значение 1, инверсные выходы — значение 0. 4. Количество входов и выходов может быть любым	

Продолжение табл. 15

Наименование	Обозначение
10. Регистр с синхронизированным приемом информации и асинхронным входом установки регистра в состояние «0»	
11. Сдвигающий регистр	

Продолжение табл. 15

Наименование	Обозначение
12. Двоичный счетчик с двухтактной синхронизацией, возможностью установки кода и асинхронным входом установки счетчика в состояние «0» Примечание. Меткой +1 обозначен суммирующий (счетный) вход	

7. СОВМЕЩЕННОЕ ИЗОБРАЖЕНИЕ ФУНКЦИОНАЛЬНЫХ ГРУПП

7.1. Логические элементы, образующие функциональную группу, допускается изображать совмещенным способом в виде единого условного графического обозначения согласно табл. 1 по следующим правилам.

7.1.1. Символ функции указывают по отношению ко всей функциональной группе и располагают в верхнем основном поле.

7.1.2. Индикаторы и метки входов и выходов указывают в соответствии с функцией (системой функций), выполняемой функциональной группой, согласно требований разд. 3.

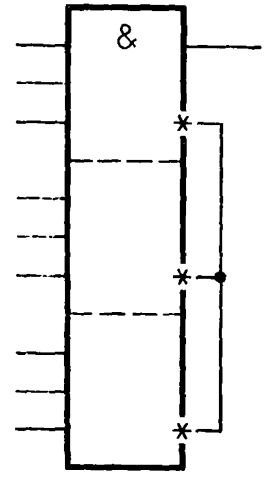
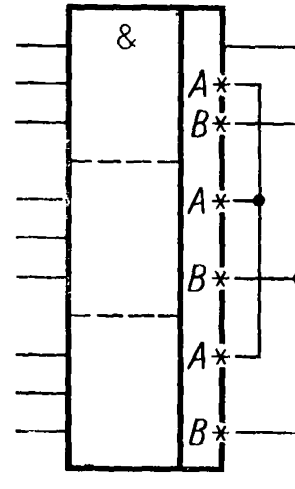
7.1.3. Штриховые разделительные линии в дополнительных полях не проводят.

7.1.4. Если на схеме необходимо изобразить входы и выходы элементов, используемые для связей только внутри функциональной группы, то такие входы и выходы изображают как выводы, не несущие логической информации (п. 3.2).

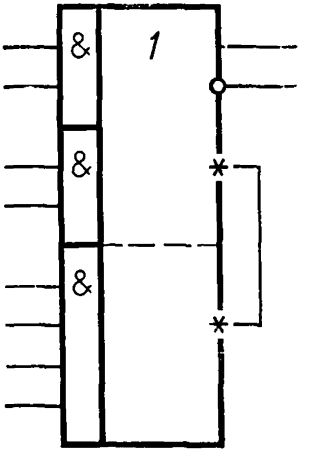
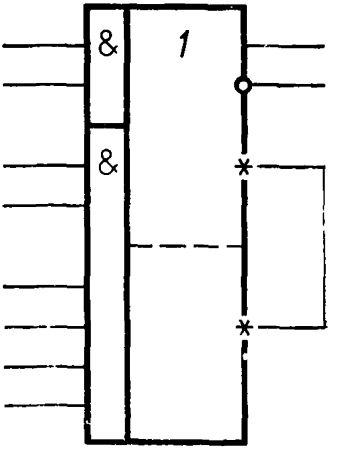
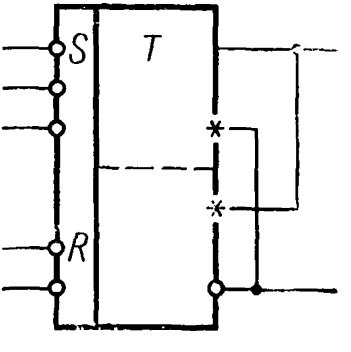
7.1.5. Логически равноценные входы (выходы) функциональной группы, принадлежащие разным элементам, допускается изображать, не выдерживая одинаковых расстояний между соседними линиями (п. 3.3.1).

7.2. Примеры изображения функциональных групп в виде единых условных графических обозначений приведены в табл. 16.

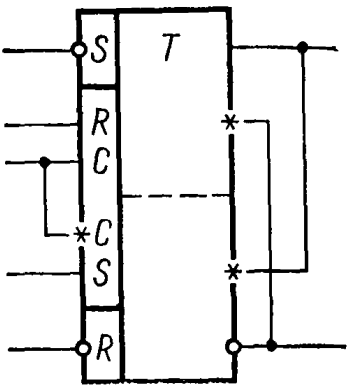
Таблица 16

Наименование	Обозначение
1. Функциональная группа И на девять входов, построенная из одного элемента И и двух функциональных расширителей по И: а) однополюсное подключение расширителей;	
б) двухполюсное подключение расширителей Допускается применять метки в соответствии с требованиями табл. 8 (п. 2)	

Продолжение табл. 16

Наименование	Обозначение
2. Функциональная группа И — ИЛИ, построенная из одного элемента И — ИЛИ с парафазным выходом и одного функционального расширителя по ИЛИ (логический элемент с тремя группами входов, связанных по И)	
3. Функциональная группа И — ИЛИ, построенная из одного элемента И — ИЛИ и одного функционального расширителя по И (логический элемент с двумя группами входов, связанных по И)	
4. Функциональная группа «RS-триггер», построенная из двух элементов И — НЕ (звездочками обозначены выводы для включения обратных связей)	

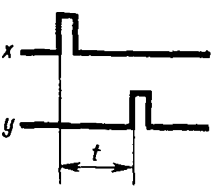
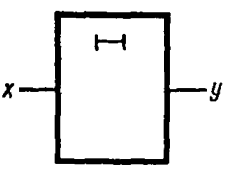
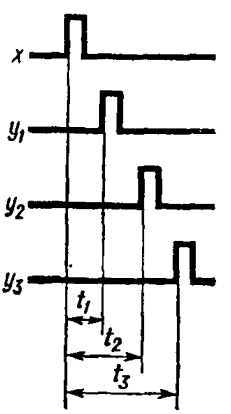
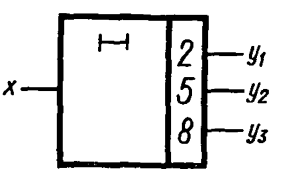
Продолжение табл. 16

Наименование	Обозначение
5. Функциональная группа «Синхронный RS-триггер», построенная из двух элементов И — ИЛИ — НЕ	

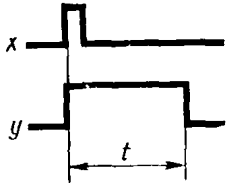
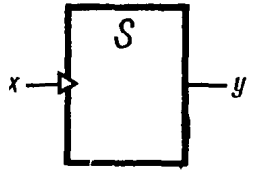
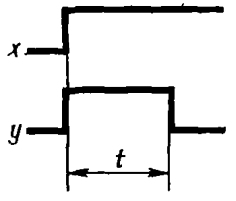
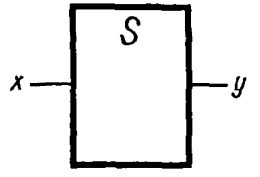
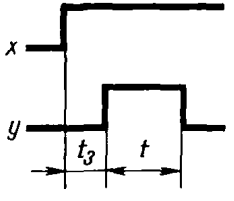
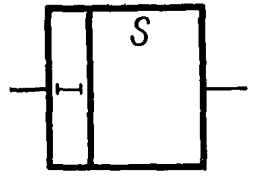
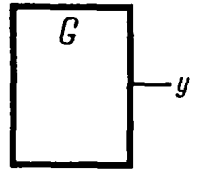
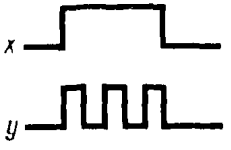
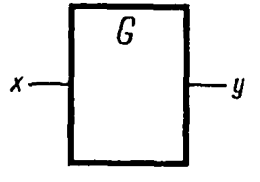
8. ПРОЧИЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

8.1. Обозначения прочих элементов, применяемых совместно с комбинационными элементами и триггерами, приведены в табл. 17.

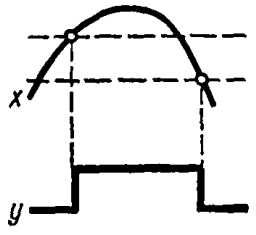
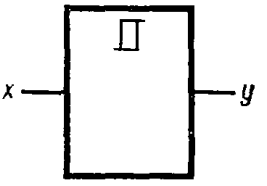
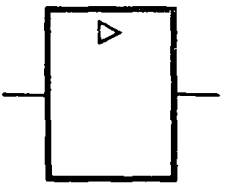
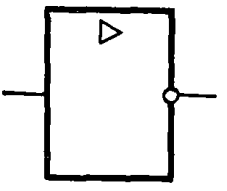
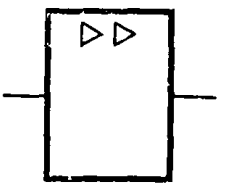
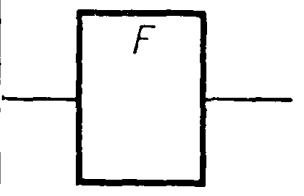
Таблица 17

Наименование	Временная диаграмма	Обозначение
1. Цифровой элемент задержки. Общее обозначение		
2. Цифровой элемент задержки с несколькими выходами В дополнительном поле допускается указывать: а) численные значения времен задержки по каждому выходу; б) относительные коэффициенты; в) произвольные метки		

Продолжение табл. 17

Наименование	Временная диаграмма	Обозначение
3. Моностабильный элемент (одновибратор):		
а) с импульсным входом		
б) с потенциальным входом		
в) с задержкой на входе		
4. Генератор стандартных сигналов: а) автоколебательный		
б) управляемый (ждущий)		

Продолжение табл. 17

Наименование	Временная диаграмма	Обозначение
5. Пороговый элемент (триггер Шмитта)		
6. Усилитель	—	
7. Усилитель-инвертор	—	
8. Усилитель с повышенной нагрузочной способностью (усилитель мощности)	—	
9. Формирователь сигнала	—	

gost.e-ecolog.ru