ГОСТ 29107—91
(МЭК 748-2—85)

МЕЖГОСУДАРСТВЕННЫЙ СТАНДАРТ

ПРИБОРЫ ПОЛУПРОВОДНИКОВЫЕ

МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ

Часть 2

ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ

Издание официальное

БЗ 2—2004

ИПК ИЗДАТЕЛЬСТВО СТАНДАРТОВ
Москва

gost.e-ecolog.ru

Предисловие

1. Официальные решения или соглашения МЭК по техническим вопросам, подготовленные техническими комитетами, в которых представлены все заинтересованные национальные комитеты, выражают с возможной точностью международную согласованную точку зрения по рассматриваемым вопросам.

2. Эти решения представляют собой рекомендации для международного пользования и в этом виде принимаются национальными комитетами.

3. В целях содействия международной унификации МЭК выражает пожелание, чтобы все национальные комитеты приняли настоящий стандарт МЭК в качестве своего национального стандарта, насколько это позволяют условия каждой страны. Любое расхождение со стандартом МЭК должно быть четко указано в соответствующих национальных стандартах.

Введение

Настоящий стандарт подготовлен Техническим комитетом МЭК № 47 «Полупроводниковые приборы».

Публикация МЭК 748-2 представляет собой вторую часть общего стандарта на интегральные схемы (Публикация МЭК 748).

В дополнение к общим требованиям Публикации МЭК 747-1 и МЭК 748-1, в настоящем стандарте содержатся все сведения по цифровым интегральным схемам.

На совещании, состоявшемся в Лондоне в сентябре 1982 г., Технический комитет МЭК № 47 одобрил переиздание Публикаций МЭК 147 и МЭК 148 на основе нового принципа в зависимости от вида рассматриваемого прибора. Поскольку все части, составляющие настоящий стандарт, были ранее утверждены для издания согласно Правилу шести или двух месяцев, новое голосование было признано нецелесообразным.

Сведения относительно интегральных схем, содержавшиеся в Публикациях МЭК 147 и МЭК 148, включены в Публикации МЭК 747-1 и МЭК 748.

Сведения относительно механических и климатических испытаний, содержавшиеся ранее в Публикациях МЭК 147-5 и МЭК 147-5А, включены в Публикацию МЭК 749.

Соответствие данного стандарта современному уровню техники будет обеспечиваться путем пересмотра и дополнения его, по мере дальнейшей работы Технического комитета МЭК № 47, с учетом последних достижений в области интегральных схем.

Настоящий стандарт полностью аннулирует Публикации МЭК 147-1 и МЭК 147-2.

Таблица соответствия новых и прежних пунктов

Номер нового пункта	Номер прежнего пункта	Документ или Публикация
Глава II		
1.1	1	147-0D, VI, A
1.1.1	1.1	147-0E, VI, A
1.1.2	1.2	147-0D, VI, A
1.1.3	1.3	147-0D, VI, A
1.1.4	1.4	147-0D, VI, A
1.1.5	1.9	147-0D, VI, A
1.1.6	1.39	147-0F, VI, A
1.2.1	1.7	147-0D, VI, A
1.2.2	1.8	147-0D, VI, A
1.2.3	1.13	147-0D, VI, A
1.2.4	1.14	147-0D, VI, A
1.2.5	1.17	147-0D, VI, A
1.2.6	1.18	147-0D, VI, A
1.2.7	1.19	147-0D, VI, A
1.2.8	1.20	147-0D, VI, A
1.2.9	1.21	147-0D, VI, A
1.2.10	1.22	147-0D, VI, A
1.2.11	1.27	147-0D, VI, A
1.2.12	1.32	147-0E, VI, A
1.2.13	1	47(ЦБ) 794
1.2.14	2	47(ЦБ) 794
1.2.15	3	47(ЦБ) 794
1.2.16	4	47(ЦБ) 794
1.2.17	5	47(ЦБ) 794
1.2.18	6	47(ЦБ) 794
1.2.19	8	47(ЦБ) 794
1.2.20	9	47(ЦБ) 794
1.2.21	10	47(ЦБ) 794
1.2.22	11	47(ЦБ) 794
1.3.1	1.5	147-0D, VI, A
1.3.2	1.6	147-0D, VI, A
1.3.3	1.10	147-0D, VI, A
1.3.4	1.11	147-0D, VI, A

Продолжение

Номер нового пункта	Номер прежнего пункта	Документ или Публикация
1.3.5	1.12	147-0D, VI, A
1.3.6	1.23	147-0D, VI, A + 147-0E, VI, A
1.3.6.1—1.3.6.3	—	47(ЦБ) 945
1.3.7	1.24	147-0D, VI, A
1.3.8	1.25	147-0D, VI, A
1.3.9	1.26	147-0D, VI, A
1.3.10	1.28	147-0E, VI, A
1.3.11	1.29	147-0E, VI, A
1.3.12	1.30	147-0E, VI, A
1.3.13	1.31	147-0E, VI, A
1.3.14	7	47(ЦБ) 794
1.3.15	—	47(ЦБ) 945
1.4.1	—	47(ЦБ) 944
1.4.2	1.15	147-0D, VI, A
1.4.3	1.16	147-0D, VI, A
1.4.4	1.33	147-0E, VI, A + 47(ЦБ) 795
1.4.5—1.4.8	1.34—1.37	147-0E, VI, A
1.4.9—1.4.15	—	47(ЦБ) 875
1.4.16	1.38	147-0F, VI, A
2.1	2.1	147-0D, VI, A
2.2.1—2.2.2.15	2.2—2.2.2.15	147-0D, VI, A
2.2.2.16	2.2.2.16	147-0E, VI, A
3.1.1	1.1	147-0E, VI, D
3.1.2	1.2	147-0E, VI, D
3.1.3	1.3	147-0F, VI, D
3.1.4	1.4	147-0F, VI, D
3.1.5	1.5	147-0F, VI, D
3.1.6	1	47(ЦБ) 792
3.1.7	—	47(ЦБ) 945
3.2.1	2.1	47(ЦБ) 792
3.2.2	2.2	47(ЦБ) 792
3.2.3	2.3	47(ЦБ) 792
3.3.1—3.3.6	2.1—2.6	147-0E, VI, D
3.3.7	2.7	147-0F, VI, D
3.3.8	2.8	147-0F, VI, D
3.4.1	3.1	147-0F, VI, D
3.4.2	3.2	147-0F, VI, D
3.4.3	3.3	147-0E, VI, D
3.4.4	3.4	147-0F, VI, D
3.4.5	3.5	147-0F, VI, D
3.4.6	3.6	147-0F, VI, D
3.4.7	—	47(ЦБ) 876
3.5	4	147-0F, VI, D
4.1	1.40	147-0F, VI, D
5	—	47(ЦБ) 874
6	Новый	—
7.1—7.6	—	47(ЦБ) 793
7.7	—	47(ЦБ) 877
Глава III Р а з д е л I		
1—14, за исключением 5.1.1 Приложение	1—14 — Приложение	147-1D, VI, первый 47A(ЦБ) 121 147-1D, VI, первый

Продолжение

Номер нового пункта	Номер прежнего пункта	Документ или Публикация
Глава III Раздел II		
A:		
1—7.2.1	1—7.2.1	147-1D, VI, второй
7.2.2	7.2.2	47A(ЦБ) 104
7.3—12	7.3—12	147-1D, VI, второй
B:		
1—13	—	47A(ЦБ) 122
Глава III Раздел III		
1—8	1—8	147-1D, VI, третий
Глава IV Раздел I		
1	1.1	147-2L, VI, первый
2.1.1—2.1.7	1.1.1—1.1.7	147-2L, VI, первый
2.2.1	1.2.1	147-2L, VI, первый
2.2.2	1.2.2	147-2L, VI, первый
2.3	Новый	—
3	—	147-2L, содержание Приложение II
Глава IV Раздел II		
1—4	1—4	47A(ЦБ) 105
5	—	47A(ЦБ) 120 + 146
Глава IV Раздел III		
1—4.4	1—4.4	147-2L, VI, второй
4.5	—	47A(ЦБ) 141
4.6	—	47A(ЦБ) 123
5	5	147-2L, VI, второй
Глава V Раздел I		
1		Ссылка на 748—1, III, третий, 2
2	5	(147-4, II, второй, п. 4)
Таблица I	Таблица III	147-4, II, второй 147-4, II, второй

УДК 621.3.049.77:006.354 Группа Э00

МЕЖГОСУДАРСТВЕННЫЙ СТАНДАРТ

Приборы полупроводниковые

МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ

Часть 2

Цифровые интегральные схемы

Semiconductor devices. Integrated circuits.
Part 2. Digital integrated circuits

ГОСТ 29107—91

(МЭК 748-2—85)

МКС 31.200
ОКСТУ 6230

Дата введения 01.07.92

Глава I. ОБЩИЕ ПОЛОЖЕНИЯ

1. Введение

Настоящим стандартом следует пользоваться совместно с МЭК 747-1* и ГОСТ 29106 (МЭК 748-1), в котором приводятся все основополагающие данные:

- терминология;
- буквенные обозначения;
- основные предельно допустимые значения параметров и характеристики;
- методы измерений;
- приемка и надежность.

2. Область применения

Настоящий стандарт применяется для разработки технических условий на интегральные микросхемы, в том числе подлежащие сертификации.

Стандарт устанавливает требования для следующих классов и подклассов приборов:

- комбинаторные и последовательностные цифровые схемы;
- интегральные схемы запоминающих устройств;
- интегральные схемы микропроцессоров;
- приборы с переносом заряда.

Глава II. ТЕРМИНОЛОГИЯ И ОБОЗНАЧЕНИЯ

1. Терминология для комбинаторных и последовательностных интегральных схем

1.1. Общие термины

Пояснительное примечание. Сигнал представляет собой физическое воплощение информации. Цифровой сигнал является зависимым от времени свойством или изменением физической величины, характеризующейся конечным числом неперекрывающихся диапазонов значений. Цифровой сигнал может быть использован для передачи или обработки информации. Учитывая существующую практику, ниже

*До прямого применения стандарта МЭК в качестве государственного стандарта рассылку данного стандарта МЭК на русском языке осуществляет ВНИИ «Электронстандарт».

Издание официальное **Перепечатка воспрещена**

© Издательство стандартов, 1992
© ИПК Издательство стандартов, 2004

приводятся упрощенные определения. Что касается цифровых схем, то эта терминология не вызовет двусмысленности или неправильного толкования.

1.1.1. **Цифровой сигнал**

Изменение в зависимости от времени физической величины, которая характеризуется конечным числом неперекрывающихся диапазонов значений и используется для передачи или обработки информации.

Примечания:

1. Эта физическая величина может быть напряжением, током, полным сопротивлением и т. п.
2. Для удобства каждый диапазон значений может быть представлен одним значением, например номинальным.

1.1.2. **Двоичный сигнал**

Цифровой сигнал, характеризующийся только двумя возможными диапазонами значений.

Примечание. Для удобства каждый из диапазонов должен быть представлен одним значением, например номинальным.

1.1.3. **Диапазон низкого уровня (двоичного сигнала)**

Диапазон наименее положительных (наиболее отрицательных) уровней двоичного сигнала.

Примечание. Этот диапазон обозначается «L-диапазон» и любой уровень в данном диапазоне «L-уровень».

1.1.4. **Диапазон высокого уровня (двоичного сигнала)**

Диапазон наиболее положительных (наименее отрицательных) уровней двоичного сигнала.

Примечание. Этот диапазон обозначается «H-диапазон», а любой уровень в данном диапазоне — «H-уровень».

1.1.5. **Вывод входа**

Вывод, с помощью которого поданный на схему сигнал может изменить состояние на выходе схемы:

- либо непосредственно,
- либо косвенно, путем изменения реакции схемы на действие сигналов, поданных на другие выводы.

1.1.6. **Выход с тремя состояниями**

Выход двоичной схемы, которая является источником тока с относительно низким полным сопротивлением или элементом, поглощающим ток высокого и низкого уровней, на котором, кроме того, при определенных условиях на входе устанавливается состояние высокого полного сопротивления, близкое к состоянию разомкнутой цепи.

Примечание. В функциональных таблицах и функциональных матрицах состояние высокого полного сопротивления следует обозначать буквой Z.

1.2. Термины, относящиеся к функциям схем

1.2.1. **Состояние на входе (двоичной схемы)**

Сочетание L- и H-уровней на выводах входа в данный момент времени.

1.2.2. **Состояние на выходе (двоичной схемы)**

Сочетание L- и H-уровней на выводах выхода схемы в данный момент времени.

Примечание. В тех случаях, когда возможность неоднозначного толкования исключается, состояние на выходе может быть представлено сигналом L- или H-уровнем на определенном выходе схемы (контрольном выходе).

1.2.3. **Функциональная таблица**

Форма представления необходимых или возможных соотношений между значениями цифровых сигналов на входах и выходах цифровой схемы. Эти значения цифровых сигналов либо непосредственно представлены в электрических величинах, либо путем указания электрической сущности обозначений (например, L и H для двоичных схем).

В общем случае:

- в каждой колонке указаны значения цифровых сигналов на входе или выходе цифровой схемы;
- в каждой строке указаны комбинации значений цифровых сигналов на входе(ах) и соответствующие значения цифровых сигналов на выходе(ах);

- если значение цифрового сигнала на входе не определено, это следует отметить вопросительным знаком;
- если значение цифрового сигнала на входе не оказывает никакого влияния, его следует обозначить L/H или X.

1.2.4. **Таблица истинности** (соотношение между цифровыми переменными)

Выражение логического соотношения между одной или несколькими независимыми цифровыми переменными с помощью таблицы, которая для каждого возможного сочетания значений независимых переменных дает соответствующие значения зависимых переменных.

Примечание. Необходимо четкое разграничение между «функциональной таблицей» и «таблицей истинности», так как в зависимости от произвольного выбора соотношения между значениями цифровых переменных и значениями электрических величин одна и та же цифровая схема может выполнять несколько различных логических операций.

1.2.5. **Возбуждение**

Состояние на входе или его изменение, которое способно:
- вызвать изменение состояния на выходе схемы либо непосредственно, либо в сочетании с предварительно установленным состоянием готовности, либо
- привести схемы в состояние готовности, либо
- отменить или видоизменить уже установившееся состояние готовности.

Примечания:

1. Однократное или многократное повторение определенного состояния возбуждения необязательно должно производить одинаковый эффект.
2. В некоторых случаях возбуждение способно также поддерживать то состояние на выходе схемы, которое могло быть им вызвано.

1.2.6. **Активный уровень** (цифрового сигнала на входе последовательностной схемы)

Уровень цифрового сигнала на входе, который способен вызвать возбуждение.

1.2.7. **Активный переход** (цифрового сигнала на входе последовательностной схемы)

Переход цифрового сигнала на входе от одного уровня к другому, который способен вызвать возбуждение.

Примечание. Активный переход может также зависеть от фронтов сигнала.

1.2.8. **Стабильное состояние на выходе** (последовательностной схемы)

Состояние на выходе схемы, которое сохраняется после того, как вызвавшее его возбуждение или любое другое возбуждение, поддерживающее данное состояние, было заменено состоянием на входе, которое не является возбуждением; либо состояние на выходе схемы, которое устанавливается при отсутствии возбуждения.

Примечание. Любое кратковременное сохранение состояния на выходе схемы, обусловленное такими нежелательными явлениями, как емкость, время хранения и время распространения сигнала и т. д., не учитывается.

1.2.9. **Псевдостабильное состояние на выходе** (последовательностной схемы)

Состояние на выходе схемы, которое не сохраняется после того, как вызвавшее его возбуждение или любое другое возбуждение, подтверждающее данное состояние, было заменено состоянием на входе, которое не является возбуждением.

Примечание. Любое кратковременное сохранение состояния на выходе схемы, обусловленное такими нежелательными явлениями, как емкость, время хранения и распространения сигнала и т. д., не учитывается.

1.2.10. **Метастабильное состояние на выходе** (последовательностной схемы)

Состояние на выходе схемы, которое сохраняется только в течение ограниченного промежутка времени после подачи соответствующего возбуждения.

Примечания:

1. Продолжительность метастабильного состояния на выходе зависит от характеристик схемы. Оно может зависеть от длительности вызвавшего его возбуждения и от воздействия повторных возбуждений.
2. Любое кратковременное сохранение состояние на выходе, обусловленное такими нежелательными явлениями, как емкость, время хранения и распространения сигнала и т. д., не учитывается.

1.2.11. **Функциональная (последовательностная) матрица**

Таблица, в которой для каждого состояния на входе приведены возможные состояния на выходе и можно непосредственно найти состояние(я) на выходе, являющееся(иеся) результатом перехода из одного состояния на каждом отдельном входе в любое другое состояние на входе.

Примечание. При необходимости наряду с функциональной (последовательностной) матрицей могут быть использованы дополнительные сведения, касающиеся временных параметров (например, время перехода для входных уровней, время задержки, продолжительность состояния на входе до достижения желаемого состояния на выходе).

1.2.12. **Предварительный вход**

Вход, подачей цифрового сигнала на который можно изменить реакцию схемы на сигналы на других выводах входа, не вызывая непосредственно изменения состояния на выходе схемы.

1.2.13. **Вход сигнала разрешения**

Вход, который, будучи в активном состоянии, делает возможным начало одной или нескольких определенных операций.

Примечания:

1. Сигнал разрешения:

a) делает возможным одну или несколько операций, пока сигнал поддерживается на заданном уровне, либо

b) активизирует фиксатор состояния, позволяющий продолжать операцию после прекращения подачи сигнала разрешения.

2. «Разрешение» — это общий термин. При необходимости его можно уточнить с помощью описательных прилагательных.

1.2.14. **Вход сигнала разрешения кристалла**

Вход сигнала разрешения, который в неактивном состоянии поддерживает интегральную схему в режиме холостого хода с ограниченным потреблением мощности.

1.2.15. **Вход сигнала выбора кристалла**

Вход сигнала разрешения, который в неактивном состоянии запрещает всякий вход или выход информации на интегральную схему или от нее.

1.2.16. **Вход сигнала разрешения выхода**

Вход сигнала разрешения, который в неактивном состоянии запрещает выход информации с интегральной схемы.

Примечание. При отсутствии сигнала разрешения выходы могут находиться в состоянии низкого уровня, в состоянии высокого уровня или в состоянии высокого полного сопротивления в зависимости от типа конкретной схемы.

1.2.17. **Вход сигнала разрешения записи**

Вход, который в активном состоянии разрешает ввод информации на хранение в запоминающее устройство.

1.2.18. **Вход сигнала запрещения**

Вход, который в активном состоянии запрещает выполнение одной или нескольких определенных операций.

Примечания:

1. Это альтернативные варианты термина «вход сигнала разрешения», подчеркивающие их комплементарный или отрицательный аспект.

2. В неактивном состоянии вход сигнала разрешения запрещает или предотвращает выполнение тех операций, которые он разрешает, будучи в активном состоянии. И, наоборот, вход сигнала запрещения в неактивном состоянии позволяет выполнять операцию(и), которой(ым) он препятствует, будучи в активном состоянии.

1.2.19. **Потенциальный вход**

Вход, продолжающий сохранять активность (вызывать возбуждение) до тех пор, пока его сигнал остается на активном уровне.

1.2.20. **Импульсный вход**

Вход, который активен (вызывает возбуждение) только при одном направлении перехода, или вход, вызывающий возбуждение только в том случае, если скорость перехода от одного уровня к другому достаточно велика.

1.2.21. **Установка в заданное состояние**

(ИСО) Привести счетчик в состояние, соответствующее заданному числу.

(ИСО) Установить запоминающее устройство в заданное состояние, как правило, отличное от того, которое соответствует нулю.

Примечание. В отличие от «возврата в исходное состояние».

1.2.22. **Возврат в исходное состояние**

(1) (ИСО) Привести счетчик в состояние, соответствующее начальному заданному числу.

(2) (ИСО) Восстановить запоминающее устройство в предусмотренное исходное состояние, необязательно соответствующее нулю.

Примечание. В отличие от «установки в заданное состояние».

1.3. Типы схем

1.3.1. **Цифровая схема**

Схема, предназначенная для работы с цифровыми сигналами на входе(ах) и выходе(ах).

Примечания:

1. В данном определении понятия «входы» и «выходы» не относятся к выводам статического источника питания.

2. Некоторые цифровые схемы, например определенные типы нестабильных схем, могут не иметь входа(ов).

1.3.2. **Двоичная схема**

Цифровая схема, предназначенная для работы с двоичными сигналами.

Примечание. Пары диапазонов значений двоичных сигналов могут быть различными на разных выводах схемы.

1.3.3. **Комбинаторная (цифровая) схема**

Цифровая схема, в которой каждой возможной комбинации цифровых сигналов на входах соответствует одна, и только одна, комбинация цифровых сигналов на выходах.

1.3.4. **Последовательностная (цифровая) схема**

Цифровая схема, в которой, по крайней мере, одной комбинации цифровых сигналов на входах соответствует более одной комбинации цифровых сигналов на выходах.

Примечание. Комбинации сигналов на выходах определяются работой схемы в предшествующий период и зависят от внутренней памяти, времени задержки и т. д.

1.3.5. **Элементарная комбинаторная схема**

Двоичная комбинаторная (цифровая) схема, имеющая только один вывод выхода, в которой сигнал на выходе принимает значение, встречающееся в функциональной таблице только один раз и только в том случае, если все значения сигналов, поданных на выводы входа, находятся в пределах H- или L-диапазона.

Примечания:

1. Поскольку значение сигнала на выходе (встречающееся в функциональной таблице только один раз) может находиться в пределах H- или L-диапазона, различают четыре типа элементарных комбинаторных схем.

В зависимости от того, какие двоичные значения 0 или 1 булевой алгебры приписываются сигналам L- и H-диапазона, с помощью четырех типов элементарных комбинаторных схем можно осуществлять следующие логические операции: И, ИЛИ, НЕ—И, НЕ—ИЛИ.

2. Сложные комбинаторные схемы могут быть составлены из элементарных комбинаторных схем или элементарных комбинаторных и инвертирующих схем.

1.3.6. **Бистабильная схема**

Последовательностная схема, которая имеет два, и только два, стабильных состояния на выходе.

Примечания:

1. Схемы этого типа можно подразделить на виды по числу и типу псевдо- и метастабильных состояний на выходе схемы и числу соответствующих возбуждений, необходимых для перехода из одного устойчивого состояния на выходе в другое.

2. Стабильное состояние на выходе бистабильной схемы может быть выражено значением L- или H-уровня на эталонном выходе.

3. Термин «бистабильная схема» используется как общий термин для обозначения всех видов последовательностных схем, которые имеют два и только два стабильных состояния на выходе.

Этот термин может быть использован для обозначения любого вида или класса бистабильных схем, если его употребление не вызовет непонимания или двусмысленного толкования. В частности, сокращенный термин «бистабильная схема» часто используется для обозначения бистабильных схем, требующих только одного возбуждающего воздействия.

1.3.6.1. **Бистабильная схема, запускаемая фронтом сигнала** (активизируемая переходом)

Бистабильная схема, имеющая один или несколько входов, активизируемых переходом.

1.3.6.2. **Бистабильная схема, запускаемая импульсным сигналом**

Бистабильная схема, требующая подачи сигнала на предварительный вход до первого появления сигнала на пусковом входе и поддержания его после второго перехода на этом же входе, что приводит к изменению состояния на выходах.

Примечание. Это определение не исключает отрицательных значений минимального времени установления и/или сохранения.

1.3.6.3. **Бистабильная схема с блокировкой данных**

Бистабильная схема, требующая наличия сигналов на предварительных входах до и после перехода сигнала на пусковом входе, который не приводит к изменению состояния на выходах.

1.3.7. **Моностабильная схема**

Последовательная схема, имеющая только одно стабильное состояние на выходе.

Примечания:

1. Приведенное выше определение является наиболее общим. В настоящее время термин «моностабильная схема» предусматривает, что в дополнение к стабильному состоянию на выходе схема может иметь, по крайней мере, одно метастабильное состояние.

2. Обычно подобные схемы могут иметь одно или более метастабильных и/или псевдостабильных состояний на выходе.

1.3.8. **Схема-расширитель**

Вспомогательная схема, которая может быть использована для увеличения числа равнозначных входов соответствующей схемы без изменения ее функции.

1.3.9. **Двоичная инвертирующая схема**

Двоичная схема, имеющая только один вывод входа и один вывод выхода, в которой состояние L (H)-сигнала на входе обеспечивает получение состояния H (L)-сигнала на выходе.

1.3.10. **Система «ведущий — ведомый»**

Система двух бистабильных схем, в которой одна из них, так называемая «ведомая», воспроизводит состояние на выходе другой схемы, называемой «ведущей». Передача информации с ведущей схемы на ведомую осуществляется с помощью соответствующего сигнала.

1.3.11. **Регистр**

Система бистабильных схем, с помощью которой информация может записываться, храниться и воспроизводиться.

Примечание. Регистр может представлять собой часть другого запоминающего устройства и обладать заданной емкостью.

1.3.12. **Регистр сдвига**

Регистр, который с помощью соответствующего сигнала управления может передавать информацию в заданном порядке между последовательно расположенными бистабильными схемами.

1.3.13. **Счетчик**

Последовательная схема для хранения чисел, позволяющая увеличивать или уменьшать их на постоянное значение, включая единицу.

1.3.14. **Цифровая декодирующая интегральная схема**

Система логических элементов (или эквивалентная схема), которая избирает одно или несколько выходных каналов в зависимости от комбинации сигналов на входе.

1.3.15. **Программируемая логическая матрица**

Интегральная схема, состоящая из матрицы комбинаторных логических элементов (схем) с фиксированным межсоединением, в который после изготовления могут быть произведены соединения или разрывы с целью выполнения особых логических функций.

Примечание. Программируемая логическая матрица представляет обычно большой набор логических элементов «И», запускающих несколько элементов «ИЛИ».

1.4. Термины, относящиеся к предельно допустимым значениям параметров и характеристикам

1.4.1. **Пороговое напряжение (на входе)**

Уровень входного напряжения, при прохождении которого изменяется логическое состояние на выходе.

Примечание. Термин «гистерезис», часто используемый в формах ТУ, представляет собой разность между пороговыми напряжениями при положительном и отрицательном переходах.

$$V_{hys} = V_{IT+} - V_{IT-}$$

или

$$V_{hys} = V_{ITP} - V_{ITN}.$$

1.4.1.1. **Пороговое напряжение (на входе) при положительном переходе V_{IT+}, V_{ITP}**

Входное пороговое напряжение при возрастании входного напряжения.

Примечание. См. примечание к подпункту 1.4.1.

1.4.1.2. **Пороговое напряжение (на входе) при отрицательном переходе V_{IT-}, V_{ITN}**

Входное пороговое напряжение при снижении входного напряжения.

Примечание. См. примечание к п. 1.4.1.

1.4.2. **Коэффициент нагрузки по входу** (цифровой биполярной схемы)

Коэффициент, выражающий отношение входного тока на заданном выводе входа цифровой схемы к входному току конкретной схемы, взятой в качестве контрольной нагрузки.

Примечание. Контрольную нагрузку рекомендуется выбирать таким образом, чтобы коэффициент нагрузки по входу был целым числом.

1.4.3. **Нагрузочная способность по выходу** (цифровой биполярной схемы)

Коэффициент, выражающий отношение максимального выходного тока на заданном выводе выхода цифровой схемы к входному току конкретной схемы, взятой в качестве контрольной нагрузки.

Примечание. Контрольную нагрузку рекомендуется выбирать таким образом, чтобы нагрузочная способность по выходу выражалась целым числом.

1.4.4. **Время установления**

Интервал времени между подачей сигнала, который поддерживается на заданном выводе входа, и последующим активным переходом на другом заданном выводе входа.

Примечания:

1. Время установления измеряется между моментами, когда два сигнала достигают заданных значений в зоне перехода между двумя уровнями сигнала.
2. Время установления — это время между подачей двух сигналов; оно может быть недостаточным для получения желаемого результата. Учитывается минимальное значение, т. е. самый короткий интервал, при котором гарантируется правильная работа цифровой схемы.
3. Время установления может иметь отрицательное значение, в этом случае минимальный предел определяет самый длинный интервал (между моментом активного перехода и моментом подачи другого сигнала), при котором гарантируется правильная работа цифровой схемы.

1.4.5. **Время удержания**

Интервал времени, в течение которого сигнал удерживается на заданном выводе входа после активного перехода на другом заданном выводе входа.

Примечания:

1. Время удержания измеряется между моментами, когда величины двух сигналов достигают заданных значений в зоне перехода между двумя уровнями сигнала.
2. Время удержания — это время между подачей двух сигналов; оно может оказаться недостаточным для получения желаемого результата. Указывается минимальное значение, т. е. самый короткий интервал, при котором гарантируется правильная работа цифровой схемы.
3. Время удержания может иметь отрицательное значение; в этом случае минимальный предел определяет самый длинный интервал (между моментом активного перехода и моментом подачи другого сигнала), при котором гарантируется правильная работа цифровой схемы.

1.4.6. **Время обращения**

Интервал времени между окончанием одного входного импульса и началом следующего входного импульса, поданный на один и тот же вывод входа.

Примечания:

1. Время обращения измеряется между моментами, когда сигнал на входе достигает заданных значений в зоне перехода между двумя уровнями сигнала.

2. Время обращения — это время между двумя импульсами; оно может быть недостаточным для их распознавания. Указывается минимальное значение, т. е. самый короткий интервал, при котором гарантируется правильная работа цифровой схемы.

1.4.7. **Время задержки переключения схемы из состояния высокого уровня в состояние низкого уровня (и наоборот)**

Интервал времени между заданными контрольными точками на входном и выходном импульсах при переключении выхода в состояние низкого (высокого) уровня и при использовании определенных типовых устройств в качестве схем управления и нагрузки.

Примечания:

1. В некоторых случаях с целью испытания схемы управления и нагрузки могут быть заменены эквивалентными схемами, которые должны быть оговорены.

2. В качестве заданного контрольного уровня следует брать среднее значение между верхним пределом диапазона значений низкого уровня на входе и нижним пределом диапазона значений высокого уровня на входе.

1.4.8. **Время перехода схемы из состояния высокого уровня в состояние низкого уровня** (и наоборот)

Интервал времени между заданными контрольными точками по фронту выходного импульса при переходе выхода в состояние низкого (высокого) уровня и при подаче заданного входного сигнала через определенную цепь и подключении к выходу другой заданной цепи нагрузки.

1.4.9. **Время разрешения**

Интервал времени между заданной точкой на переходной характеристике сигнала разрешения и заданной точкой на характеристике выходного сигнала, означающий начало предусмотренной операции.

1.4.10. **Время запрещения**

Интервал времени между заданной точкой на переходной характеристике сигнала запрещения и заданной точкой на характеристике выходного сигнала, означающий окончание выполняемой операции.

1.4.11. **Время разрешения на выходе** (для выхода с тремя состояниями)

Интервал времени между заданными контрольными точками на характеристиках входного и выходного напряжения при переходе выхода с тремя состояниями от состояния высокого полного сопротивления (схема выключена) к одному из определенных активных уровней (высокому или низкому).

1.4.12. **Время запрещения на выходе** (для выхода с тремя состояниями)

Интервал времени между заданными контрольными точками на характеристиках входного и выходного напряжений при переходе выхода с тремя состояниями от одного из определенных активных уровней (высокого или низкого) к состоянию высокого полного сопротивления.

1.4.13. **Длительность (ширина) импульса**

Интервал времени между заданными контрольными точками по фронтам импульса.

1.4.14. **Время сохранения**

Интервал времени, в течение которого выходной сигнал является достоверным или в течение которого входной сигнал должен оставаться достоверным.

1.4.15. **Время сохранения информации на выходе**

Интервал времени, в течение которого сохраняется достоверная информация на выходе после изменения условий на входе, которые могут вызвать в конце данного интервала изменение информации на выходе.

1.4.16. **Эквивалентная входная (выходная) емкость** (двоичной схемы)

Емкость дискретного конденсатора, которая вызывает такое же изменение цифрового сигнала, что и емкостный компонент входного (выходного) полного сопротивления двоичной схемы.

2. Примеры

2.1. Эквивалентные комбинаторные схемы

2.1.1. Типы элементарных комбинированных схем и их функциональные таблицы.

a) Схема L-И, H-ИЛИ

Входы	Выход
A B C . . .	Q
L L L . . . L . . .	L
Все сочетания с H . . .	H

b) Схема L-И—НЕ, H-ИЛИ—НЕ

Входы	Выход
A B C . . .	Q
L L L . . . L . . .	H
Все сочетания с H . . .	L

c) Схема H-И, L-ИЛИ

Входы	Выход
A B C . . .	Q
H H H . . . H . . .	H
Все сочетания с L . . .	L

d) Схема H-И—НЕ, L-ИЛИ—НЕ

Входы	Выход
A B C . . .	Q
H H H . . . H . . .	L
Все сочетания с L . . .	H

e) Двоичный инвертор

Вход	Выход
L . . .	H
H . . .	L

2.1.2. Выполнение логических операций элементарными комбинаторными схемами (для двух возможных обозначений L- и H-сигналов через двоичные значения 0 и 1 булевой алгебры)

Схема		Обозначение	
Тип	Название	L ≙ 1 H ≙ 0	L ≙ 0 H ≙ 1
a	L-И, H-ИЛИ	И	ИЛИ
b	L-И—НЕ, H-ИЛИ—НЕ	И—НЕ	ИЛИ—НЕ
c	L-ИЛИ, H-И	ИЛИ	И
d	L-ИЛИ—НЕ, H-И—НЕ	ИЛИ—НЕ	И—НЕ

2.2. Принцип описания бистабильных и подобных или последовательностных цифровых схем, показанный на примерах с применением буквенных обозначений

Приводятся два различных способа представления функциональных (последовательностных) матриц.

2.2.1. *Вводная часть*

2.2.1.1. Если поданный на вывод входа сигнал активен на H-уровне или в момент перехода от L-уровня к H-уровню, то этот вход обозначается буквой без надстрочной черты.

Примеры: R, S, J . . .

Если поданный на вывод входа сигнал активен на L-уровне (т.е. НЕ НА H-УРОВНЕ) или он активен в момент перехода от H-уровня к L-уровню (т. е. НЕ ВО ВРЕМЯ ПЕРЕХОДА ОТ L-УРОВНЯ К H-УРОВНЮ), то этот вход обозначается буквой с надстрочной чертой.

Примеры: $\overline{R}$, $\overline{S}$, $\overline{J}$.

В том случае, если схема имеет как импульсный, так и потенциальный входы, во избежание противоречий предпочтение при обозначении следует отдавать импульсному входу.

2.2.1.2. Выводы выхода бистабильной схемы обозначаются буквами Q и Q*, причем Q принят в качестве контрольного вывода выхода.

2.2.1.3. В двух стабильных состояниях уровня на выводах Q и Q* бистабильной схемы обычно являются взаимодополняющими.

Псевдостабильное состояние на выходе обозначается буквами H или L или сочетанием этих букв, проставляемых в скобках после букв RS.

Если при псевдостабильном состоянии на выходе уровни сигнала на выводах Q и Q* являются взаимодополняющими, в обозначении используются обе буквы H и L, причем первая из них обозначает уровень сигнала на выходе Q.

Если при псевдостабильном состоянии на выходе уровня сигнала на выводах Q и Q* идентичны, для их обозначения используется только одна буква.

Примеры: RS(H), RS(L), RS(HL), RS(LH).

Скобки и буквы, заключенные в них, могут быть опущены, если в них нет необходимости.

2.2.1.4. Все прочие типы схем RS, R_GS_G, JK, J_TK_T и т. д. могут быть описаны аналогично приводимым ниже примерам.

2.2.2. *Схемы*

2.2.2.1. RS(L) схема

Схема с двумя потенциальными входами R и S. Сигнал на любом входе может быть активным только в состоянии высокого уровня (H-уровня).

Состояние на входе (R, S) = (L, H) вызывает на входе состояние (Q, Q*) = (H, L). Переход сигнала на входе S к низкому уровню (L-уровню) не оказывает влияния на состояние на выходе схемы.

Состояние на входе (R, S) = (H, L) вызывает на выходе состояние (Q, Q*) = (L, H). Переход сигнала на входе R к низкому уровню (L-уровню) не оказывает влияния на состояние на выходе схемы.

Состояние на входе (R, S) = (H, H) вызывает псевдостабильное состояние на выходе (Q, Q*) = = (L, L). Одновременный переход сигналов на обоих входах от высокого уровня (H-уровня) к низкому уровню (L-уровню) вызывает непредвиденное стабильное состояние на выходе схемы.

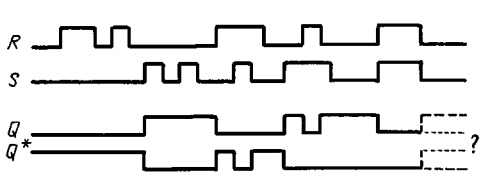
Примечание. В некоторых случаях состояние на входе (R, S) = (H, H) недопустимо по техническим причинам.

Функциональные (последовательностные) матрицы

R	L	H			
S	L	H	L	Q	Q*
	①	①	3 2	H	L
	②	1	3 ②	L	H
	?	1	③ 2	L	L

R	L	H			
S	L	H	L	Q	Q*
				H	L
				L	H
	?			L	L

Временна́я диаграмма



Черт. 1

2.2.2.2. $\overline{R}\,\overline{S}$ (H)-схема

Схема с двумя потенциальными входами $\overline{R}$ и $\overline{S}$. Сигнал на любом входе может быть активным только в состоянии низкого уровня (L-уровня).

Состояние на входе ($\overline{R}$, $\overline{S}$) = (H, L) вызывает на выходе состояние (Q, Q*) = (H, L). Переход сигнала на входе S к высокому уровню (H-уровню) не оказывает влияния на состояние схемы.

Состояние на входе (R, S) = (L, H) вызывает состояние на выходе (Q, Q*) = (L, H). Переход сигнала на входе к высокому уровню (H-уровню) не оказывает влияния на состояние схемы.

Состояние на входе (R, S) = (L, L) вызывает псевдостабильное состояние на выходе (Q, Q*) = = (H, H). Одновременный переход сигналов на обоих входах от низкого уровня (L-уровня) к высокому уровню (H-уровню) вызывает непредвиденное стабильное состояние на выходе схемы.

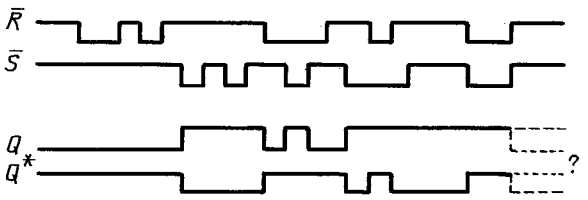
Примечание. В некоторых случаях состояние на входе ($\overline{R}$, $\overline{S}$) = (L, L) недопустимо по техническим причинам.

Функциональные (последовательностные) матрицы

$\overline{R}$	L	H		
$\overline{S}$	L	H	L	Q	Q*
	3	2	①	①	H	L
	3	②	②	1	L	H
	③	2	?	1	H	H

$\overline{R}$	L	H		
$\overline{S}$	L	H	L	Q	Q*
				H	L
				L	H
		?		H	H

Временна́я диаграмма



Черт. 2

2.2.2.3. T-схема

Схема с одним импульсным входом T.

Переход сигнала на входе от низкого уровня (L-уровня) к высокому уровню (H-уровню) вызывает изменение состояния на выходе схемы.

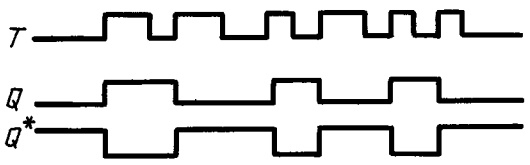
Переход сигнала на входе от высокого уровня (H-уровня) к низкому уровню (L-уровню) не оказывает влияния на состояние на выходе схемы.

Функциональные (последовательностные) матрицы

T	L	H	Q	Q*
	①	2	L	H
	3	②	H	L
	③	4	H	L
	1	④	L	H

T	L	H	Q	Q*
			L	H
			H	L
			H	L
			L	H

Временна́я диаграмма



Черт. 3

2.2.2.4. $\overline{T}$-схема

Схема с одним импульсным входом $\overline{T}$.

При переходе подаваемого на вход T сигнала от высокого уровня (H-уровня) к низкому уровню (L-уровню) происходит изменение состояния на выходе схемы.

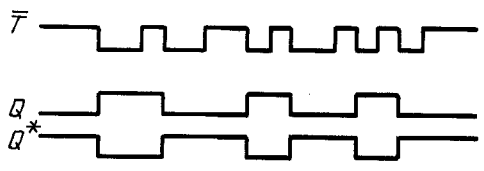
Переход входного сигнала от низкого уровня (L-уровня) к высокому уровню (H-уровню) не оказывает влияния на состояние на выходе схемы.

Функциональные (последовательностные) матрицы

$\overline{T}$	L	H	Q	Q*
	2	①	L	H
	②	3	H	L
	4	③	H	L
	④	1	L	H

$\overline{T}$	L	H	Q	Q*
			L	H
			H	L
			H	L
			L	H

Временна́я диаграмма



Черт. 4

2.2.2.5. T_G-схема (общее определение)

Схема с одним импульсным входом Т и одним потенциальным входом G.

Если на вход G подан сигнал высокого уровня (Н-уровня), схема функционирует как Т-схема.

Если на вход G подан сигнал низкого уровня (L-уровня), сигнал на входе Т не оказывает влияния на состояние на выходе схемы.

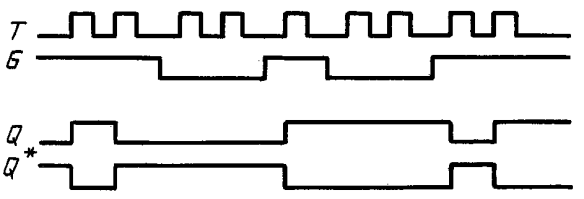
Одновременный переход сигналов на обоих входах от низкого уровня (L-уровня) к высокому уровню (Н-уровню) на входе Т и любой переход как от низкого уровня к высокому, так и наоборот на входе G вызывает непредвиденное состояние на выходе схемы.

Функциональные (последовательностные) матрицы

Б	L	H			
Т	L	H	L	Q	Q*
	①	3	?	2	L	H
	1	?	4	②	L	H
	1	③	③	2	L	H
	6	④	④	5	H	L
	6	?	3	⑤	H	L
	⑥	4	?	5	H	L

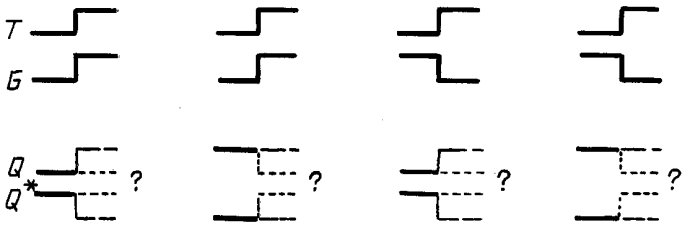
Б	L	H			
Т	L	H	L	Q	Q*
			?	L	H
		?		L	H
				L	H
				H	L
		?		H	L
			?	H	L

Временна́я диаграмма



Черт. 5

Временна́я диаграмма для общего случая T_G-схемы (продолжение)



Функциональные (последовательностные) матрицы T_G-схемы с задержкой по входу Т по отношению ко входу G

Б	L	H	L/H		
Т	H		L	Q	Q*
	2	3	①	L	H
	②	②	1	L	H
	③	③	4	H	L
	3	2	④	H	L

Б	L	H	L/H		
Т	H		L	Q	Q*
				L	H
				L	H
				H	L
				H	L

Функциональные (последовательностные) матрицы T_G-схемы с задержкой по входу G по отношению ко входу Т

Б	L	L/H	H		
Т	L	H	L	Q	Q*
	①	①	2	L	H
	1	3	②	L	H
	③	③	4	H	L
	3	1	④	H	L

Б	L	L/H	H		
Т	L	H	L	Q	Q*
				L	H
				L	H
				H	L
				H	L

Черт. 6

2.2.2.6. JK-схема (с импульсными входами)

Схема с двумя импульсными входами J и K, которые активны в момент перехода от низкого уровня (L-уровня) к высокому уровню (Н-уровню).

При переходе подаваемого на вход K сигнала от низкого уровня (L-уровня) к высокому (Н-уровню) на выходе схемы устанавливается состояние (Q, Q*) = (H, L). Переход сигнала на входе Q к низкому уровню (L-уровню) не оказывает влияния на состояние на выходе схемы.

При переходе подаваемого на вход J сигнала от низкого уровня (L-уровня) к высокому

(H-уровню) на выходе схемы устанавливается состояние (Q, Q*) = (L, H). Переход сигнала на входе к низкому уровню (L-уровню) не оказывает влияния на состояние на выходе схемы.

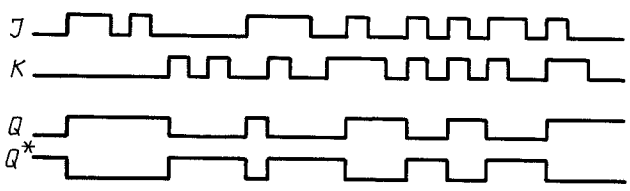
Одновременный переход сигналов на обоих входах от низкого (L-уровня) к высокому уровню (H-уровню) изменяет состояние на выходе схемы. Переход любого или обоих входных сигналов к низкому уровню (L-уровню) не оказывает влияния на состояние на выходе схемы.

Функциональные (последовательностные) матрицы

K	L	H			
J	L	H	L	Q	Q*
	①	4	3	①	L	H
	1	②	②	1	L	H
	4	4	③	③	H	L
	④	④	2	1	H	L

K	L	H			
J	L	H	L	Q	Q*
				L	H
				L	H
				H	L
				H	L

Временна́я диаграмма



Черт. 7

2.2.2.7. $\overline{J}\,\overline{K}$-схемы (с импульсными входами)

Описание аналогично приведенному в п. 2.2.2.6, но входы активны в момент перехода от высокого уровня (H-уровня) к низкому (L-уровню).

2.2.2.8. D_G-схема

Схема с двумя потенциальными входами D и G.

Пока на вход G подается сигнал высокого уровня (H-уровня), на контрольном входе Q возникает сигнал того же уровня, что и на входе D.

При переходе сигнала на входе G от высокого уровня (H-уровня) к низкому (L-уровню) состояние на выходе схемы не изменяется. Пока на вход G подается сигнал низкого уровня (L-уровня), сигнал на входе D не оказывает влияния на состояние на выходе схемы.

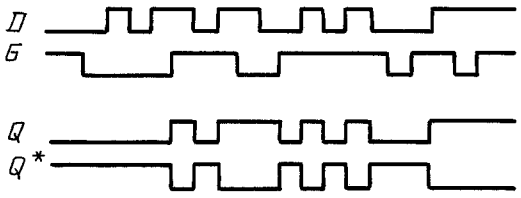
Одновременный переход сигналов на обоих входах (от высокого уровня (H-уровня) к низкому (L-уровню) на входе G и любой переход как от высокого уровня к низкому, так и наоборот на входе D) вызывает непредвиденное состояние на выходе схемы.

Функциональные (последовательностные) матрицы (данные матрицы справедливы только для случая, когда вход D имеет задержку по отношению ко входу G)

G	L	H			
D	L/H	H	L	Q	Q*
	①	2	①	L	H
	②	②	1	H	L

G	L	H			
D	L/H	H	L	Q	Q*
				L	H
				H	L

Временна́я диаграмма



Черт. 8

2.2.2.9. $D_{\overline{G}}$-схема

Схема с двумя потенциальными входами D и G.

Пока на вход G подается сигнал низкого уровня (L-уровня), на контрольном выходе Q возникает сигнал того же уровня, что и на входе D.

При переходе сигнала на входе G от низкого уровня (L-уровня) к высокому (H-уровню) состояние на выходе схемы не изменяется.

Пока на вход G подается сигнал высокого уровня (H-уровня), сигнал на входе D не влияет на состояние схемы.

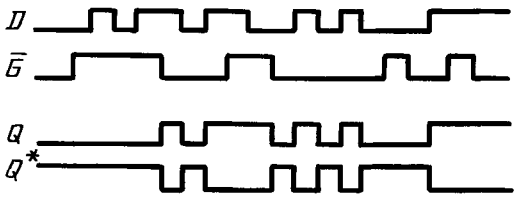
Одновременный переход сигналов на обоих входах (на входе G от низкого уровня (L-уровня) к высокому (H-уровню); на входе D как от низкого уровня к высокому, так и наоборот) вызывает непредвиденное состояние на выходе схемы.

Функциональные (последовательностные) матрицы (данные матрицы справедливы только в тех случаях, когда вход D имеет задержку по отношению ко входу G)

$\overline{G}$	L	H		
D	L	H	L/H	Q	Q*
	①	2	①	L	H
	1	②	②	H	L

$\overline{G}$	L	H		
D	L	H	L/H	Q	Q*
				L	H
				H	L

Временна́я диаграмма



Черт. 9

2.2.2.10. D_T-схема

Схема с одним потенциальным входом D и одним импульсным входом T.

При переходе сигнала на входе T от низкого уровня (L-уровня) к высокому (H-уровню) на контрольном выходе Q появляется сигнал того же уровня, что и сигнал на входе D.

При переходе сигнала на входе T от высокого уровня (H-уровня) к низкому (L-уровню) состояние на выходе схемы не изменяется.

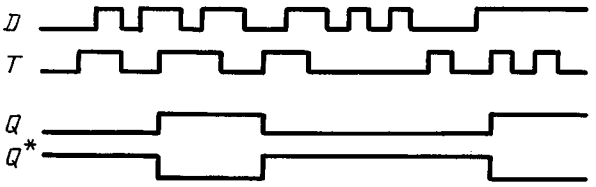
Пока на входе T сохраняется сигнал низкого (L-уровня) или высокого уровня (H-уровня), сигнал на входе D не оказывает влияния на состояние схемы.

Функциональные (последовательностные) матрицы (данные матрицы справедливы только в том случае, если вход D имеет задержку по отношению ко входу T)

T	L	H		
D	L	H	L/H	Q	Q*
	①	2	①	L	H
	1	②	3	L	H
	4	③	③	H	L
	④	3	1	H	L

T	L	H		
D	L	H	L/H	Q	Q*
				L	H
				L	H
				H	L
				H	L

Временна́я диаграмма



Черт. 10

2.2.2.11. $D_{\overline{T}}$-схема

Схема с одним потенциальным входом D и одним импульсным входом $\overline{T}$.

При переходе сигнала на входе $\overline{T}$ от высокого уровня (H-уровня) к низкому (L-уровню) на контрольном выходе Q появляется сигнал того же уровня, что и сигнал на входе D.

При переходе сигнала на входе T от низкого уровня (L-уровня) к высокому (H-уровню) состояние на выходе схемы не изменяется.

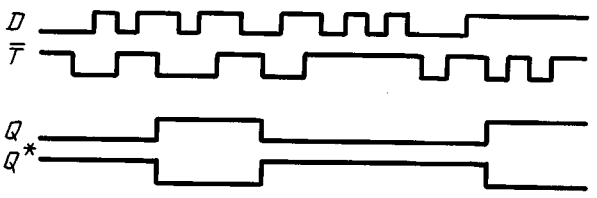
Пока на входе T сохраняется сигнал низкого уровня (L-уровня) или сигнал высокого уровня (H-уровня), сигнал на входе D не оказывает влияния на состояние схемы.

Функциональные (последовательностные) матрицы (данные матрицы справедливы только в том случае, если вход D имеет задержку по отношению ко входу T)

$\overline{T}$	L	H		
D	L/H	H	L	Q	Q*
	①	2	①	L	H
	3	②	1	L	H
	③	③	4	H	L
	1	3	④	H	L

$\overline{T}$	L	H		
D	L/H	H	L	Q	Q*
				L	H
				L	H
				H	L
				H	L

Временна́я диаграмма



Черт. 11

2.2.2.12. R_GS_G(L)-схема

Схема с тремя потенциальными входами R, S и G, для которых активным является высокий уровень (H-уровень).

Пока на вход G подается сигнал высокого уровня (H-уровня), схема работает как RS(L)-схема. При переходе сигнала на входе G от высокого уровня (H-уровня) к низкому (L-уровню) состояние на выходе схемы не изменяется при условии, что оно не является псевдостабильным.

При псевдостабильном состоянии на выходе схемы, т. к. при (Q, Q*) = (L, L) переход сигнала на входе G от высокого уровня (H-уровня) к низкому (L-уровню) создает непредвиденное состояние на выходе схемы.

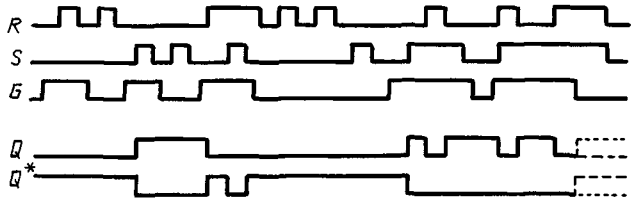
Пока на вход G подается сигнал низкого уровня (L-уровня), сигналы на входах R и S не оказывают влияния на состояние схемы.

Функциональные (последовательностные) матрицы

G	L				H					
R	L		H				L			
S	L	H	L	H	L	H	L	H	Q	Q*
	①	2	2	①	①	5	4	①	L	H
	1	②	②	1	1	5	4	?	L	H
	4	4	③	③	1	5	4	?	H	L
	④	④	3	3	1	5	④	④	H	L
	?	?	?	?	1	⑤	4	?	L	L

G	L				H					
R	L		H				L			
S	L	H	L	H	L	H	L	H	Q	Q*
									L	H
								?	L	H
								?	H	L
									H	L
	?	?	?	?				?	L	L

Временна́я диаграмма



Черт. 12

2.2.2.13. R_GS_G(L), $\overline{R}_G\overline{S}_G$(H) и $\overline{R}\,\overline{G}\,\overline{S_G}$ (H)-схемы

Описания этих схем аналогичны описанию, приведенному в п. 2.2.2.12.

2.2.2.14. J_TK_T-схема

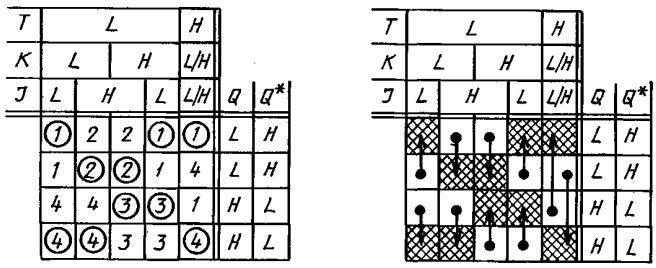
Схема с двумя потенциальными входами J и K и одним импульсным входом T.

При переходе сигнала на входе T от низкого уровня (L-уровня) к высокому (H-уровню) состояние на выходе схемы, соответствующее уровням сигналов на входах J и K, создает следующие состояния на выходе схемы:

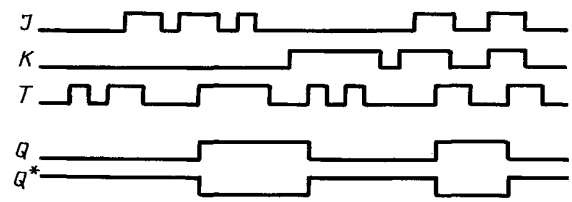
- для состояния на входе (J, K) = (L, H) — состояние на выходе (Q, Q*) = (L, H);
- для состояния на входе (J, K) = (H, L) — состояние на выходе (Q, Q*) = (H, L);
- для состояния на входе (J, K) = (H, H) — состояние на выходе изменяется;
- для состояния на входе (J, K) = (L, L)— состояние на выходе остается без изменения.

Переход сигнала на входе T от высокого уровня (H-уровня) к низкому уровню (L-уровню) не оказывает влияния на состояние схемы. Если на вход T подается сигнал высокого (H-уровня) или низкого уровня (L-уровня), сигналы на входах J и K не влияют на состояние схемы.

Функциональные (последовательностные) матрицы (данные матрицы справедливы только в тех случаях, когда входы J и K имеют задержку по отношению ко входу T)



Временна́я диаграмма



Черт. 13

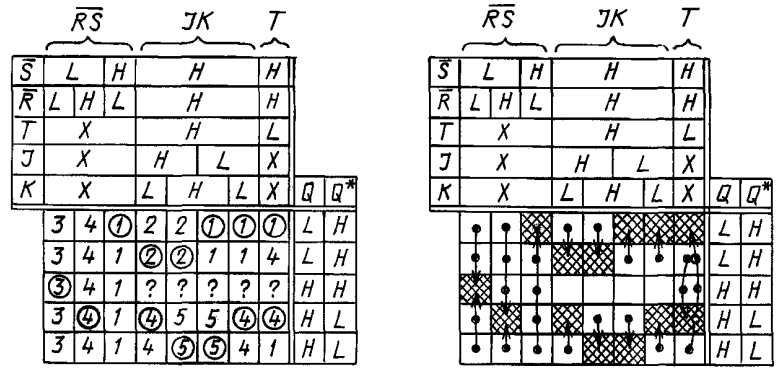
Примечание. Определения других типов J_TK_T-схем находятся на рассмотрении.

2.2.2.15. $J_{\overline{T}}K_{\overline{T}}$, $\overline{J}_T\overline{K}_T$ и $J_{\overline{T}}\overline{K}_{\overline{T}}$-схемы

Описания этих схем аналогичны описанию, приведенному в п. 2.2.2.14.

2.2.2.16. R S (H)$J_{\overline{T}}K_{\overline{T}}$-схема

Функциональные (последовательностные) матрицы



3. Терминология для интегральных схем и запоминающих устройств (ЗУ)

3.1. Общие термины

3.1.1. **Ячейки памяти (или элемент памяти)**

Наименьшая секция ЗУ, в которую вводится или может вводиться элемент информации, в которой данная информация хранится или может храниться и из которой она может быть считана.

3.1.2. **Запоминающее устройство**

Интегральная схема, состоящая из ячеек памяти (элементов памяти) и обычно включающая в себя соединенные с нею схемы, выполняющие функции выборки адреса, усиления и т. д.

3.1.3. **Зона хранения информации**

Секция ЗУ, состоящая из одной или нескольких ячеек памяти и являющаяся наименьшей частью ЗУ, из которой может производиться выборка.

Примечание. Содержание зоны хранения информации обычно называют «слово».

3.1.4. **Адрес**

Набор битов, которыми определяется определенная зона хранения информации или соответствующие электрические сигналы, подаваемые на входы для выборки определенной зоны хранения.

3.1.5. **Разрушающее считывание**

Процесс считывания, при котором содержащаяся в зоне хранения информация не сохраняется.

3.1.6. **Блок**

Постоянный диапазон адресов запоминающего устройства.

Примечание. Число адресов, входящих в диапазон, часто равно 2^n.

3.1.7. **Стирание**

Изъятие информации из запоминающего устройства.

3.2. Общие термины, относящиеся к функционированию и организации памяти

3.2.1. *Организация хранения информации*

3.2.1.1. **Организация на основе бита**

Размещение, при котором каждая зона хранения состоит из одной ячейки памяти.

3.2.1.2. **Организация на основе слова**

Разрешение, при котором каждая зона хранения состоит из определенного числа ячеек памяти, формирующих слово.

3.2.1.3. **Организация на основе блока**

Размещение, при котором зоны хранения образуют блок.

Примечание. Каждая зона хранения блока может состоять из разного числа ячеек памяти.

3.2.2. *Представление информации*

3.2.2.1. **Параллельное представление информации**

Одновременная передача нескольких битов данных на отдельные каналы или шины.

3.2.2.2. **Последовательное представление информации**

Передача нескольких битов данных последовательно на один канал или шину.

3.2.3. *Способ адресации*

3.2.3.1. **Параллельная адресация**

Выборка зоны хранения путем одновременного представления каждого бита адреса.

3.2.3.2. **Последовательная адресация**

Выборка зоны хранения путем представления последовательно каждого бита адреса.

3.2.3.3. **Мультиплексная адресация, последовательно-параллельная адресация**

Выборка зоны хранения путем представления нескольких групп битов, которые вместе составляют адрес, причем биты каждой группы при этом представлены параллельно, а сами группы — последовательно.

3.3. Типы запоминающих устройств

3.3.1. **Постоянное запоминающее устройство (ПЗУ)**

Устройство, содержимое которого предназначено только для считывания и не должно изменяться в условиях нормальной работы.

Примечание. Если не оговорено иное, термин «постоянное запоминающее устройство» предполагает, что содержимое ЗУ определяется его конструкцией и остается постоянным.

3.3.1.1. **Постоянное запоминающее устройство с заданной программой**

ПЗУ, в котором содержимое каждой ячейки (элемента) определяется в процессе изготовления и впоследствии остается неизменным.

a) ПЗУ с масочным программированием

ПЗУ с заданной программой, в котором содержимое каждой ячейки (элемента) определяется в процессе изготовления с помощью маски.

3.3.1.2. **Постоянное запоминающее устройство, программируемое пользователем ПЗУ**, содержимое каждой ячейки (элемента) которого после изготовления может изменяться.

a) Программируемое постоянное запоминающее устройство (ППЗУ)

ПЗУ, программируемое пользователем, содержимое каждой ячейки (элемента) которого может изменяться только один раз.

b) Перепрограммируемое постоянное запоминающее устройство

ПЗУ, программируемое пользователем, содержимое каждой ячейки (элемента) которого может изменяться более одного раза.

3.3.2. **Оперативное запоминающее устройство (ОЗУ)**

ЗУ, в котором выборка каждой ячейки (элемента) может быть произведена с помощью соответствующих электрических сигналов, подаваемых на вход, а хранимая информация может:

a) либо считываться на соответствующих выходах;

b) либо изменяться другими соответствующими электрическими сигналами, подаваемыми на вход.

3.3.3. **Запоминающее устройство с произвольной выборкой (ЗУПВ)**

ЗУ, которое обеспечивает доступ к любой зоне в любой заданной последовательности.

Примечание. Этот термин обычно относится к оперативным запоминающим устройствам, но может быть также применен и к постоянным запоминающим устройствам.

3.3.4. **Статическое оперативное запоминающее устройство**

ЗУ, в котором информация остается неизменной при отсутствии сигналов управления.

Примечания:

1. Слово «оперативное» может быть опущено, если это не приведет к двусмысленному толкованию.
2. В статическом ЗУ могут быть использованы динамические схемы адресации и/или считывания.

3.3.5. **Динамическое оперативное запоминающее устройство**

ЗУ, в котором для хранения информации необходима периодическая подача на ячейки (элементы) сигналов управления.

Примечания:

1. Слово «оперативное» может быть опущено, если это не приведет к двусмысленному толкованию.
2. Подобная периодическая подача сигналов управления обычно называется регенерацией.
3. В динамическом ЗУ могут использоваться статические схемы адресации и/или считывания.
4. Данное определение справедливо как в случае образования сигналов управления внутри ЗУ, так и вне его.

3.3.6. **Запоминающее устройство с разрушением данных**

ЗУ, в котором при отключении источников питания происходит разрушение содержащейся в нем информации.

3.3.7. **Запоминающее устройство с последовательной выборкой**

ЗУ, в котором выборка зон хранения может быть произведена только в заданной последовательности.

3.3.8. **Запоминающее устройство с адресацией содержания (ассоциативное ЗУ)**

ЗУ, из которого считывается вся информация, содержащаяся в зоне хранения, если часть ее совпадает с информацией, посредством которой производится адресация.

Примечание. Если совпадение происходит в нескольких зонах хранения, тогда обычно считывается информация из зоны хранения с наименьшим значением адреса.

3.4. Термины, относящиеся к предельно допустимым значениям параметров и характеристикам

3.4.1. **Цикл**

Последовательность операций, необходимых для осуществления одной из функций ЗУ.

Различают четыре возможных цикла:

a) считывание;

b) запись;

c) считывание—запись;

d) запись—считывание.

3.4.2. **Время цикла** (см. примечания 1, 2 и 3)

Интервал времени, необходимый для выполнения одного цикла, т. е. интервал времени между началом цикла и его окончанием.

a) **Время цикла считывания**

Интервал времени между началом и окончанием цикла считывания.

b) **Время цикла записи**

Интервал времени между началом и окончанием цикла записи.

c) **Время цикла считывание—запись**

Интервал времени между началом и окончанием цикла, в процессе которого осуществляется считывание и ввод новых данных.

d) **Время цикла запись—считывание**

Интервал времени между началом и окончанием цикла, в процессе которого осуществляется ввод, а затем считывание данных.

Примечания:

2. Термин «цикл считывание—переход—запись» иногда также используется вместо термина «цикл считывание—запись». Одно такое употребление не рекомендуется, так как термин «считывание—переход—запись» используется в другом контексте для указания того, что информация выбрана, обработана и вновь введена в ЗУ.

2. Эти параметры являются фактическими временными интервалами между двумя импульсами; они могут быть недостаточными для завершения операций ЗУ. В каждом случае оговаривается минимальное значение, т. е. самый короткий интервал времени, в течение которого ЗУ правильно выполнит соответствующую(ие) функцию(ии).

3. Под термином «окончание цикла» следует понимать момент, в который может начаться любой последующий цикл при нормальной работе ЗУ.

4. Цикл всегда выполняется для определенного адреса.

3.4.3. **Время восстановления сигнала записи** (см. примечание 1 к п. 3.4.2)

Интервал времени между окончанием сигнала записи и началом нового цикла. Этот интервал необходим для восстановления нормальной работы ЗУ после операции записи.

3.4.4. **Время восстановления сигнала считывания**

Интервал времени, необходимый для переключения ЗУ из режима записи в режим считывания и для получения сигналов достоверной информации на выходе.

3.4.5. **Время выборки**

Интервал времени между подачей на вход заданного импульса и получением сигналов достоверной информации на выходе при наличии всех других необходимых входных сигналов.

Определение времени выборки может быть дано лишь относительно сигнала на выходе (операция считывания).

Примечание. Примеры различного времени выборки:

время выборки адреса — время между адресом на входе и информацией на выходе;

время выборки разрешения — время между разрешением на входе и информацией на выходе;

время выборки считывания — время между считыванием на входе и информацией на выходе.

Обычно для каждого времени выборки пользуются двумя значениями в зависимости от перехода выходного сигнала к высокому или низкому уровню.

3.4.6. **Время регенерации**

Интервал времени между началом последовательных сигналов, предназначенных для восстановления уровня в ячейке динамического ЗУ до его первоначального значения.

Примечание. Время регенерации — это фактическое время между двумя операциями регенерации; оно может быть недостаточным, чтобы предохранить хранящуюся информацию от разрушения. Оговаривается, что максимальное значение соответствует самому длинному интервалу времени, в течение которого гарантируется правильная работа ЗУ.

3.4.7. **Время предзаряда (динамического ЗУ)**

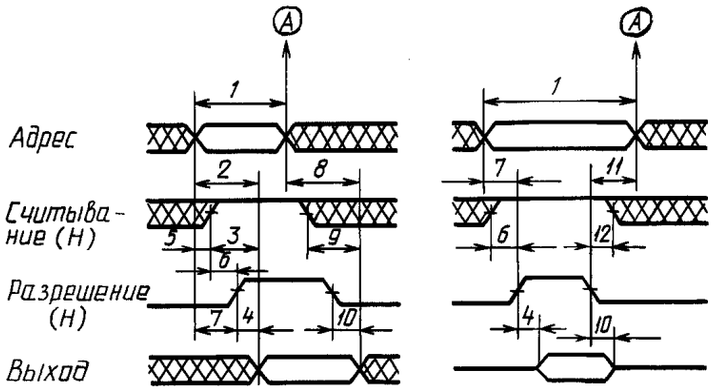
Интервал времени между заданными переходами на одном или нескольких входах, необходимый для того, чтобы зарядить или разрядить внутренние узлы схемы до заданных уровней напряжения перед началом нового цикла.

Примечание. Определение относится к действительному интервалу времени предзаряда, определяемому системой, в которой должен работать прибор. Минимальное значение соответствует самому короткому интервалу времени, в течение которого гарантируется правильная работа ЗУ.

3.5. Типовые временны́е диаграммы для статического ОЗУ

Примечание. Для иллюстрации определений к понятию «время цикла» (приведенных в п. 3.4.2) приведены четыре режима работы для четырех временны́х диаграмм. Эти диаграммы даны лишь в качестве примеров для статических ЗУ и не представляют какое-либо конкретное ЗУ. Диаграммы не предназначены для определения точных точек на графе сигналов, между которыми измеряются различные временны́е интервалы. Подобные точки должны быть приведены в ТУ на конкретную интегральную схему. На диаграммах приведены также некоторые дополнительные термины с целью пояснения, поскольку в настоящее время для них не существует официально принятых названий или определений.

Цикл считывания





{ вход: безразлично;
выход: неизвестен или изменяется.

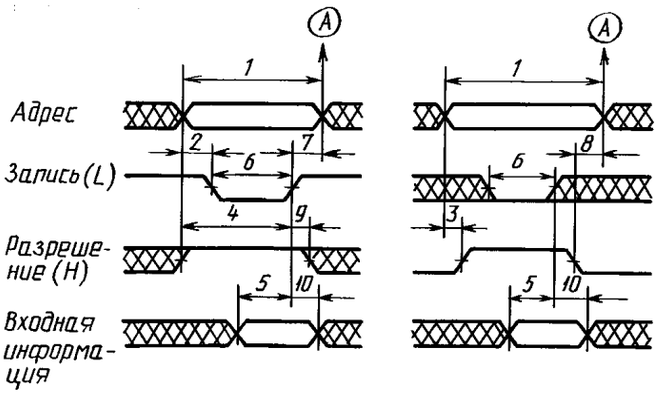
Типовые временны́е диаграммы:

1 — время цикла считывания; *2* — время выборки адреса; *3* — время выборки считывания; *4* — время выборки разрешения; *5* — время установления сигнала адреса до сигнала считывания; *6* — время установления сигнала считывания до сигнала разрешения; *7* — время установления сигнала адреса до сигнала разрешения; *8* — время сохранения информации на выходе после сигналов адреса; *9* — время сохранения информации на выходе после сигнала считывания; *10* — время сохранения информации на выходе после сигнала разрешения; *11* — время удержания сигнала адреса после сигнала разрешения; *12* — время удержания сигнала считывания после сигнала разрешения

Черт. 14

Точка *A* соответствует самому раннему моменту, в который может начаться следующий цикл.
Активные уровни на входах считывания и разрешения обозначены буквами в скобках (H или L).

Цикл записи





{ вход: безразлично;
выход: неизвестен или изменяется.

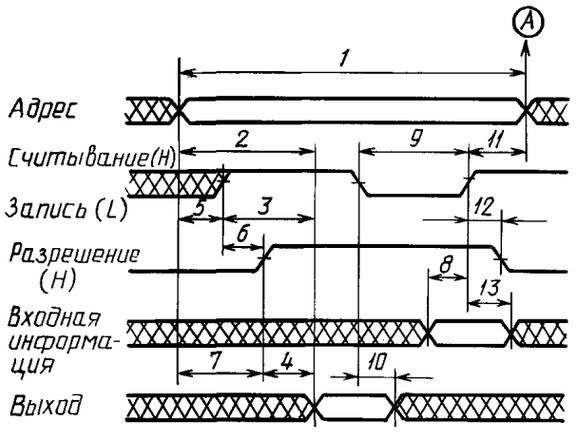
Типовые временны́е диаграммы:

1 — время цикла записи; *2* — время установления сигнала адреса до сигнала записи; *3* — время установления сигнала адреса до сигнала разрешения; *4* — время установления сигнала разрешения до окончания сигнала записи; *5* — время установления информации на входе до окончания сигнала записи; *6* — длительность импульса записи; *7* — время удержания сигнала адреса после сигнала записи; *8* — время удержания сигнала адреса после сигнала разрешения; *9* — время удержания сигнала разрешения после сигнала записи; *10* — время удержания информации на входе после сигнала записи

Черт. 15

Точка *A* соответствует самому раннему моменту, в который может начаться следующий цикл.
Активные уровни на входах записи и разрешения обозначены буквами в скобках (H или L).

Цикл считывание—запись



вход: безразлично;
выход: неизвестен или изменяется.

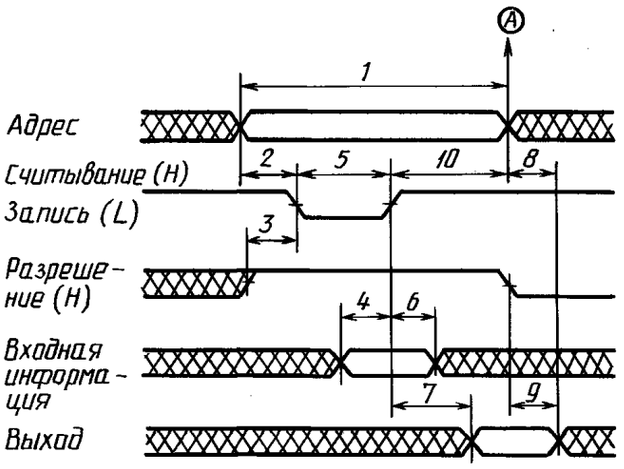
Типовые временны́е диаграммы:

1 — время цикла считывание—запись; *2* — время выборки адреса; *3* — время выборки считывания; *4* — время выборки разрешения; *5* — время установления сигнала адреса до сигнала считывания; *6* — время установления сигнала считывания до сигнала разрешения; *7* — время установления сигнала адреса до сигнала разрешения; *8* — время установления информации на входе до окончания сигнала записи; *9* — длительность импульса записи; *10* — время сохранения информации на выходе после сигнала считывания; *11* — время удержания сигнала адреса после сигнала записи; *12* — время удержания сигнала запрещения после сигнала записи; *13* — время удержания информации на входе после сигнала записи

Черт. 16

Точка *A* соответствует самому раннему моменту, в который может начаться следующий цикл.
Активные уровни на входах считывания—записи и разрешения обозначены буквами в скобках (H или L).

Цикл запись—считывание



вход: безразлично;
выход: неизвестен или изменяется.

Типовые временны́е диаграммы:

1 — время цикла запись—считывание; *2* — время установления сигнала адреса до сигнала записи; *3* — время установления сигнала разрешения до сигнала записи; *4* — время установления информации на входе до окончания сигнала записи; *5* — длительность импульса считывания; *6* — время удержания информации на входе после сигнала записи; *7* — время восстановления сигнала считывания; *8* — время сохранения информации на выходе после сигнала адреса; *9* — время сохранения информации на выходе после сигнала разрешения; *10* — время восстановления сигнала записи

Черт. 17

Точка *A* соответствует самому раннему моменту, в который может начаться следующий цикл.
Активные уровни на входах считывания—записи и разрешения обозначены буквами в скобках (H или L).

4. Терминология для микропроцессорных интегральных схем

4.1. Микропроцессорная интегральная схема

Интегральная схема, обладающая способностью:

- осуществлять выполнение кодированных команд;
- выполнять в соответствии с командами следующие операции:

a) принимать кодированные данные для обработки и/или хранения;

b) осуществлять арифметические и логические операции с входными данными, а также с любыми соответствующими данными, хранящимися во внутренних регистрах микропроцессорной интегральной схемы и/или во внешних устройствах памяти;

c) выдавать кодированные данные;

принимать и/или выдавать сигналы, управляющие и/или отражающие работу или состояние микропроцессорной интегральной схемы.

Примечание. Команды могут вводиться, быть встроены или храниться во внутренней памяти.

5. Терминология для приборов с переносом заряда

5.1. Наименование приборов

5.1.1. **Прибор с переносом заряда (ППЗ)**

Прибор, работа которого зависит от эффективного движения дискретных зарядовых пакетов на поверхности или внутри полупроводника, или через соединения на поверхности полупроводника.

Примечание. Эффективное движение может осуществляться путем изменения области, в которой создается управляющее электрическое поле.

5.1.2. **Прибор типа «пожарная цепочка» (ППЦ)**

Прибор с переносом заряда, в котором заряд накапливается в дискретных областях в полупроводнике и переносится в виде пакета посредством ряда переключающих приборов, которые соединяют эти области.

Примечания:

1. Этому термину и его сокращению может предшествовать слово «биполярный», обозначающее полевой транзистор на основе *p—n*-перехода, МОП, SOS и т. д. в зависимости от технологии изготовления переключающих приборов.
2. Этот прибор работает на основе восстановления пакета заряда, на каждой позиции, формируемой внутренней емкостью.

5.1.3. **Прибор с зарядовой связью (ПЗС)**

Прибор с переносом заряда, в котором заряд накапливается в потенциальных ямах и переносится почти полностью в виде пакета путем перемещения потенциальных ям.

Примечание. Этот прибор работает благодаря изменению положения одного и того же зарядового пакета.

5.1.4. **Фоточувствительный прибор с переносом заряда**

Прибор с переносом заряда, в котором изображение преобразуется в зарядовые пакеты, которые могут передаваться как электрическое представление изображения.

5.2. Общие термины

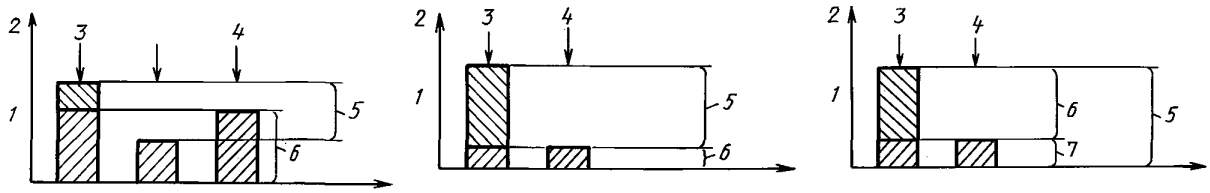
5.2.1a. **Заряд смещения** (для аналоговых сигналов)

Заряд, который определяет нулевой уровень в случае аналогового сигнала и вводится во все потенциальные ямы (см. черт. 18a и 18b).

Примечания:

1. В фоточувствительных приборах иногда употребляется термин «фоновый заряд».
2. Обычно заряд вводится электрическим путем или путем излучения.

Диаграмма, иллюстрирующая наличие или отсутствие зарядов



a) b) c)

1 — аналоговый сигнал; *2* — заряд; *3* — наличие сигнала; *4* — отсутствие сигнала; *5* — диапазон заряда сигнала; *6* — заряд смещения

1 — аналоговый сигнал при излучении; *2* — заряд; *3* — наличие сигнала; *4* — отсутствие сигнала; *5* — заряд сигнала; *6* — заряд смещения (фоновый заряд)

1 — цифровой сигнал; *2* — заряд; *3* — сигнал высокого уровня; *4* — сигнал низкого уровня; *5* — общий заряд; *6* — заряд сигнала; *7* — заряд низкого уровня

Черт. 18

5.2.1b. **Заряд низкого уровня** (для цифровых сигналов)

Заряд, который определяет низкий уровень цифрового сигнала и вводится во все потенциальные ямы (см. черт. 18c)

Примечания:

1. Использование термина «жирный нуль» не рекомендуется.
2. Заряд обычно вводится электрическим путем или путем излучения.

5.2.2. **Пустой нуль, реальный нуль**

Состояние, при котором отсутствует заряд смещения или имеется заряд низкого уровня.

5.2.3. **Заряд сигнала**

Количество электрического заряда, представляющее сигнал (см. черт. 18).

5.2.4. **Общий заряд**

Общий электрический заряд, накопленный в потенциальной яме (или дискретной области прибора типа «пожарной цепочки») (см. черт. 18).

5.2.5. **Зарядовый пакет**

Часть общего заряда, которая переносится из одной позиции в следующую.

5.2.6. **Потери при переносе заряда**

Частичная потеря заряда сигнала, который пополняет остаточный заряд во всех поверхностных состояниях или ловушках внутри полупроводника, которые освободились с момента последнего прохождения заряда через прибор при переносе зарядового пакета из одной области накопления в другую, после того как остаточные заряды уменьшаются до 0.

5.2.7. **Затвор переноса**

Электрод, к которому приложено напряжение с целью переноса заряда и который изолирован от полупроводника изолирующей поверхностью или переходом.

5.2.8. **Затвор накопления**

Электрод, к которому приложено напряжение с целью накопления заряда и который изолирован от полупроводника изолирующей поверхностью или переходом.

5.2.9. **Перекрывающий затвор**

Тип затвора переноса, в котором соседние электроды перекрываются и изолируются друг от друга.

5.2.10. **Плавающий затвор**

Электрод, который не имеет омических соединений и изолирован от проводника изолирующей поверхностью или переходом.

Примечания:

1. Потенциал плавающего затвора зависит от количества электрического заряда, накопленного в потенциальной яме под поверхностью полупроводника.

2. Плавающий затвор обычно используется в схемах детектирования или регенерации сигнала. В принципе, плавающий затвор может быть также изолированным диффузионным переходом, переходом с барьером Шоттки и т. д.

5.2.11. **Плавающая область**

Обогащенная область высокой проводимости, но без омического соединения, из которой зарядовые пакеты переносятся с помощью перекрывающихся или соседних затворов переноса.

Примечание. Плавающая область может быть использована в качестве узла считывания для заряда сигнала в схемах детектирования или регенерации сигнала.

5.2.12. **Стадия регенерации заряда (цифровой схемы)**

Область прибора с переносом заряда, используемая для обновления накопленной цифровой информации.

5.2.13. **Потенциальная яма** (прибора с зарядовой связью)

Минимум потенциальной энергии, которая образуется в полупроводниковом материале прибора с зарядовой связью под воздействием напряжения, приложенного к затвору переноса, и который собирает любые существующие подвижные заряды.

5.2.14. **Емкость перемещения заряда, общая емкость ямы**

Максимальное количество заряда, которое может быть накоплено в потенциальной яме и перенесено без превышения емкости в соседние ямы.

5.2.15. **Канал переноса**

Зона в приборе с переносом заряда, внутри которой поток заряда ограничен.

5.2.16. **Поверхностный канал**

Канал переноса на границе между полупроводником и диэлектриком.

5.2.17. **Скрытый канал**

Канал переноса под поверхностью полупроводника.

5.3. Термины, относящиеся к параметрам

5.3.1. **Коэффициент полезного действия переноса заряда**

Процент заряда сигнала, который переносится из одной области накопления в следующую.

5.3.2. **Полный коэффициент полезного действия переноса заряда (полный коэффициент полезного действия переноса сигнала)**

Процент заряда входного сигнала, который переносится на выход в виде пакета.

5.3.3. **Средний коэффициент полезного действия переноса заряда**

Корень n-й степени из полного коэффициента полезного действия переноса заряда, где n— число переносов.

5.3.4. **Сигнал насыщения** (для аналогового сигнала)

Максимальный входной сигнал или максимальная сила света, которые могут быть перенесены с заданной степенью линейности между входным и выходным сигналами.

5.3.5a. **Входной сигнал насыщения** (для цифрового сигнала)

Входной сигнал или сила света, необходимые для заполнения ямы.

5.3.5b. **Выходной сигнал насыщения** (для цифрового сигнала)

Выходной сигнал, поступающий из ямы.

5.3.6. **Эквивалентный сигнал шума**

Среднеквадратичное значение входного сигнала или сила света, необходимая для увеличения выходного сигнала вдвое по сравнению со значением, полученным при отсутствии входного сигнала или облучения.

5.3.7. **Динамический диапазон**

Диапазон полезной работы при линейной зависимости, выраженный как отношение сигнала насыщения к эквивалентному сигналу шума.

5.3.8. **Средняя плотность тока утечки (J_L)**

Средний ток утечки на единице поверхности внутри активной области прибора.

Примечание. В зависимости от типа прибора активная область может определяться либо как область канала переноса, либо как общая область, включающая области канала. Используют другие названия: «средняя плотность темнового тока» и «средняя плотность тока термогенерации».

5.3.9. **Пик тока утечки**

Изменение тока утечки, которое превышает заданный уровень сверх его среднего значения.

5.3.10. **Время переноса заряда**

Время, необходимое для переноса определенной части зарядового пакета из одной области накопления в следующую.

5.3.11. **Диапазон задержки сигнала** (для линий задержки)

Очевидно из наименования.

6. Буквенные обозначения для комбинаторных и последовательностных схем

a) См. МЭК 747-1, гл. I, и ГОСТ 29106 (МЭК 748-1, гл. V).

b) См. также п. 7 настоящего стандарта.

7. Буквенные обозначения для динамических параметров последовательностных интегральных схем, в т. ч. для запоминающих устройств

7.1. Введение

Введением в систему буквенных обозначений, представленную в данном документе, могут служить приводимые ниже принципы, которых следует придерживаться при выработке системы буквенных обозначений для представления динамических параметров запоминающих устройств и прочих последовательностных схем.

a) Принятая система должна дать возможность представить динамические параметры любой схемы запоминающего устройства независимо от степени ее сложности. Она также должна быть применима к любой другой сложной цифровой схеме. Не рекомендуется, например, использовать различные системы буквенных обозначений для запоминающих устройств и микропроцессоров.

b) Изложенное выше требование, как правило, приводит к появлению довольно длинных и неудобных в использовании обозначений динамических параметров. Поэтому целесообразно предусмотреть возможность упрощения обозначений в тех случаях, когда это не вызывает неправильного их толкования, что привело бы к совпадению легко понимаемых мнемонических обозначений.

c) При выборе для индексов прописных или строчных букв почти невозможно составить набор индексов, которые не требовали бы пояснений и соответствовали бы практике, принятой ранее в МЭК. Принят принцип представления буквенных обозначений, не требующих пояснений, так как проблема отбора буквенных обозначений, применимых как к существующим, так и к разрабатываемым последовательностным схемам настолько сложна, что целесообразнее руководствоваться соображениями логики.

d) В сопроводительных документах рекомендуется использовать строчные буквы и индексы, приведенные в этом разделе. Однако обозначения параметров часто наносятся с помощью оборудования, которое не может печатать ни строчные буквы, ни индексы. Необходимо избегать неправильного толкования выполненных таким образом обозначений.

7.2. Буквенные обозначения

Система буквенных обозначений, приводимая в данном пункте, делает возможным создание обозначений для динамических параметров сложных последовательностных схем, включая запоминающие устройства. Она позволяет также сокращать эти обозначения до простых мнемонических обозначений в тех случаях, когда это не приводит к неправильному толкованию.

7.2.1. *Общая форма*

Для обозначения динамических параметров используют общее обозначение.

$$t_A(BC—DE)F, \qquad (1)$$

где индекс A указывает тип представленного динамического параметра, например: время цикла, время установления, время разрешения и т. д.;

индекс B указывает наименование сигнала или вывода, изменение состояния или уровня (или установление состояния или уровня) на котором считается первым сигналом, поданным в начале временного интервала. Если в действительности этот сигнал подается последним, т. е. появляется в конце временно́го интервала, значение временно́го интервала считается отрицательным;

индекс C указывает направление перехода и/или конечное состояние или уровень сигнала, обозначенного индексом B. При использовании двух букв указывают также начальное состояние или уровень сигнала;

индекс D указывает наименование сигнала или вывода, изменение состояния или уровня (или

установление состояния или уровня) на котором считается последним сигналом, т. е. появляющимся в конце временно́го интервала. Если в действительности этот сигнал подается первым, т. е. в начале временно́го интервала, значение данного временно́го интервала считают отрицательным;

индекс E указывает направление перехода и/или конечное состояние или уровень сигнала, обозначенного индексом D. При использовании двух букв указывает также начальное состояние или уровень сигнала;

индекс F указывает дополнительную информацию, такую, как режим работы, условия испытаний и т. п.

Примечания:

1. Индексы A—F могут содержать одну или несколько букв каждый.
2. Индексы D и E не используют для времени перехода.
3. Тире в приведенном выше обозначении (1) означает «к», т. е. обозначение означает интервал времени между появлением сигналов B и D. Важно отметить, что все сказанное относится и ко всем динамическим параметрам, включая время сохранения. Тире может быть опущено, если это не приводит к неправильному толкованию.

7.2.2. *Сокращенные формы*

Приведенное выше общее обозначение можно сократить, если это не приводит к неправильному пониманию, например:

$$t_{A(B-D)}$$

или $t_{A(B)}$,
или $t_{A(D)}$ — часто используют для обозначения времени удержания;
или t_{AF} — в данном случае скобки не используют;
или $t_{A(BE)}$ —часто используют для обозначения длительности импульса;
или t_A,
или t_{BC-DE} — часто используют для дополнительных временны́х интервалов.

7.2.3. *Образование подстрочных индексов*

При образовании индексов наиболее употребительные составляют из одной буквы (если это возможно), а наименее употребительные — из нескольких, не больше трех, букв. Насколько возможно, используется мнемоническая форма обозначения. Могут быть использованы более длинные буквенные обозначения для обозначения специальных сигналов или выводов специального назначения, если это способствует лучшему пониманию.

7.3. Индекс A — тип динамического параметра

Индекс A указывает тип динамического параметра, который должен быть отмечен буквенным обозначением. Параметры могут быть разделены на два класса:

a) параметры, характеризующие временны́е условия прибора;

b) параметры, представляющие собой характеристики прибора.

Буквенные обозначения, предлагаемые для запоминающих устройств, приведены в пп. 7.3.1 и 7.3.2.

Все буквы индекса A должны быть строчными.

7.3.1. *Временны́е параметры*

Следующие буквенные обозначения используют для обозначения временны́х параметров полупроводниковых запоминающих устройств:

c — время цикла,
d — интервал между двумя сигналами,
f — время спада,
h — время удержания,
pc — время предзаряда,
r — время нарастания,
rec — время восстановления,
rf — время регенерации,
su — время установления,
t — время перехода,
w — длительность (ширина) импульса.

7.3.2. *Динамические характеристики*

Следующие буквенные обозначения используют для обозначения динамических характеристик полупроводниковых запоминающих устройств:

a — время выборки,
dis — время запрещения,
en — время разрешения,
p — время задержки при переключении схемы,
rec — время восстановления,
t — время перехода,
v — время сохранения.

Примечание. Время восстановления как характеристика ограничивается временем восстановления сигнала считывания.

7.4. Индексы B и D — наименование сигнала или вывода

Ниже приведены буквенные обозначения для наименования сигнала или вывода.

Все буквы индексов B и D должны быть прописными.

A — адрес,
C — синхронизация,
CA — адрес столбца,
CAS — строб адреса столбца,
D — ввод данных,
DQ — ввод/вывод данных,
E — разрешение кристалла,
ER — стирание,
G — разрешение по выходу,
PR — программа,
Q — вывод данных,
R — считывание,
RA — адрес строки,
RAS — строб адреса строки,
RF— регенерация,
RW — считывание—запись,
S — выбор кристалла,
W — запись (разрешение записи).

Примечания:

1. В буквенных обозначениях временны́х интервалов черту над индексом, например $\overline{\text{CAS}}$, не проставляют.
2. При выборе других буквенных обозначений следует иметь в виду, что индексы не должны оканчиваться буквами H, L, V, X или Z (см. п. 7.5).
3. Если один и тот же вывод или сигнал может быть использован для двух функций (например, ввод—вывод данных, считывание—запись), форма волны должна быть обозначена с указанием обеих функций, при необходимости, то буквенные обозначения динамических параметров должны включать только ту часть индекса, которая относится к данному параметру (см., например использование DQ и RW в п. 7.7).

7.5. Индексы C и E — переход сигнала

Следующие буквенные обозначения используют для обозначения уровня или состояния сигнала:

H — высокий уровень,
L — низкий уровень,
V — действительный стабильный уровень (высокий или низкий),
X — неизвестный, изменяющийся или не влияющий на состояние уровень,
Z — состояние высокого полного сопротивления на выходе с тремя состояниями.

Направление перехода обозначают двумя буквами из приведенных ниже: переход происходит из состояния, обозначенного первой буквой, в состояние, обозначенное второй буквой.

В целях сокращения обозначения для индексов C и E, как показано ниже, можно опустить первую букву, если это не вызовет неправильного толкования.

Все буквы индексов C и E должны быть прописными

Примеры	Индекс	
	полный	сокращенный
Переход от высокого уровня к низкому уровню	HL	L
Переход от низкого уровня к высокому уровню	LH	H
Переход от неизвестного или изменяющегося состояния к действительному состоянию	XV	V
Переход от действительного состояния к неизвестному или изменяющемуся состоянию	VX	X
Переход от действительного состояния к высокому уровню	VH	H
Переход от действительного состояния к состоянию высокого полного сопротивления	VZ	Z
Переход от состояния высокого полного сопротивления к действительному состоянию	ZV	V

Примечание. Поскольку индексы C и E могут быть сокращены и индексы B и D могут содержать неопределенное число букв, во избежание недоразумений, которые могли бы возникнуть при сокращении индексов B и D, буквенные обозначения данных индексов не должны оканчиваться буквами H, L, V, X или Z.

7.6. Индекс

При необходимости, для представления дополнительной информации, такой как режим работы, условия испытания и т. п., используют индекс F. Ниже приведены буквенные обозначения для индекса F.

Индекс F должен быть представлен прописными буквами:

PD — размыкание цепи;

PGR — считывание по страницам;

PGW — запись по страницам;

R — считывание;

RF — регенерация;

RMW — считывание—модификация—запись;

RW — считывание—запись;

W — запись.

7.7. Примеры буквенных обозначений

Введение

Примеры, приведенные ниже, показывают, как модно использовать систему буквенных обозначений динамических параметров последовательных схем. Сокращенные обозначения приведены только в качестве примеров системы и не должны рассматриваться как рекомендации к использованию конкретного сокращенного обозначения для конкретного динамического параметра. Таким же образом диаграммы не следует рассматривать в качестве определений соответствующих уровней для измерения любого конкретного интервала времени.

7.7.1. *Примеры сокращения буквенных обозначений*

Примеры, приведенные в табл. 1, показывают, как могут быть сокращены буквенные обозначения динамических параметров последовательных схем. В табл. 1 показаны все возможные степени сокращения обозначений. Можно использовать любую сокращенную форму, но самые короткие буквенные обозначения рекомендуются только в тех случаях, когда это не влечет неправильного толкования. Предпочтительно, чтобы степень упрощения буквенного обозначения соответствовала степени упрощения термина, но это требование не является обязательным.

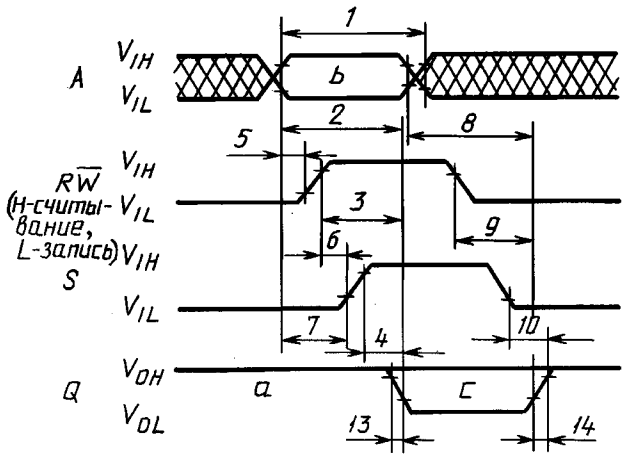
Примеры сокращения буквенных обозначений

Таблица 1

Термины	Обозначения
Время установления адреса до сигнала выбора кристалла в режиме считывания	t_{su}(AXV—SLH)R t_{su}(AV—SH)R t_{su}(A—S)R
Время установления сигнала адреса до сигнала выбора кристалла	t_{su}(AXV—SLH) t_{su}(AV—SH) t_{su}(A—S)
Время выборки адреса	t_{su}(AXV) t_{su}(AV) t_{su}(A)

7.7.2. Примеры буквенных обозначений для полупроводниковых запоминающих устройств.

Буквенные обозначения для типового цикла считывания запоминающего устройства



Запоминающее устройство с открытым коллектором на выходе:
a — неактивное состояние высокого уровня; *b* — достоверный адрес; *c* — достоверная информация

Черт. 19

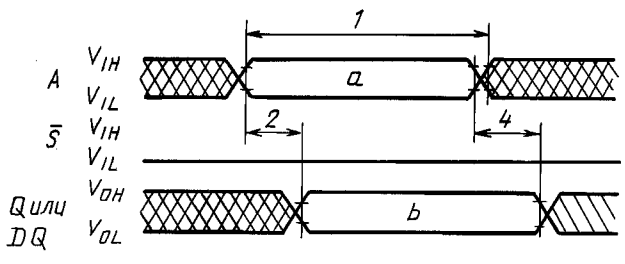
	Полные обозначения $t_{A(BC—DE)F}$	Обозначения с сокращенными индексами C и E; индекс F только в том случае, если он несет существенную информацию	Типовые формы сокращений
Временны́е параметры			
1. Время цикла считывания	t_c(AXV—AVX)R	t_c(AV—AX)R	t_{cR}
5. Время установления сигнала адреса до сигнала считывания	t_{su}(AXV—RLH)R	t_{su}(AV—RH)	t_{su}(A—RH); t_{su}(A—R); t_{su}(A)
6. Время установления сигнала считывания до сигнала выбора	t_{su}(RLH—SLH)R	t_{su}(RH—SH)	t_{su}(*R*—*S*); t_{su}(*R*)
7. Время установления сигнала адреса относительно сигнала выбора	t_{su}(AXV—SLH)R	t_{su}(AV—SH)	t_{su}(*A*—*S*); t_{su}(*A*)

Продолжение

	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами C и E; индекс F только в том случае, если он несет существенную информацию	Типовые формы сокращений
Характеристики переключения			
2. Время выборки адреса	t_a(AXV—QXV)R	t_a(AV—QV)	$t_a(A)$
3. Время выборки считывания	t_a(RLH—QXV)R	t_a(RH—QV)	$t_a(R)$
4. Время выборки выбора кристалла	t_a(SLG—QHV)R	t_a(SH—QV)	$t_a(S)$
8. Время сохранения информации на выходе после сигнала адреса	t_v(AVX—QVX)R	t_v(AX—QX)	t_v(A—Q) t_v(A) t_v(Q)
9. Время сохранения информации на выходе после (окончания) сигнала считывания	t_v(RHL—QVX)R	t_v(RL—QX)	t_v(R—Q); t_v(R) t_v(Q)
10. Время запрещения на выходе после (окончания) сигнала выбора	t_{dis}(SHL—QVH)R	t_{dis}(SL—QH)	t_{dis}(S—Q); t_{dis}(SL); t_{dis}(S)
13. Время перехода сигнала на выходе от высокого уровня к низкому	t_t(QLH)R*	t_t(QL)	t_t(L)
14. Время перехода сигнала на выходе от низкого уровня к высокому	t_t(QLH)R*	t_t(QH)	t_t(H)

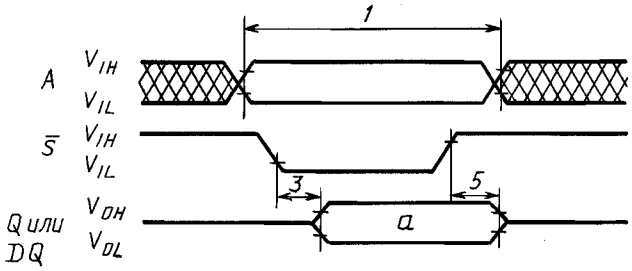
*Индексы D и E не используют при обозначении времени перехода, в том числе времени нарастания и спада.

Типовое статическое запоминающее устройство с произвольной выборкой. Цикл считывания



A

a — достоверный адрес; *b* — достоверная информация на выходе



B

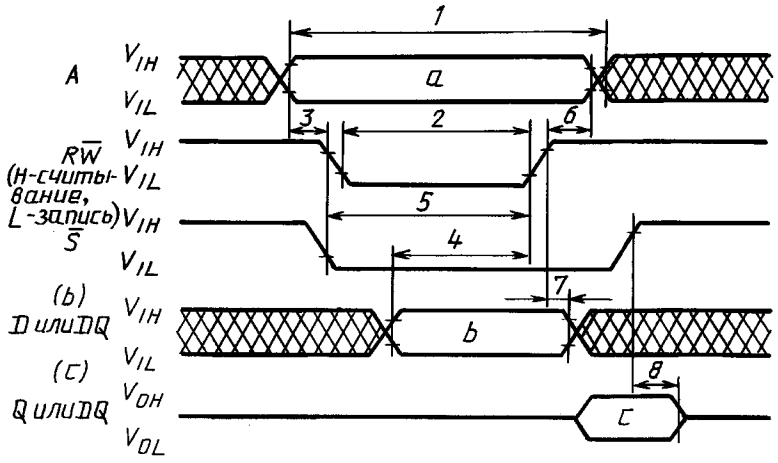
a — достоверная информация на выходе

Черт. 20

	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами С и Е*	Типовые формы сокращений
Временны́е параметры			
1. Время цикла считывания	t_c(AXV—AVX)R	t_c(AV—AX)R	t_{cR}
Характеристики переключения			
2. Время выборки адреса	t_a(AXV—QXV)R	t_a(AV—QV)	t_a(A)
3. Время выборки выбора кристалла	t_a(SHL—QZV)R	t_a(SL—QV)	t_a(S)
4. Время сохранения информации на выходе после сигнала адреса	t_v(AVX—QVX)R	t_v(AX—QX)	t_v(A)
5. Время запрещения на выходе после сигнала выбора	t_{dis}(SLH—QVZ)R	t_{dis}(SH—QZ)	t_{dis}(S)

*Индекс F только в том случае, если он несет существенную информацию.

Типовое статическое запоминающее устройство с произвольной выборкой



a — достоверный адрес; *b* — достоверная информация на входе; *c* — достоверная информация на выходе

Черт. 21

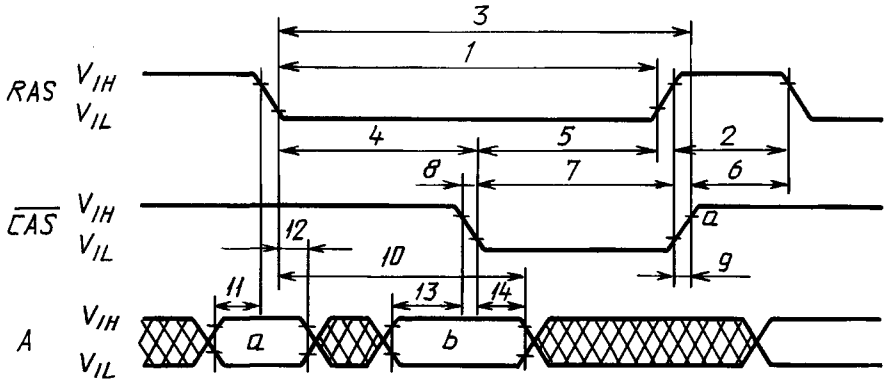
	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами С и Е*	Типовые формы сокращений
Временны́е параметры			
1. Время цикла записи	$t_{c(AXV-AVX)W}$	$t_{c(AV-AX)W}$	t_{cW}
2. Длительность (ширина) импульса записи	$t_{w(WHL-WLH)W}$	$t_{w(WL-WH)}$	$t_{w(WL)}$; $t_{w(W)}$
3. Время установления сигнала адреса до сигнала записи	$t_{su(AXV-WHL)W}$	$t_{su(AV-WL)}$	$t_{su(A-W)}$; $t_{su(A)}$
4. Время установления информации до (окончания) сигнала записи	$t_{su(DXV-WLH)W}$	$t_{su(DV-WH)}$	$t_{su(D-W)}$; $t_{su(D)}$; $t_{su(D-WH)}$
5. Время установления сигнала выбора кристалла до (окончания) сигнала записи	$t_{su(SHL-WLH)W}$	$t_{su(SL-WH)}$	$t_{su(S-W)}$; $t_{su(S)}$; $t_{su(S-WH)}$

Продолжение

	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами C и E*	Типовые формы сокращений
6. Время восстановления сигнала записи или	$t_{rec(WLH-AVX)W}$	$t_{rec(WH-AX)}$	$t_{rec(W-A)}$; $t_{rec(W)}$
время удержания сигнала адреса после сигнала записи	$t_{h(WLH-AVX)W}$	$t_{h(WH-AX)}$	$t_{h(W-A)}$; $t_{h(A)}$
7. Время удержания информации после сигнала записи	$t_{h(WLH-DVX)W}$	$t_{h(WH-DX)}$	$t_{h(W-D)}$; $t_{h(D)}$
Характеристики переключения			
8. Время запрещения на выходе после сигнала выбора	$t_{dis(SLH-QVZ)W}$	$t_{dis(SH-QZ)}$	$t_{dis(S-Q)}$; $t_{dis(S)}$

*Индекс F только в том случае, если он несет существенную информацию.

Динамическое запоминающее устройство с произвольной выборкой. Общие параметры для цикла считывания, цикла записи и цикла считывание—запись



a — строка; *b* —столбец

Черт. 22

	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами E и C*	Типовые формы сокращений
Временны́е параметры			
1. Длительность (ширина) импульса RAS^1 низкого уровня	$t_{w(RASHL-RASLH)}$	$t_{w(RASL-RASH)}$	$t_{w(RASL)}$
2. Длительность (ширина) импульса RAS^1 высокого уровня	$t_{w(RASLH-RASHL)}$	$t_{w(RASH-RASL)}$	$t_{w(RASH)}$
3. Интервал между RAS^1 низкого уровня и CAS^2 высокого уровня	$t_{d(RASHL-CASLH)}$	$t_{d(RASL-CASH)}$	$t_{RASL-CASH}$
4. Интервал между RAS^1 низкого уровня и CAS^2 низкого уровня	$t_{d(RASHL-CASHL)}$	$t_{d(RASL-CASL)}$	$t_{RASL-CASL}$
5. Интервал между CAS^2 низкого уровня и RAS^1 высокого уровня	$t_{d(CASHL-RASLH)}$	$t_{d(CASL-RASH)}$	$t_{CASL-RASH}$

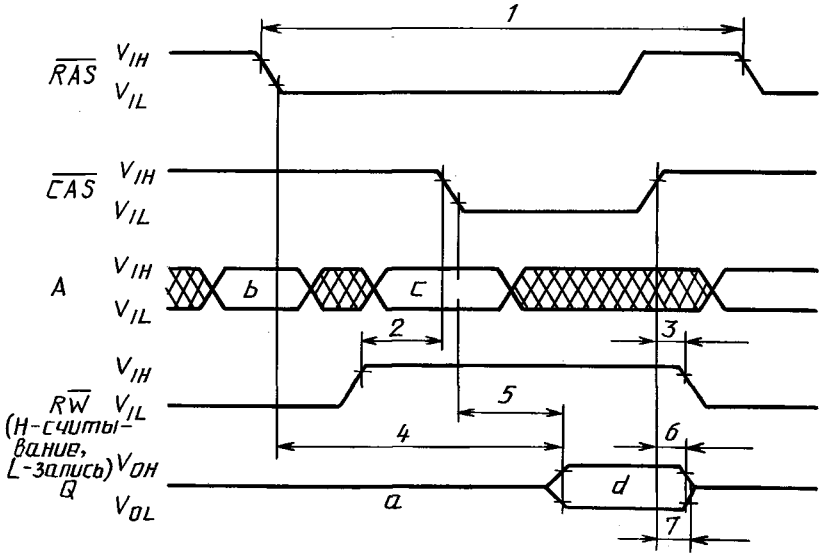
Продолжение

	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами E и C*	Типовые формы сокращений
6. Интервал между $\overline{CAS}^2$ высокого уровня и $\overline{RAS}^1$ низкого уровня	$t_{d(CASLH-RASHL)}$	$t_{d(CASH-RASL)}$	$t_{CASH-RASL}$
7. Длительность (ширина) импульса $\overline{CAS}^2$ низкого уровня	$t_{w(CASHL-CASLH)}$	$t_{w(CASL-CASH)}$	$t_{w(CASL)}$
8. Время спада $\overline{CAS}^2$	$t_{f(CASHL)}$**	$t_{f(CASL)}$	$t_{f(CAS)}$
9. Время нарастания $\overline{CAS}^2$	$t_{r(CASLH)}$**	$t_{r(CASH)}$	$t_{r(CAS)}$
10. Время удержания сигнала CA[3] после $\overline{RAS}^1$ низкого уровня	$t_{h(RASHL-CAVX)}$	$t_{h(RASL-CAX)}$	$t_{h(RASL-CA)}$; $t_{h(RAS-CA)}$
11. Время установления сигнала RA[4] до $\overline{RAS}^1$ низкого уровня	$t_{su(RAXV-RASHL)}$	$t_{su(RAV-RASL)}$	$t_{su(RA-RASL)}$; $t_{su(RA-RAS)}$
12. Время удержания сигнала RA[4] после $\overline{RAS}^1$ низкого уровня	$t_{h(RASHL-RAVX)}$	$t_{h(RASL-RAX)}$	$t_{h(RASL-RA)}$; $t_{h(RAS-RA)}$
13. Время установления сигнала CA[3] до $\overline{CAS}^2$ низкого уровня	$t_{su(CAXV-CASHL)}$	$t_{su(CAV-CASL)}$	$t_{su(CA-CASL)}$; $t_{su(CA-CAS)}$
14. Время удержания сигнала CA[3] по окончании $\overline{CAS}^2$ низкого уровня	$t_{h(CASHL-CAVX)}$	$t_{h(CASL-CAX)}$	$t_{h(CASL-CA)}$; $t_{h(CAS-CA)}$

*Индекс F только в том случае, если он несет существенную информацию.
**Индексы D и E не используют при обозначении времени перехода, в том числе времени нарастания и спада.

Примечания:
1. $\overline{RAS}$ — строб адреса строки;
2. $\overline{CAS}$ — строб адреса столбца;
3. CA — адрес столбца;
4. RA — адрес строки (прим. переводчика).

Типовое динамическое запоминающее устройство с произвольной выборкой. Цикл считывания:



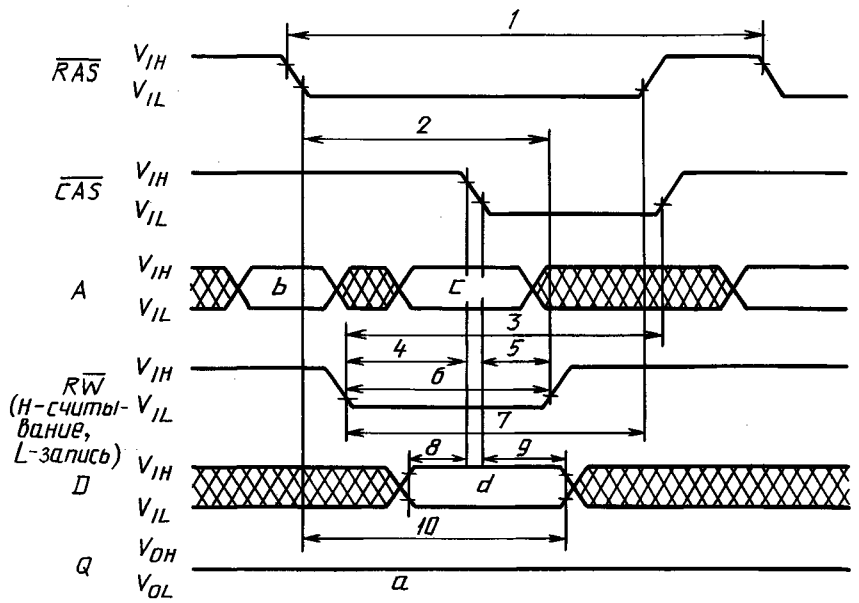
a — состояние высокого полного сопротивления; *b* — строка; *c* — столбец; *d* — достоверная информация

Черт. 23

	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами C и E*	Типовые формы сокращений
Временны́е параметры			
1. Время цикла считывания	$t_{c(RASHL-RASHL)\ R}$	$t_{c(RASL-RASL)R}$	t_{cR}
2. Время установления сигнала считывания до CAS низкого уровня	$t_{su(RLH-CASHL)R}$	$t_{su(RH-CASL)}$	$t_{su(R-CASL)}$; $t_{su(R-CAS)}$
3. Время установления считывания после CAS высокого уровня	$t_{h(CASLH-RHL)R}$	$t_{h(CASH-RL)}$	$t_{h(CASH-R)}$; $t_{h(CAS-R)}$
Характеристики переключения			
4. Время выборки $\overline{RAS}$ низкого уровня	$t_{a(RASHL-QZV)R}$	$t_{a(RASL-QV)}$	$t_{a(RASL)}$; $t_{a(RAS)}$
5. Время выборки $\overline{CAS}$ низкого уровня	$t_{a(CASHL-QZV)R}$	$t_{a(CASL-QV)}$	$t_{a(CASL)}$; $t_{a(CAS)}$
6. Время сохранения информации на выходе после CAS высокого уровня	$t_{v(CASLH-QVX)R}$	$t_{v(CASH-QX)}$	$t_{v(CASH-Q)}$; $t_{v(CAS-Q)}$; $t_{v(CAS)}$
7. Время запрещения на выходе после CAS высокого уровня	$t_{dis(CASLH-QVZ)R}$	$t_{dis(CASH-QZ)}$	$t_{dis(CASH-Q)}$; $t_{dis(CAS)}$

*Индекс F только в том случае, если он несет существенную информацию.

Типовое динамическое запоминающее устройство с произвольной выборкой. Цикл записи:



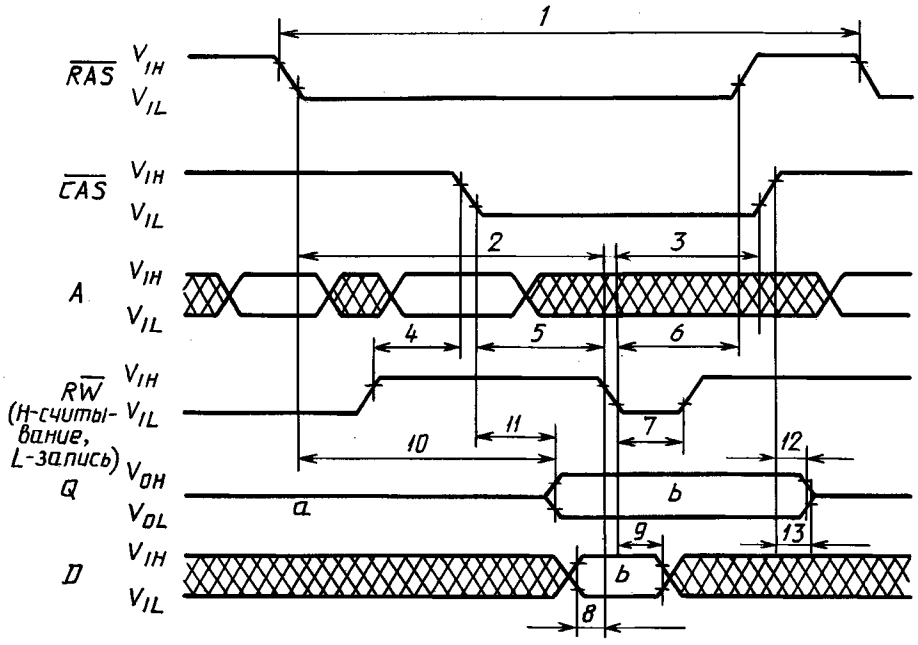
a — состояние высокого полного сопротивления; *b* — строка; *c* — столбец; *d* — достоверная информация

Черт. 24

	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами C и E*	Типовые формы сокращений
Временны́е параметры			
1. Время цикла записи	$t_{c(RASHL-RASHL)W}$	$t_{c(RASL-RASL)W}$	t_{cW}
2. Время удержания сигнала записи после RAS низкого уровня	$t_{h(RASHL-WLH)W}$	$t_{h(RASL-WH)}$	$t_{h(RASL-W)}$; $t_{h(RAS-W)}$
3. Время удержания $\overline{CAS}$ низкого уровня после сигнала записи	$t_{h(WHL-CASLH)W}$	$t_{h(WL-CASH)}$	$t_{h(W-CASH)}$; $t_{h(W-CAS)}$
4. Время установления сигнала записи до CAS низкого уровня	$t_{su(WLH-CASHL)W}$	$t_{su(WL-CASL)}$	$t_{su(W-CASL)}$; $t_{su(W-CAS)}$
5. Время удержания сигнала записи после CAS низкого уровня	$t_{h(CASHL-WLH)W}$	$t_{h(CASL-WH)}$	$t_{h(CASL-W)}$; $t_{h(CAS-W)}$
6. Длительность (ширина) импульса записи	$t_{w(WHL-WLH)W}$	$t_{w(WL-WH)}$	$t_{w(WL)}$; $t_{w(W)}$
7. Время удержания $\overline{RAS}$ низкого уровня после сигнала записи	$t_{h(WHL-RASLH)W}$	$t_{h(WL-RASH)}$	$t_{h(W-RASH)}$; $t_{h(W-RAS)}$
8. Время установления информации на входе до CAS низкого уровня	$t_{su(DXV-CASHL)W}$	$t_{su(DV-CASL)}$	$t_{su(D-CASL)}$; $t_{su(D-CAS)}$
9. Время удержания информации на входе после CAS низкого уровня	$t_{h(CASHL-DVX)W}$	$t_{h(CASL-DX)}$	$t_{h(CASL-D)}$; $t_{h(CAS-D)}$
10. Время удержания информации на входе после RAS низкого уровня	$t_{h(RASHL-DVX)W}$	$t_{h(RASL-DX)}$	$t_{h(RAS-D)}$

*Индекс F только в том случае, если он несет существенную информацию.

Типовое динамическое запоминающее устройство с произвольной выборкой. Цикл



a — состояние высокого полного сопротивления; *b* — достоверная информация

Черт. 25

	Полные обозначения $t_{A(BC-DE)F}$	Обозначения с сокращенными индексами C и E*	Типовые формы сокращений
Временны́е параметры			
1. Время цикла считывание—запись	$t_{c(RASHL-RASHL)RW}$	$t_{c(RASL-RASL)RW}$	t_{cRW}; $t_{d(RAS-W)}$
2. Интервал между $\overline{RAS}$ низкого уровня и сигналом записи	$t_{d(RASHL-WHL)RW}$	$t_{d(RASL-WL)}$	$t_{RASL-WL}$; t_{RAS-W}
3. Время удержания $\overline{CAS}$ низкого уровня после сигнала записи	$t_{h(WHL-CASLH)RW}$	$t_{h(WL-CASH)}$	$t_{h(W-CASH)}$; $t_{h(W-CAS)}$
4. Время установления сигнала считывания до CAS низкого уровня	$t_{su(RLH-CASHL)RW}$	$t_{su(RH-CASL)}$	$t_{su(R-CASL)}$; $t_{su(R-CAS)}$
5. Интервал между $\overline{CAS}$ низкого уровня и сигналом записи	$t_{d(CASHL-WHL)RW}$	$t_{d(CASL-WL)}$	$t_{d(CAS-W)}$; $t_{CASL-WL}$; t_{CAS-W}
6. Время удержания $\overline{RAS}$ низкого уровня после сигнала записи	$t_{h(WHL-RASLH)RW}$	$t_{h(WL-RASH)}$	$t_{h(W-RASH)}$; $t_{h(W-RAS)}$
7. Длительность (ширина) импульса записи	$t_{w(WHL-WLH)RW}$	$t_{w(WL-WH)}$	$t_{w(WL)}$; $t_{w(W)}$
8. Время установления информации на входе до сигнала записи	$t_{su(DXV-WHL)RW}$	$t_{su(DV-WL)}$	$t_{su(D-W)}$
9. Время удержания информации на входе после сигнала записи	$t_{h(WHL-DVX)RW}$	$t_{h(WL-DX)}$	$t_{h(W-D)}$
Характеристики переключения			
10. Время выборки $\overline{RAS}$ низкого уровня	$t_{a(RASHL-QZV)RW}$	$t_{a(RASL-QV)}$	$t_{a(RASL)}$; $t_{a(RAS)}$
11. Время выборки $\overline{CAS}$ низкого уровня	$t_{a(CASHL-QZV)RW}$	$t_{a(CASL-QV)}$	$t_{a(CASL)}$; $t_{a(CAS)}$
12. Время сохранения информации на выходе после $\overline{CAS}$ высокого уровня	$t_{v(CASLH-QVX)RW}$	$t_{v(CASH-QX)}$	$t_{v(CASH-Q)}$; $t_{v(CAS-Q)}$; $t_{v(CAS)}$
13. Время запрещения на выходе после $\overline{CAS}$ высокого уровня	$t_{dis(CASLH-QVZ)RW}$	$t_{dis(CASH-QZ)}$	$t_{dis(CASH-Q)}$; $t_{dis(CAS-Q)}$; $t_{dis(CAS)}$

*Индекс F только в том случае, если он несет существенную информацию.

Глава III. ОСНОВНЫЕ ПРЕДЕЛЬНО ДОПУСТИМЫЕ ЗНАЧЕНИЯ ПАРАМЕТРОВ И ХАРАКТЕРИСТИКИ

Раздел I. ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ. ОБЩИЕ ПОЛОЖЕНИЯ

В данном разделе рассматривают комбинаторные и последовательностные цифровые интегральные схемы, являющиеся (если не оговорено иное) биполярными и МОП-схемами. Динамические соединения цифровых интегральных схем в данный раздел не включены.

1. Обозначение и описание схемы

1.1. Обозначение и тип

1.2. Технология

Необходимо указать технологию изготовления схемы, например полупроводниковая монолитная интегральная схема, тонкопленочная интегральная схема, гибридная интегральная схема, микроблок.

Следует также указать особенности полупроводниковой технологии, например МОП-n-канальная, КМОП, TTL, с эффектом Шоттки либо I^2L.

1.3. Обозначение корпуса

1.3.1. Обозначение МЭК и/или национальное обозначение габаритного чертежа или чертеж нестандартного корпуса, включают в себя нумерацию выводов.

1.3.2. Основной материал корпуса, например керамика, пластмасса, стекло.

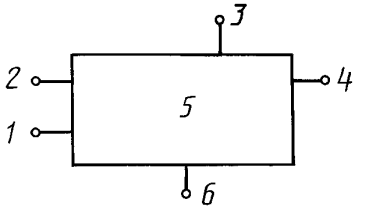
1.3.3. Обозначение выводов, номера выводов и выполняемые функции.

2. Функциональное назначение

2.1. Блок-схема

Должна быть приведена блок-схема или эквивалентная информация с цифровой интегральной схемой.

Пример



1 — вход 2; *2* — вход 1; *3* — источник питания; *4* — выход; *5* — цифровая интегральная схема с двумя входами; *6* — вывод

Черт. 26

Различают следующие выводы:

a) выводы питания, т. е. выводы, предназначенные для подсоединения к источникам питания;

b) выводы входа и выхода, т. е. выводы, на которые подаются или с которых снимаются сигналы. Под термином «сигнал» подразумевается как импульс, так и более сложная форма сигнала;

c) при необходимости для управления и изменения характеристик схемы могут использоваться другие выводы;

d) неиспользуемые выводы.

На блок-схеме должна быть указана функция каждого внешнего соединения и, если это не приведет к неправильному толкованию, могут быть указаны номера выводов. Если корпус содержит металлические части, то необходимо оговорить любое подсоединение к их внешним элементам. В случае необходимости можно указать подсоединение всех соответствующих внешних электрических элементов.

В качестве дополнительной информации может быть приведена полная электрическая схема, однако указывать значения параметров компонентов схемы необязательно.

2.2. Описание функции

Должна быть оговорена выполняемая схемой функция, например, в форме таблицы состояний.

Пример.

Таблица состояний цифровой интегральной схемы с двумя входами, осуществляющей функцию И—НЕ (ИЛИ—НЕ).

Вход 1	Вход 2	Выход	Вход 1	Вход 2	Выход
H	H	L	L	H	H
H	L	H	L	L	H

Если не оговорено иное, H и L относятся к напряжению.

2.3. Сложные структуры

При необходимости для сложных структур, заключенных в один корпус, должны быть указаны возможные внешние межсоединения выводов, внешние элементы, такие, как резисторы нагрузки, а также выполняемая при этом основная функция.

3. Предельно допустимые значения параметров

Согласно пп. 3.1—3.4, если приводятся максимальные и/или минимальные значения, изготовитель должен указать, идет речь об абсолютном или алгебраическом значении.

Предельно допустимые значения параметров должны обеспечивать работу интегральной схемы в заданном диапазоне рабочих температур. Если предельно допустимые значения зависят от температуры, такая зависимость должна быть оговорена.

3.1. Напряжения и токи в статическом режиме

3.1.1. Предельно допустимое(ые) значение(я) статического(их) напряжения(ий) на выводе(ах) питания относительно заданной электрической контрольной точки (см. примечание).

3.1.2. При необходимости предельно допустимое значение напряжения между заданными выводами питания (см. примечание).

3.1.3. Если требуется несколько источников питания, должно быть указано, имеет ли значение порядок подключения источников питания, и если да, то какая последовательность должна быть указана.

3.1.4. Если ток на каком-либо выводе недостаточно ограничен предельно допустимым значением напряжения, то для данного вывода должно быть также указано предельно допустимое значение тока (см. примечание).

3.1.5. В случае необходимости указывают предельно допустимые значения статического режима на выводах входа и/или выхода.

Примечание. Если используется несколько источников питания, может возникнуть необходимость оговорить комбинацию предельно допустимых значений напряжений и токов для этих источников питания.

3.2. Напряжения и токи в переходном режиме

3.2.1. Если значения, приведенные в пп. 3.1.1, 3.1.2 и 3.1.4, могут быть превышены в переходном режиме, то допустимые превышения и их длительность должны быть оговорены.

3.2.2. Предельно допустимые значения входных и/или выходных напряжений и токов и, при необходимости, временные ограничения в заданных наиболее неблагоприятных условиях.

3.3. Температура

3.3.1. Минимальное и максимальное рабочие значения температуры окружающей среды или в контрольной точке микросхемы.

3.3.2. Минимальная и максимальная температура хранения.

3.4. Способность схем выдерживать короткое замыкание

В случае необходимости следует указывать максимальную длительность короткого замыкания между каждым выводом выхода и любым выводом питания (или выводом заземления) в заданных наиболее неблагоприятных рабочих условиях.

4. Рекомендуемые рабочие условия (в заданном диапазоне рабочих температур)

4.1. Диапазон напряжения(ий) питания должен задаваться через номинальное значение плюс-минус заданное допустимое отклонение (плюсовой и минусовой допуски могут быть неодинаковыми и должны быть заданы).

Номинальные значения и допустимые отклонения (допуски) должны быть выбраны из значений, приведенных в ГОСТ 29106 (МЭК 748-1, гл. VI, п. 6).

4.2. Требования к входному импульсу, уровни напряжения и/или тока, формы волны импульсов и, при необходимости, временны́е диаграммы входных сигналов.

4.3. В случае необходимости, условия смещения напряжения и/или тока на всех выводах входа в статическом режиме.

4.4. В случае необходимости, условия смещения напряжения и/или тока на всех выводах выхода в статическом режиме.

4.5. В случае необходимости, значения внешних полных сопротивлений, требуемых на выводах входа и выхода.

4.6. Требования к импульсам генератора(ов) тактовых импульсов. При необходимости такие условия должны включать в себя уровни напряжения, форму волны импульсов и временны́е соотношения импульсов.

5. Статические электрические характеристики биполярных интегральных схем

Каждая электрическая характеристика, приведенная в п. 5, должна быть задана при определенных наиболее неблагоприятных электрических условиях с учетом рекомендуемого диапазона напряжения(ий) питания, как указано в п. 4.1, и:

a) в заданном диапазоне рабочих температур или

b) при температуре 25 °С и при максимальном и минимальном значениях рабочей температуры.

5.1. Основные характеристики напряжения цифровых сигналов

Характеристики напряжения цифровых сигналов представлены четырьмя диапазонами. Таким образом, необходимо указывать восемь значений напряжений.

Для каждого состояния регулируемого напряжения определяют два диапазона: гарантированный диапазон на выходе и допустимый диапазон на входе. Всякое поданное на входы напряжение в пределах допустимого диапазона вызывает на выходе напряжение в пределах гарантированного диапазона, которое соответствует результирующему состоянию, указанному в таблице состояний. Необходимо, таким образом, указывать следующие характеристики напряжения:

V_{OHA} — наиболее положительное (наименее отрицательное) значение гарантированного диапазона напряжения высокого уровня на выходе.

Примечание. На практике во многих случаях с целью упрощения V_{OHA} можно принять равным наиболее положительному значению наиболее положительного напряжения питания (или нулю, если используется только отрицательное напряжение питания). Под этим условием подразумевается, что значение V_{OHA} не оговаривается;

V_{OHB} — наименее положительное (наиболее отрицательное) значение гарантированного диапазона напряжения высокого уровня на выходе;

V_{OLA} — наиболее положительное (наименее отрицательное) значение гарантированного диапазона напряжения низкого уровня на выходе;

V_{OLB} — наименее положительное (наиболее отрицательное) значение гарантированного диапазона напряжения низкого уровня на выходе.

Примечание. На практике во многих случаях с целью упрощения V_{OLB} можно принять равным наиболее отрицательному значению наиболее отрицательного напряжения питания (или нулю, если используют только положительные напряжения питания). Под этим условием подразумевают, что значение V_{OLB} не оговаривают;

V_{IHA} —наиболее положительное (наименее отрицательное) значение допустимого диапазона напряжения высокого уровня на входе.

Примечание. Если V_{IHA} не оговаривают, то предполагают, что $V_{IHA} = V_{OHA}$;

V_{IHB} — наименее положительное (наиболее отрицательное) значение допустимого диапазона напряжения высокого уровня на входе;

V_{ILA} — наиболее положительное (наименее отрицательное) значение допустимого диапазона напряжения низкого уровня на входе;

V_{ILB} — наименее положительное (наиболее отрицательное) значение допустимого диапазона напряжения низкого уровня на входе.

Примечание. Если V_{ILB} не оговаривают, то предполагают, что $V_{ILB} = V_{OLB}$.

5.1.1. Основные характеристики схем с гистерезисом на входах (например, триггер Шмитта)

V_{IT+}, V_{ITP} — пороговое (входное) напряжение при положительном переходе;

V_{IT+A}, V_{ITPA} — наиболее положительное (наименее отрицательное) значение гарантированного диапазона порогового (входного) напряжения при положительном переходе;

V_{IT+B}, V_{ITPB} — наименее положительное (наиболее отрицательное) значение гарантированного диапазона порогового (входного) напряжения при положительном переходе;

V_{IT-}, V_{ITN} — пороговое (входное) напряжение при отрицательном переходе;

V_{IT-A}, V_{ITNA} — наиболее положительное (наименее отрицательное) значение гарантированного порогового (входного) напряжения при отрицательном переходе;

V_{IT-B}, V_{ITNB} — наименее положительное (наиболее отрицательное) значение гарантированного диапазона порогового (входного) напряжения при отрицательном переходе.

Примечание. Термин «гистерезис», что используемый в таблице параметров, означает разность пороговых (входных) напряжений при положительном и отрицательном переходах

$$V_{hys} = V_{IT+} - V_{IT-}$$

или

$$V_{hys} = V_{ITP} - V_{ITN}.$$

5.2. Входное фиксирующее напряжение (при необходимости)

Максимальное значение входного фиксирующего напряжения при заданном значении входного тока.

Примечание. Эту характеристику следует оговаривать для схем, имеющих на одном или нескольких входах ограничивающие диоды, например схема TTL с фиксацией на входе.

5.3. Основные характеристики входных и выходных токов

5.3.1. *Основные характеристики для всех цифровых интегральных схем*

В зависимости от типа схемы каждому из четырех выходных напряжений соответствует способность схемы подавать или потреблять ток.

Поэтому для каждого из четырех выходных напряжений необходимо оговорить предельные значения соответствующих токов. При предположении, что подаваемый на вывод ток является положительным, а снимаемый с вывода — отрицательным, должны быть оговорены следующие токи:

I_{OHB} при V_{OHA} — наименование положительное (наиболее отрицательное) значение выходного тока, когда к рассматриваемому выходу приложено напряжение V_{OHA}, а ко входам приложены напряжения, соответствующие наихудшему случаю в пределах соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}. Эти напряжения соответствуют таким состояниям на выходе, которые на выходе вызывают состояние высокого уровня, как указано в таблице состояний.

Примечание. Это значение не является обязательным, если V_{OHA} равно наиболее положительному значению наиболее положительного напряжения питания;

I_{OHA} при V_{OHB} — наиболее положительное (наименее отрицательное) значение выходного тока, когда к рассматриваемому выходу приложено напряжение V_{OHB}, а ко входам приложены напряжения, соответствующие наихудшему случаю в пределах соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}. Эти напряжения соответствуют таким состояниям на выходе, которые на выходе вызывают состояния высокого уровня, как указано в таблице состояний;

I_{OLB} при V_{OLA} — наименее положительное (наиболее отрицательное) значение выходного тока, когда к рассматриваемому выходу приложено напряжение V_{OLA}, а ко входам приложены напряжения, соответствующие наихудшему случаю в пределах

соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}. Эти напряжения соответствуют таким состояниям на входе, которые на выходе вызывают состояние низкого уровня, как указано в таблице состояний;

I_{OLA} при V_{OLB} — наиболее положительное (наименее отрицательное) значение выходного тока, когда к рассматриваемому выходу приложено напряжение V_{OLB}, а ко входам приложено напряжение, соответствующее наихудшему случаю в пределах соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}. Эти напряжения соответствуют таким состояниям на входе, которые на выходе вызывают состояние низкого уровня, как указано в таблице состояний.

Примечание. Это значение не является обязательным, если V_{OLB} равно наиболее отрицательному значению наиболее отрицательного напряжения питания.

Подобным образом, если ко входам схемы приложить любое из четырех напряжений, входы схемы будут потреблять или отдавать определенный ток. Должны быть оговорены следующие предельно допустимые значения входного тока:

I_{IHB} при V_{OHA} — наименее положительное (наиболее отрицательное) значение входного тока, когда к рассматриваемому входу приложено напряжение V_{OHA}, а к остальным входам приложены напряжения, соответствующие наихудшему случаю в пределах соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}.

Примечание. Эта характеристика необязательна для всех случаев (например когда V_{OHA} равно наиболее положительному значению наиболее положительного напряжения питания или для ЭСЛ-схем).

I_{IHA} при V_{OHB} — наиболее положительное (наименее отрицательное) значение входного тока, когда к рассматриваемому входу приложено заданное напряжение, соответствующее наихудшему случаю в диапазоне V_{OHB}—V_{IHA}, а к остальным входам приложены напряжения, соответствующие наихудшему случаю, в пределах соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}.

Примечание. Напряжение, соответствующее наихудшему случаю, — это такое напряжение в пределах допустимого диапазона, при котором входной ток возрастает до максимального значения;

I_{ILB} при V_{OLA} — наименее положительное (наиболее отрицательное) значение входного тока, когда к рассматриваемому входу приложено напряжение, соответствующее наихудшему случаю в диапазоне V_{ILB}—V_{OLA}, а к остальным входам приложены напряжения, соответствующие наихудшему случаю в пределах соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}.

Примечание. Напряжение, соответствующее наихудшему случаю, — это такое напряжение в пределах допустимого диапазона, при котором входной ток возрастает до максимального значения;

I_{ILA} при V_{OLB} — наиболее положительное (наименее отрицательное) значение входного тока, когда к рассматриваемому входу приложено напряжение V_{OLB}, а к остальным входам приложено напряжение, соответствующее наихудшему случаю в пределах соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}.

Примечание. Эта характеристика необязательна для всех случаев (например, когда значение V_{OLB} равно наиболее отрицательному значению наиболее отрицательного напряжения питания или для ЭСЛ-схем).

В общем случае, как для выводов выхода, так и для выводов входа следует задавать четыре точки на вольт-амперной характеристике (например, см. черт. 27 и 28). Положение этих точек может быть определено одним из трех указанных ниже способов:

a) путем подачи заданного эталонного тока и измерения результирующего напряжения;

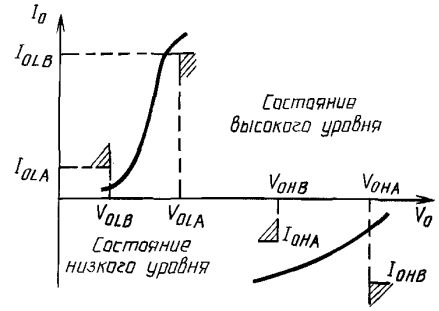
b) путем приложения заданного эталонного напряжения и измерения результирующего тока.

Примечание. На черте. 27 и 28 оси координат необязательно соответствуют нулевому значению напряжения или тока;

c) путем подачи заданного эталонного напряжения через оговоренный резистор нагрузки и измерения напряжения или тока на выводе выхода.

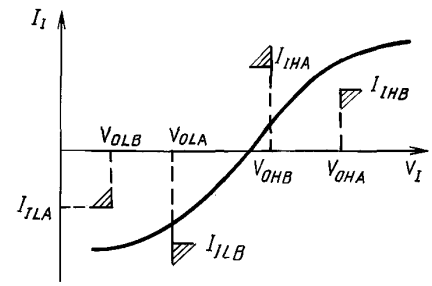
Примечание. Способ c) применим лишь в том случае, когда схема рассчитана на работу с определенной нагрузкой.

Зависимость выходных токов от выходных напряжений



Черт. 27

Зависимость входных токов от входных напряжений



Черт. 28

5.3.2. *Дополнительные характеристики для цифровых интегральных схем с тремя состояниями на выходах.*

На рассмотрении.

5.4. Наиболее неблагоприятные условия

Предельные значения входных и выходных характеристик должны быть гарантированы для наиболее неблагоприятных электрических условий:

a) в заданном диапазоне рабочих температур или

b) при температуре 25 °С и при максимальном и минимальном значениях рабочей температуры.

С этой целью следует указывать значения в указанных заданных точках в наиболее неблагоприятных условиях. Наиболее неблагоприятные условия для каждой точки, в основном, различны. Факторами, которые могут изменяться независимо, каждый в заданном диапазоне, и определять наиболее неблагоприятные электрические условия, являются:

a) напряжения питания в заданном рекомендуемом диапазоне;

b) условия, созданные на выводе входа, отличные от тех условий, которые непосредственно касаются измерений, а именно: напряжение, выбранное из соответствующего диапазона V_{IHA}—V_{IHB} и/или V_{ILA}—V_{ILB}.

6. Статические и квазистатические электрические характеристики МОП-интегральных схем

Каждая характеристика, приведенная в п. 6, должна быть указана для заданных наиболее неблагоприятных электрических условий в рекомендуемом диапазоне напряжения (ий) питания, как указано в подпункте 4.1, а также:

a) в заданном диапазоне рабочих температур или

b) при температуре 25 °С и максимальном и минимальном значениях рабочей температуры.

6.1. Основные характеристики напряжения цифровых сигналов

Характеристики напряжения цифровых сигналов представлены четырьмя диапазонами, для каждого из них задается два предельно допустимых значения. Таким образом, необходимо указывать восемь значений напряжений.

Для каждого состояния регулируемого напряжения определяют два диапазона: гарантированный диапазон на выходе и допустимый диапазон на входе. Всякое поданное на входы напряжение в пределах допустимого диапазона вызывает на выходе напряжение в пределах гарантированного диапазона, которое соответствует результирующему состоянию, указанному в таблице состояний. Необходимо, таким образом, указывать следующие характеристики напряжения:

V_{OHA} —наиболее положительное (наименее отрицательное) значение гарантированного диапазона напряжения высокого уровня на выходе.

Примечание. На практике во многих случаях с целью упрощения V_{OHA} можно принять равным наиболее положительному значению наиболее положительного напряжения питания (или нулю, если используются только отрицательные напряжения питания). Под этим условием подразумевается, что значение V_{OLA} не оговаривается;

V_{OHB} — наименее положительное (наиболее отрицательное) значение гарантированного диапазона напряжения высокого уровня на выходе;

V_{OLA} — наиболее положительное (наименее отрицательное) значение гарантированного диапазона напряжения низкого уровня на выходе;

V_{OLB} — наименее положительное (наиболее отрицательное) значение гарантированного диапазона напряжения низкого уровня на выходе.

Примечание. На практике во многих случаях с целью упрощения V_{OLB} можно принять равным наиболее отрицательному значению наиболее отрицательного напряжения питания (или нулю, если используют только отрицательные напряжения питания). Под этим условием подразумевают, что значение V_{OLB} не оговаривают;

V_{IHA} — наиболее положительное (наименее отрицательное) значение допустимого диапазона напряжения высокого уровня на выходе.

Примечание. Если V_{IHA} оговаривают, предполагают, что $V_{IHA} = V_{OHA}$;

V_{IHB} — наименее положительное (наиболее отрицательное) значение допустимого диапазона напряжения высокого уровня на входе;

V_{ILA} — наиболее положительное (наименее отрицательное) значение допустимого диапазона напряжения низкого уровня на входе;

V_{LB} — наименее положительное (наиболее отрицательное) значение допустимого диапазона напряжения низкого уровня на входе.

Примечание. Если V_{ILB} не оговаривают, то предполагают, что $V_{ILB} = V_{OLB}$.

6.2. Основные характеристики токов

6.2.1. *Статический входной ток*

Максимальное значение в заданном статическом режиме.

6.2.2 *Выходные токи*

Токи на выходе, которые следует указывать, соответствуют токам, получаемым в результате подачи одного из напряжений V_{OHA}, V_{OHB}, V_{OLA}, V_{OLB} на вывод, на котором измеряют ток.

Таким образом, должны указываться следующие токи: I_{OHB} при V_{OHA}, I_{OHA} при V_{OHB}, I_{OLB} при V_{OLA}, I_{OLA} при V_{OLB}.

6.2.3. *Ток утечки на выходе* (при необходимости)

Максимальное значение при заданных условиях.

7. Динамические электрические характеристики

Каждая электрическая характеристика, приведенная в п. 7.2, должна быть указана в заданных наиболее неблагоприятных электрических условиях в рекомендуемом диапазоне напряжений питания, как указано в п. 4.1.

Предельно допустимые значения или, если они не согласованы между изготовителем и потребителем, типовые значения следует указывать:

a) в заданном диапазоне рабочих температур (например, в виде кривой) или

b) при температуре 25 °С и максимальном и минимальном значениях рабочей температуры.

Условие b) следует использовать только в том случае, если значение характеристики для наиболее неблагоприятных условий во всем диапазоне температуры может быть выведено из значений, указанных при заданных значениях температуры.

Во всех случаях предельно допустимые значения следует указывать при температуре 25 °С.

7.1. Введение

Время переключения цифровых интегральных схем характеризуется временем задержки при переключении и временем перехода. Время задержки при переключении следует указывать в любом случае, необходимость указания времени перехода зависит от значения времени перехода относительно:

a) времени задержки при переключении и

b) произвольно низкого значения, например 10 нс (см. п. 7.2.2).

Такое переключение предназначено для обеспечения информации о работе интегральной схемы в типовых системах. Однако для точности измерения и унификации ТУ следует использовать методы измерений, для которых указаны характеристики управляющего импульса и нагрузки, включающие пассивные элементы схемы.

Характеристики переключения, приведенные в п. 7.2, и временны́е требования, приведенные

в п. 7.3, даются в общих чертах, для последовательностных схем может потребоваться более одного значения времени (например, для различных линий распространения). Кроме того, может возникнуть необходимость для какой-либо отдельной схемы указать более одного значения одного и того же времени относительно различных заданных уровней напряжения.

Уровни напряжения, используемые для определения времени переключения, приведены в п. 5.1.

7.2. Временны́е характеристики быстродействия схемы

7.2.1. *Время задержки при переключении*

Должно быть указано время задержки переключения в заданных условиях (см. примечание 1 п. 7.2.2):

a) t_{PHL} — время задержки при переключении выхода в состояние низкого уровня, максимальное и минимальное значения;

b) t_{PLH} — время задержки при переключении выхода в состояние высокого уровня, максимальное и минимальное значения.

При наличии нескольких различных логических информационных каналов временны́е характеристики должны быть заданы для каждого в отдельности.

Следующая информация должна быть приведена в виде типовых значений:

- зависимость времени задержки при переключении от тока нагрузки или, при необходимости, от сопротивления нагрузки;
- зависимость времени задержки при переключении от емкости нагрузки при заданном токе нагрузки или, при необходимости, при заданном сопротивлении нагрузки.

7.2.2. *Время перехода*

Время перехода следует указывать в заданных условиях (см. примечание 1):

a) если типовое значение времени перехода сравнимо (см. примечание 2) или превышает значение времени задержки переключения, указывают максимальное значение времени перехода;

b) если типовое значение времени перехода составляет менее 10 нс, указывают минимальное значение (см. примечание 3).

Если выполняются оба эти условия, то указывают максимальное и минимальное значения. Если не выполняется ни одно из этих условий, то указывать значение времени перехода нет необходимости.

В случае необходимости время перехода указывают для обоих направлений перехода (т. е. следует указать t_{THL} и t_{TLH}).

Примечания:

1. Заданные условия измерения должны включать в себя характеристики генератора импульсов и осциллографа (или другого соответствующего измерительного прибора), а также конфигурацию и значение компонентов цепи нагрузки на выходе.
2. Время перехода считают сравнимым со временем задержки переключения, если его значение на 50 % превышает значение времени задержки переключения.
3. При очень малых значениях времени перехода может возникнуть явление выброса, а также проблемы, связанные с использованием реальных нагрузок.

Зависимость времени перехода от емкости нагрузки должна быть приведена в виде типовых значений.

7.3. Требования на входах для обеспечения правильной последовательности работы схемы

Правильная последовательность работы схемы может заключаться в следующем:

- в изменении состояния на одном или нескольких выходах, или
- в сохранении на всех выходах предшествующего состояния, и/или
- в изменении состояния готовности схемы.

7.3.1. *Временны́е характеристики граничной формы сигнала, поданного на вывод (на других входах сохраняются постоянные уровни)*

a) Длительность сигнала высокого уровня t_1 (см. черт. 31)

Минимальное значение для сигнала с заданными значениями высокого и низкого уровней, подаваемого на заданный вывод входа.

Длительность сигнала низкого уровня должна быть достаточно большой, чтобы уменьшение ее значения не оказывало влияния на полученный результат.

b) Длительность сигнала низкого уровня t_2 (см. черт. 31)

Минимальное значение для сигнала с заданными значениями высокого и низкого уровней, подаваемого на заданный вывод входа.

Длительность сигнала высокого уровня должна быть достаточно большой, чтобы уменьшение ее значения не оказывало влияния на полученный результат.

c) Длительность сигнала высокого уровня t_1 (см. черт. 31)

Максимальное значение для сигнала с заданными значениями высокого и низкого уровней, подаваемого на заданный вывод входа.

Длительность сигнала низкого уровня должна быть достаточно большой, чтобы уменьшение ее значения не оказывало влияния на полученный результат.

d) Длительность сигнала низкого уровня t_2 (см. черт. 31).

Максимальное значение сигнала с заданными значениями высокого и низкого уровней, подаваемого на заданный вывод входа. Длительность сигнала высокого уровня должна быть достаточно большой, чтобы уменьшение ее значения не оказывало влияния на полученный результат.

e) Скорость изменения или время нарастания и/или спада входного сигнала.

Минимальное и максимальное значения для сигнала с заданными значениями высокого и низкого уровней, подаваемого на заданный вывод входа.

7.3.2. *Необходимые временные соотношения между двумя входными сигналами*

Если изменение состояния входного сигнала E_1 обусловлено состояниями других входных сигналов E_j (где j от 2 до n, n — число входов), то в целях обеспечения правильной последовательности работы схемы необходимо оговорить для каждого входа временные характеристики по перечислениям a) и b).

Примечания:

1. Сигнал E_1 — это сигнал, поданный на любой вывод входа, который здесь обозначен цифрой 1.
2. Может возникнуть необходимость в указании нескольких временных интервалов между различными заданными уровнями сигналов E_1 и E_j.

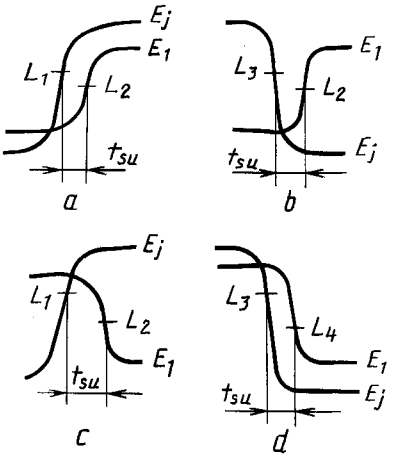
a) Время установления t_{su}

Минимальное и, при необходимости, максимальное значения.

Примечания:

1. Время установления — это интервал, измеренный относительно заданного уровня сигнала E_j, в течение которого сигнал E_j присутствует до подачи сигнала E_1. Его измеряют между заданными уровнями сигналов E_1 и E_j, как указано на черт. 29.
2. Время установления может иметь отрицательное значение.

Время установления t_{su}



Черт. 29

Примечание. Для обозначения уровней используют нейтральные обозначения L_1—L_4.

b) Время удержания t_h

Минимальное и, при необходимости, максимальное значения.

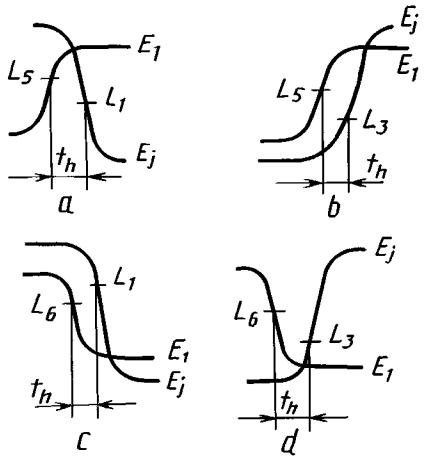
Примечания:

1. Время удержания — это интервал, измеренный относительно заданного уровня сигнала E_j, в течение

которого сигнал E_j присутствует после снятия сигнала E_1. Его измеряют между заданными уровнями сигналов E_1 и E_j, как указано на черт. 30.

2. Время удержания может иметь отрицательное значение.

Время удержания t_h



Черт. 30

Примечание Для обозначения уровней используют нейтральные обозначения L_1—L_6.

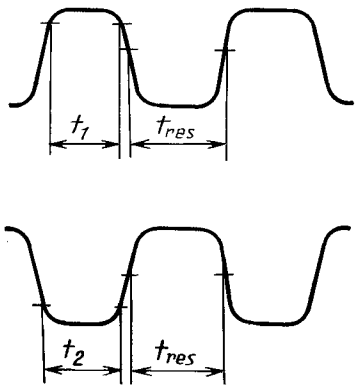
7.3.3. *Необходимые временны́е соотношения между двумя последовательными сигналами, поданными на один и тот же вход*

a) Время обращения t_{res}

Минимальное значение.

Примечание. Время обращения — это интервал между окончанием одного входного импульса и началом следующего импульса, поданного на тот же вывод входа; длительность каждого из них определена в п. 7.3 (см. черт. 31).

Время обращения t_{res}



Черт. 31

b) Рабочая частота

Минимальное и максимальное значения.

Примечание. Частотой сигнала является частота такого сигнала, который может быть подан на вывод входа при заданном коэффициенте заполнения и заданных (по возможности последовательных) условиях на остальных входах.

7.4. Входное и выходное полные сопротивления

7.4.1. *Входная емкость в режиме большого сигнала*

Максимальное и/или типовое значение(я), когда напряжение (или ток) входного сигнала

переходит из состояния высокого уровня в состояние низкого уровня или наоборот, в следующих заданных условиях:

- нагрузки на выходе и нагрузки на других выводах входа;
-входного импульса (амплитуды, частоты, времени нарастания и спада и т. д.);
- напряжения(ий) питания.

7.4.2. *Выходная емкость в режиме большого сигнала (относится только к схемам с высоким выходным полным сопротивлением, к таким как схемы «ИЛИ»)*

Максимальное и/или типовое значения(е), когда напряжение (или ток) на выводе выхода переходит из состояния высокого уровня в состояние низкого уровня или наоборот, в следующих заданных условиях:

- нагрузки на входе и нагрузки на других выводах выхода;
- входного импульса (амплитуды, частоты, времени нарастания и спада и т. д.);
- напряжения(ий) питания.

7.4.3. *Входное сопротивление в режиме большого сигнала (для ненасыщенных схем и в режиме высокого быстродействия)*

Минимальное и/или типовое значения(е), когда напряжение (или ток) на выводе входа переходит из состояния высокого уровня в состояние низкого уровня или наоборот, в следующих заданных условиях:

- нагрузки на выходе и нагрузки на других выводах входа;
- входного импульса (амплитуды, частоты, времени нарастания и спада и т. д.);
- напряжения(ий) питания.

7.4.4. *Выходное сопротивление в режиме большого сигнала (для ненасыщенных схем и в режиме высокого быстродействия)*

Минимальное и/или типовое значение(я), когда напряжение (или ток) на выводе выхода переходит из состояния высокого уровня в состояние низкого уровня или наоборот, в следующих заданных условиях:

- нагрузки на входе и нагрузки на других выводах выхода;
- входного импульса (амплитуды, частоты, времени нарастания и спада и т. д.);
- напряжения(ий) питания.

8. Общая мощность или токи потребления

Типовое и максимальное значения в заданных рабочих условиях.

9. Общий ток потребления (в динамическом режиме)

Графики зависимости типовых значений тока потребления от частоты повторения импульсов при коэффициенте заполнения 50 % или типовые значения на двух заданных частотах повторения. График зависимости следует указывать для заданных рекомендуемых рабочих условий.

В случае необходимости эти сведения должны быть также приведены для входов генераторов тактовых импульсов, работающих в качестве источника импульсов.

10. Сведения об управляющих импульсах (при необходимости)

Термин находится на рассмотрении.

11. Сопротивление изоляции

В случае необходимости — минимальное значение при заданном напряжении. Должен быть оговорен метод измерения.

12. Конструктивные данные, характеристики и другие данные

См. МЭК 747-1, гл. VI, п. 7.

13. Дополнительные сведения

13.1. Нагрузочная способность по выходу

Максимальное число заданных нагрузок на каждом выходе. Эти сведения могут быть представлены для нескольких типов нагрузки.

13.2. Помехоустойчивость

В системе, состоящей исключительно из блоков, подобных рассматриваемому, помехоустойчивость может быть определена непосредственно исходя из восьми ранее заданных значений напряжений. Имеется четыре значения помехоустойчивости, которые определяют следующим образом:

$$M_1 = V_{IHA} - V_{OHA};\ M_3 = V_{ILA} - V_{OLA};$$

$$M_2 = V_{OHB} - V_{IHB};\ M_4 = V_{OLB} - V_{ILB}.$$

На практике часто значения помехоустойчивости M_1 и M_4, соответствующие экстремальным значениям напряжения, не представляют особого интереса. Таким образом, если значение помехоустойчивости приводится без каких-либо дополнительных указаний, оно должно соответствовать наименьшему из значений M_2 и M_3.

13.3. Межсоединения цифровых интегральных схем

Должны быть приведены примеры логических операций, которые могут быть выполнены путем межсоединений однотипных схем.

14. Меры предосторожности

Должны быть приняты соответствующие меры предосторожности для защиты прибора от высоких электростатических напряжений или больших электромагнитных полей (см. МЭК 747-1, гл. IX)

ПРИЛОЖЕНИЕ К РАЗДЕЛУ 1

ПРЕДСТАВЛЕНИЕ ХАРАКТЕРИСТИК

Ниже приводится пример представления характеристик схемы в соответствии с изложенным выше.

Следующие электрические характеристики должны указываться в заданных наиболее неблагоприятных электрических условиях с учетом рекомендуемого диапазона напряжений питания согласно п. 4.1 разд. 1 и:

a) в заданном диапазоне рабочих температур или

b) при температуре 25 °С и при максимальной, и при минимальной рабочих температурах.

Выход	Эталонное значение тока	Предельное (измеренное) значение напряжения
Состояние высокого уровня	I_{OHB}	V_{OHA} (см. примечание 1)
	I_{OHA}	V_{OHB}
Состояние низкого уровня	I_{OLB}	V_{OLA}
	I_{OLA}	V_{OLB} (см. примечание 2)

Вход	Эталонное значение напряжения	Предельное (измеренное) значение тока
Состояние высокого уровня	V_{OHA}	I_{IHB} (см. примечание 1)
	V_{OHB}	I_{IHA}
Состояние низкого уровня	V_{OLA}	I_{ILB} (см. примечание 2)
	V_{OLB}	I_{ILA}

Примечания:

1. Эти два значения необязательны, если V_{OHA} равно наиболее положительному значению наиболее положительного напряжения питания.

2. Эти два значения необязательны, если V_{OLB} равно наиболее отрицательному значению наиболее отрицательного напряжения питания.

Раздел II. ИНТЕГРАЛЬНЫЕ СХЕМЫ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

А. Статические и динамические оперативные запоминающие устройства и постоянные запоминающие устройства

1. Обозначение и описание схемы

См. п. 1 разд. I.

2. Функциональное назначение

2.1. Блок-схема

Пункт 2.1 разд. I и следующее дополнение.

Блок-схема должна быть достаточно подробной, чтобы на ней можно было представить отдельные функциональные блоки памяти (например, дешифратор адреса, разрешение кристалла, «буферные» схемы на выходе и т. д.), а также их внешние соединения.

2.2. Описание функции

Следует указать выполняемые схемой функции и представить следующую информацию:

a) общее число битов информации, которые могут храниться в ЗУ;

b) число битов в слове, которые могут храниться в ЗУ;

c) способ адресации;

d) функция(и), выполняемая(ые) на каждом выводе, а также определение каждого управляющего сигнала и необходимая последовательность команд (см. также п. 7.2.1 настоящего раздела);

e) для динамических ЗУ метод восстановления.

3. Предельно допустимые значения параметров

Пункт 3 разд. I и следующее дополнение.

Для п. 3.2.1 должны быть оговорены допустимые превышения, их длительность и рабочий цикл.

3.5. Рассеиваемая мощность (при необходимости)

Максимальное значение рассеиваемой мощности в статическом режиме.

3.6. Время перехода на входе (при необходимости, для динамических ЗУ)

Минимальные значения.

4. Рекомендуемые рабочие условия (в заданном диапазоне рабочих температур)

Пункт 4 разд. I и следующее дополнение.

Если до начала работы прибора необходимо создание предварительных условий, таких как последовательность подачи напряжений, холостые циклы или последовательность подачи сигналов, то такие условия должны быть указаны.

5. Статические электрические характеристики биполярных схем запоминающих устройств

Пункт 5 разд. I.

6. Статические электрические характеристики МОП-схем запоминающих устройств

Пункт 6 разд. I.

7. Динамические электрические характеристики

Каждая электрическая характеристика, приведенная в п. 7.1, должна быть указана в заданных наиболее неблагоприятных электрических условиях в рекомендуемом диапазоне напряжения(й) питания, как указано в п. 4.1 разд. I.

Согласно требованиям п. 7.1 предельно допустимые значения или, если они не согласованы между изготовителем и потребителем, типовые значения следует указывать:

a) в заданном диапазоне рабочих температур (например, в виде кривой) или

b) при температуре 25 °С и при максимальной и минимальной рабочих температурах.

Условие b) следует использовать только в том случае, если значение характеристики для наиболее неблагоприятных условий во всем диапазоне температур можно вывести из значений, указанных при заданных температурах.

Во всех случаях предельно допустимые значения следует указывать при температуре 25 °С.

7.1. Временны́е характеристики быстродействия схемы

Должны быть указаны следующие временны́е характеристики в заданных условиях.

7.1.1. *Время выборки* (см. примечания 1 и 2)

a) Время выборки считывания.

b) Время выборки от каждого сигнала разрешения и выбора, заданного для ЗУ (см. примечание 3).

c) Время выборки адреса (эта характеристика не используется, если информация адреса учитывается лишь при хранении ее в памяти).

Для каждой из вышеуказанных характеристик должно быть оговорено максимальное значение.

Примечания:

1. Условия измерений должны быть заданы таким образом, чтобы все сигналы управления были приложены достаточно рано и тем самым не оказали влияния на заданное время выборки.

2. Контрольные условия измерений времени выборки должны включать в себя максимальные значения времени установления.

3. Если оговаривают постоянную последовательность сигналов разрешения и/или выбора (см. п. 7.2.1) и последний из этих сигналов всегда определяет фактическое время выборки, то время выборки следует указывать для первого и последнего сигналов.

7.1.2. *Время восстановления сигнала считывания* (только для оперативных ЗУ)

Максимальное значение.

Примечание. Если управление функциями «считывания» и «записи» производится через один и тот же вывод, то «время выборки считывания» и «время восстановления сигнала считывания» будут иметь одно и то же значение, и оговаривать следует только одну из этих характеристик.

7.1.3. *Время запрещения на выходе*

Время запрещения на выходе, измеренное от окончания сигналов разрешения и выбора.

Максимальные значения.

Примечание. Время запрещения на выходе — это интервал между окончанием заданного сигнала разрешения или выбора и моментом снятия информации на выходе.

7.1.4. *Время перехода* (см. примечание 1)

Время перехода следует указывать в заданных условиях (см. примечание 2):

a) если типовое значение времени перехода сравнимо (см. примечание 3) или превышает типовое значение времени задержки переключения, следует указывать максимальное значение времени перехода;

b) если типовое значение времени перехода менее 10 нс, следует указывать минимальное значение (см. примечание 4);

c) при наличии двух условий a) и b) следует указывать минимальное и максимальное значения.

В случае необходимости время перехода указывают для обоих направлений перехода (т. е. t_{THL} и t_{TLH}).

Примечания:

1. В основном следует оговаривать значение времени для каждого или обоих направлений перехода выходного сигнала. В некоторых случаях (например, ЗУ на МОП-схемах), когда важно лишь одно направление перехода (например, значение выходного напряжения стремится достигнуть значения напряжения питания), следует указывать только это значение.

2. Заданные условия измерения должны включать в себя характеристики входного импульса и осциллографа (или другого соответствующего измерительного прибора), а также состояние и значение компонентов цепи нагрузки на выходе.

3. Считают, что время перехода сравнимо со временем задержки переключения, если его значение превышает 50 % значения времени задержки переключения.

4. Необходимо установить, когда время перехода станет очень малым, что может привести к явлению выброса, а также к проблемам, связанным с применением реальных нагрузок.

7.2. Требования на входах для обеспечения правильной последовательности работы запоминающих устройств

7.2.1. *Статические запоминающие устройства*

К статическим оперативным, запоминающим устройствам предъявляют следующие временны́е требования, которые соответствуют основным принципам, изложенным в п. 7.3 разд. I.

Должна быть представлена следующая временна́я диаграмма, содержащая полный набор сигналов, необходимых для обеспечения каждой операции ЗУ и измерения соответствующих временны́х параметров. Этот набор сигналов должен соответствовать управляющим сигналам, оговоренным в п. 2.2d) настоящего раздела.

Должна быть указана временна́я последовательность, а также все временны́е интервалы, необходимые пользователю для правильной работы ЗУ.

Таким образом, должны быть указаны следующие временны́е характеристики.

7.2.1.1. Время цикла

Время цикла считывания, время цикла записи и, при необходимости, время цикла считывание—запись и/или время цикла запись—считывание (минимальные значения).

Примечание. В пп. 7.2.1.2—7.2.1.5 термины «разрешение» и «выбор» используют в качестве синонимов, так как их определения еще не приняты. Всякий раз, когда употребляют термин «разрешение—выбор», его следует трактовать в соответствии с рассматриваемым типом ЗУ. Следует отметить, что приведенные в п. 7.2.1.2 и 7.2.1.3 время установления и время сохранения предполагают отсутствие в ЗУ устройства синхронизации через вход «разрешение/выбор». Если же такое устройство имеется, то время установления и время сохранения, измеряемые относительно окончания сигнала записи и окончания сигнала разрешения/выбора, должны измеряться просто относительно «записи и разрешения/выбора».

7.2.1.2. Время установления

Минимальные значения:

a) времени установления сигнала адреса до сигнала записи или сигнала адреса до сигнала разрешения/выбора (см. примечание);

b) времени установления сигнала разрешения/выбора до окончания сигнала записи;

c) времени установления информации на входе до окончания сигнала записи при заданном минимальном значении длительности импульса разрешения/выбора (см. примечание) или

d) времени установления информации на входе до окончания сигнала разрешения/выбора при заданном минимальном значении длительности импульсов разрешения/выбора (см. примечание);

e) для сложных ЗУ, работающих с несколькими управляющими сигналами разрешения или выбора, необходимо также указать, по крайней мере, одно дополнительное время установления для каждого дополнительного сигнала разрешения или выбора.

Примечание. Выбор сигнала записи или разрешения/выбора в качестве контрольного зависит от того, какой из этих сигналов первым переходит в неактивное состояние, и такой выбор должен согласовываться с временно́й последовательностью, приведенной в п. 7.2.1. Если последовательность, в которой сигналы записи и разрешения/выбора переходят в неактивное состояние, не имеет значения, это следует оговорить, как и оба значения c) и d).

Для ЗУ, в которых не предусмотрено выполнение функции разрешения/выбора, приводят только два значения a) и c).

7.2.1.3. Время удержания

По аналогии со временем установления минимальные значения:

a) времени удержания сигнала адреса после окончания сигнала записи или сигнала адреса после окончания сигнала разрешения/выбора (см. примечание);

b) времени удержания сигнала разрешения/выбора после окончания сигнала записи или сигнала записи после окончания сигнала разрешения/выбора (см. примечание);

c) времени удержания информации на входе после окончания сигнала записи или информации на входе после окончания сигнала разрешения/выбора (см. примечание);

d) для сложных ЗУ, работающих с несколькими управляющими сигналами разрешения или выбора, необходимо указать, по крайней мере, одно дополнительное время удержания, соответствующее каждому дополнительному сигналу разрешения или выбора.

Примечание. Выбор сигнала записи или разрешения/выбора в качестве эталонного зависит от того, какой из этих сигналов первым переходит в неактивное состояние, и такой выбор должен согласовываться с временно́й последовательностью, представленной в п. 7.2.1. Если последовательность, в которой сигналы записи и разрешения/выбора переходят в неактивное состояние, не имеет значения, это следует указать и

оговорить оба значения a) и c). Для ЗУ, в которых не предусмотрено выполнение функции разрешения/выбора, указывают только два значения a) и c).

7.2.1.4. Время восстановления сигнала записи

Минимальное значение.

Примечание. Для некоторых ЗУ время восстановления сигнала записи равно времени удержания сигнала адреса после окончания сигнала записи, в том числе следует указывать только одно значение.

7.2.1.5. Длительность импульсов

Минимальное значение:

- длительности импульса записи;
- длительности импульса разрешения/выбора, при необходимости (см. п. 7.2.1.2d).

7.2.2. *Динамические ЗУ*

К динамическим оперативным ЗУ предъявляют следующие временны́е требования, которые соответствуют основным принципам, изложенным в п. 7.2 разд. I.

Должна быть представлена временна́я диаграмма, содержащая полный набор сигналов, необходимых для обеспечения каждой операции ЗУ и измерения соответствующих временны́х параметров. Данный набор сигналов должен соответствовать управляющим сигналам, оговоренным в п. 2.2d) настоящего раздела.

Должна быть указана временна́я последовательность, а также все временны́е интервалы, необходимые пользователю для правильной работы ЗУ. Таким образом, должны быть указаны следующие временны́е характеристики.

7.2.2.1. Запоминающие устройства с входом разрешения, кроме запоминающих устройств с многократными входами адреса

a) Время установления (минимальные значения):

- время установления сигнала адреса до сигнала разрешения;
- время установления сигнала считывания до сигнала разрешения;
- время установления сигнала выбора кристалла до сигнала разрешения (при необходимости);
- время установления сигнала записи до сигнала разрешения;
- время установления информации на входе до сигнала записи;
- время установления информации на входе до сигнала разрешения.

b) Время удержания:

- время удержания сигнала адреса после сигнала разрешения;
- время удержания сигнала считывания после сигнала разрешения;
- время удержания сигнала выбора кристалла после сигнала разрешения, при необходимости;
- время удержания сигнала записи после сигнала разрешения, при необходимости;
- время удержания информации на входе после сигнала разрешения;
- время удержания информации на входе после сигнала записи.

c) Время цикла (минимальные значения):

- время цикла считывания;
- время цикла записи;
- время цикла считывание—информация—запись (при необходимости);
- время цикла считывание—запись (при необходимости).

d) Длительность импульса (минимальные и, при необходимости, максимальные значения):

- длительность импульса считывания;
- длительность импульса записи;
- длительность импульса разрешения.

e) Время предзаряда — минимальные значения.

f) Время регенерации—максимальные значения.

g) Время перехода (минимальные и максимальные значения):

- время нарастания сигнала разрешения;
- время спада сигнала разрешения;
- время перехода сигнала выбора записи—считывания (при необходимости).

7.2.2.2. Запоминающие устройства с многократными входами адреса

a) Время установления (минимальные значения):

- время установления сигнала адреса строки до сигнала выбора адреса строки;
- время установления сигнала адреса столбца до сигнала выбора адреса столбца;
- время установления сигнала считывания до сигнала выбора адреса столбца;

- время установления информации на входе до сигнала выбора адреса столбца (при необходимости);
- время установления информации на входе до сигнала записи;
- время установления сигнала записи до сигнала выбора адреса столбца;
- время установления сигнала записи до сигнала выбора адреса строки;
- время установления сигнала выбора кристалла до сигнала выбора адреса столбца (при необходимости).

b) Время удержания (минимальные значения):
- время удержания сигнала адреса столбца после сигнала выбора адреса строки;
- время удержания сигнала считывания после сигнала выбора адреса столбца;
- время удержания сигнала записи после сигнала выбора адреса столбца;
- время удержания сигнала записи после сигнала выбора адреса строки;
- время удержания информации на входе после сигнала выбора адреса столбца;
- время удержания информации на входе после сигнала выбора адреса строки;
- время удержания информации на входе после сигнала записи;
- время удержания сигнала выбора кристалла после сигнала выбора адреса строки (при необходимости).

c) Время задержки между входными сигналами (минимальные значения):
- время задержки между сигналом выбора адреса столбца, переходящим в неактивное состояние, и сигналом выбора адреса строки, переходящим в активное состояние;
- время задержки между сигналом выбора адреса столбца, переходящим в активное состояние, и сигналом выбора адреса строки, переходящим в неактивное состояние.

d) Время цикла (минимальные значения):
- время цикла считывания;
- время цикла записи;
- время цикла запись—считывание, при необходимости;
- время цикла считывание—модификация—запись (при необходимости);
- время цикла страницы (при необходимости).

e) Длительность импульса (при необходимости, минимальные и/или максимальные значения):
- длительность импульса выбора адреса строки;
- длительность импульса выбора адреса столбца;
- длительность импульса записи.

f) Время предзаряда (минимальные и, при необходимости, максимальные значения);
- время предзаряда сигнала выбора адреса строки;
- время предзаряда сигнала выбора адреса столбца по отношению к сигналу выбора адреса строки;
- время предзаряда сигнала выбора адреса столбца.

g) Время регенерации — максимальные значения.

h) Время перехода (минимальное и максимальное значения):
- время перехода сигнала выбора адреса строки;
- время перехода сигнала считывание—запись (при необходимости);
- время перехода сигнала разрешения (выбора кристалла).

7.3. Входная и выходная емкости

Типовое и максимальное значения входной и выходной емкостей в заданных условиях.

8. Мощность или ток потребления от каждого источника питания (в статическом режиме)

Максимальные значения тока на каждом выводе питания в самых неблагоприятных условиях как для рабочего, так и для холостого хода, если они значительно отличаются друг от друга. Следует также указать типовые значения при нормальных рабочих условиях.

9. Мощность или ток потребления от каждого источника питания (в динамическом режиме)

График(и), представляющий(ие) зависимость типовых значений тока потребления от частоты повторения импульсов, или типовые значения на двух заданных частотах повторения. График(и) зависимости следует указывать для заданных рекомендуемых условий эксплуатации.

В случае необходимости эти сведения должны быть также приведены для входов генератора тактовых импульсов, работающего в качестве источника импульсов.

В случае необходимости эти сведения должны быть также приведены для режима холостого хода.

10. Конструктивные данные, характеристики и другие данные

Должны быть оговорены любые специальные конструктивные данные или характеристики, зависящие от условий окружающей среды для интегральных схем ЗУ (см. также МЭК 747-1, гл. VI, п. 7).

11. Дополнительные сведения

11.1. Нагрузочная способность по выходу

Максимальное число заданных нагрузок на каждом выходе. Эти сведения могут быть представлены для нескольких типов нагрузки.

11.2. Помехоустойчивость

Данные, позволяющие вычислить помехоустойчивость, представлены в пп. 5 и 6 (см. также п. 13.2, разд. I).

11.3. Соединения однотипных схем

Следует привести примеры логических операций (например, проводное «ИЛИ»), которые могут быть выполнены путем соединения однотипных ЗУ.

11.4. Тип схемы на выходе

Следует представить сведения относительно типа схемы на выходе, например схема с тремя состояниями, схема с открытым коллектором, схема с открытым стоком, двухтактовая схема.

11.5. Соединения со схемами других типов

В случае необходимости следует представить подробные сведения о соединениях с другими схемами, например с усилителями считывания, буферными схемами и т. д.

12. Меры предосторожности

См. МЭК 747-1, гл. IX.

B. Постоянные запоминающие устройства, программируемые пользователем.

Материал настоящего подраздела относится к программируемым и перепрограммируемым ПЗУ, в последних из которых содержимое либо стирается ультрафиолетовым излучением и программируется электрически, либо стирается и программируется электрически.

1. Обозначение и описание схемы

Применимы сведения, содержащиеся в п. 1 разд. I, гл. III, а также следующее дополнение к п. 1.2 (технология).

Следует также указать конкретный тип ячейки памяти: диодная матрица, ячейка с плавкими вставками, ячейка лавинно-инжекционного типа с плавающим затвором и т. д.

2. Функциональное назначение

2.1. Блок-схема

Должна быть приведена блок-схема или эквивалентная информация о цифровой интегральной схеме.

На блок-схеме должна быть указана функция каждого внешнего соединения, а также, если это не приведет к неправильному толкованию, могут быть приведены номера выводов. Если корпус содержит металлические части, то должны быть указаны внешние выводы, к которым возможно подсоединение этих частей. При необходимости могут быть указаны соединения с соответствующими внешними электрическими элементами. В качестве дополнительной информации может быть представлена полная электрическая схема. Указание значений параметров компонентов схемы необязательно.

Блок-схема должна быть достаточно подробной, позволяющей определить каждый конкретный

функциональный узел в ЗУ (например декодирование адреса, разрешение кристалла, буферные схемы на выходе, схемы управления программированием-стиранием и т. д.) вместе с их внешними соединениями.

2.2. Обозначение выводов

На блок-схеме должны быть обозначены следующие выводы:

a) выводы питания, т. е. выводы, предназначенные для подсоединения к источникам питания;

b) выводы входа или выхода, т. е. выводы, к которым или от которых проводят сигналы. Под термином «сигнал» понимают как импульс, так и более сложную форму сигнала;

c) выводы входа/выхода, т. е. выводы, которые могут использоваться в различное время как выводы входа или выхода;

d) выводы выхода с тремя состояниями, т. е. выводы выхода, на которых могут быть созданы условия высокого полного сопротивления;

e) многофункциональные выводы, т. е. выводы, которые могут использоваться в различное время для различных функций, например программирования и стирания.

2.3. Описание функции

Следует указать выполняемые схемой функции и представить следующую информацию:

a) общее число битов информации, которые могут храниться в запоминающем устройстве;

b) число битов в слове, которые могут храниться в запоминающем устройстве;

c) способ адресации для режима считывания;

d) функция(и), выполняемая(ые) каждым выводом, а также указание каждого необходимого управляющего сигнала и необходимая последовательность операций или команд;

e) способ программирования;

f) способ стирания всего содержимого ЗУ или его части;

g) уровень на выходе в непрограммируемом состоянии.

3. Предельно допустимые значения параметров

Применяют сведения, содержащиеся в п. 3 разд. I, гл. III, а также дополнения:

a) к п. 3.2.1: «. . . то допустимые превышения значений, их длительность и рабочий цикл должны быть оговорены»;

b) 3.5: «Максимальное число циклов программирование—стирание (при необходимости)».

4. Режим считывания

4.1. Рекомендуемые рабочие условия (в заданном диапазоне рабочих температур)

См. п. 4 разд. I, гл. III.

4.2. Статические электрические характеристики

Должны быть приведены следующие электрические характеристики.

a) Входные и выходные токи

Для биполярных интегральных схем применяют требования, содержащиеся в пп. 5 и 5.3 разд. I гл. III.

Для МОП-интегральных схем применяют требования, содержащиеся в пп. 6, 6.2.1 и 6.2.2 разд. I гл. III.

b) Входные и выходные напряжения

Для биполярных интегральных схем применяют требования, содержащиеся в пп. 5 и 5.1 разд. I гл. III.

Для МОП-интегральных схем применяют требования, содержащиеся в пп. 6 и 6.1 разд. I гл. III.

c) Входное фиксирующее напряжение

Применяют требования п. 5.2 разд. I гл. III.

d) Ток(и) короткого замыкания на выходе

Максимальное и/или минимальное значения.

e) Входной и выходной токи утечки (при необходимости)

Максимальные значения.

f) Входная и выходная емкости

Типовое и максимальное значения в заданных условиях.

4.3. Динамические электрические характеристики

4.3.1. *Общие положения*

Применяют требования к динамическим электрическим характеристикам, приведенные в п. 7 разд. II (подраздел А) и касающиеся напряжений питания и рабочих температур.

4.3.2. *Временны́е характеристики быстродействия схемы*

Должны быть приведены следующие электрические характеристики. Эти характеристики применяют после программирования ЗУ.

a) Время выборки

Применяют требования п. 7.1.1 разд. II главы III.

b) Время запрещения на выходе

Применяют требования п. 7.1.3 разд. II главы III.

c) Время сохранения информации на выходе

Минимальное(ые) значение(я) с момента окончания каждого сигнала разрешения и/или выбора.

d) Время перехода

Применяют требования п. 7.1.4 разд. II гл. III.

4.4. Временны́е параметры

При необходимости указывают все или какие-либо из приведенных ниже временны́х требований.

a) Время установления

Минимальное(ые) значение(я).

(Например, время установления сигнала адреса до сигнала разрешения).

b) Время удержания

Минимальное(ые) значение(я).

(Например, время удержания сигнала адреса после сигнала разрешения).

c) Время цикла считывания

Минимальное и/или максимальное значения.

5. Режим программирования

5.1. Процедура программирования

Должна быть указана рекомендуемая процедура программирования. При необходимости может быть указан способ и режим (например, напряжение считывания, статические и динамические характеристики импульсов программирования, число импульсов программирования).

Если до программирования требуется операция стирания, то это должно быть оговорено.

5.2. Рекомендуемые режимы программирования

Заданные режимы программирования должны указываться в соответствии с п. 4 разд. I гл. III.

Если диапазон температур, используемый в процессе программирования, отличается от диапазона рабочих температур, то это должно быть оговорено.

Следует указать максимальные и/или минимальные значения приведенных ниже электрических режимов и/или характеристик:

a) ток(и) и/или напряжение(я) питания при подаче импульса программирования;

b) ток(и) и/или напряжение(я) на выводах, на которые подается импульс программирования;

c) выходной(ые) ток(и) и/или напряжение(я) на любом выводе при программном управлении.

5.3. Временны́е параметры

5.3.1. *Приборы, имеющие специальные выводы программирования*

Следует привести временну́ю диаграмму и оговорить следующие временны́е требования:

I) длительность (ширина) импульса программирования — минимальное и максимальное значения;

II) время нарастания импульса программирования — минимальное и/или максимальное значения;

III) время спада импульса программирования — минимальное и/или максимальное значения;

IV) рабочий цикл программирования (при необходимости) — максимальное значение;

V) время установления.

Должны быть приведены минимальные значения времени установления:

a) сигнала адреса до импульса программирования или разрешения программирования (см. примечание);

b) информация на входе до импульса программирования или разрешение программирования (см. примечание);

c) сигнал разрешения программирования до импульса программирования (при необходимости).

VI) Время удержания

Должны быть приведены специальные значения для времени удержания:

a) сигнала адреса после окончания импульса программирования или сигнала разрешения программирования (см. примечание);

b) информация на входе после окончания импульса программирования или сигнала разрешения программирования (см. примечание);

c) сигнала адреса после окончания сигнала информации на входе;

d) сигнала разрешения программирования после окончания импульса программирования (при необходимости).

Примечание. Выбор между импульсом программирования и сигналом разрешения программирования в качестве контрольного зависит от того, который из них первым переходит в неактивное состояние, что должно быть отражено на приводимой временно́й диаграмме.

5.3.2. *Приборы, не имеющие специальных выводов программирования*

Параметры находятся на рассмотрении.

6. Режим стирания (если применяется)

Должно быть приведено описание процесса стирания, а также диапазон рабочих температур, при которых производят стирание.

6.1. ЗУ с электрическим стиранием информации

6.1.1. *Рекомендуемые режимы стирания*

Должны быть указаны минимальные и/или максимальные значения для приводимых ниже электрических режимов стирания:

a) ток(и) и/или напряжение(я) источника питания при подаче импульса стирания;

b) ток(и) и/или напряжение(я) на оговоренных выводах, на которые подается импульс стирания;

c) входные ток(и) и/или напряжение(я) на любом другом выводе, используемом при операции стирания.

Примечание. Если используемый при стирании диапазон температур отличается от диапазона рабочих температур, то это должно быть указано.

6.1.2. *Временны́е параметры (стирание)*

6.1.2.1. Приборы, имеющие специальные выводы стирания

Следует указывать следующие временны́е параметры:

I) длительность (ширина) импульса стирания — минимальное и максимальное значения;

II) время нарастания импульса стирания — минимальное и/или максимальное значения;

III) время спада импульса стирания — минимальное и/или максимальное значения;

IV) рабочий цикл стирания (при необходимости) — максимальное значение;

V) время установления:

- сигнала адреса до начала импульса стирания — минимальное значение;

- сигнала разрешения до начала импульса стирания (при необходимости) — минимальное значение;

VI) время удержания:

- сигнала адреса после окончания импульса стирания — минимальное значение;

- сигнала разрешения после окончания импульса стирания (при необходимости) — минимальное значение.

6.1.2.2 Приборы, не имеющие специальных выводов стирания

Требования находятся на рассмотрении.

6.2. ЗУ со стиранием информации ультрафиолетовым излучением

6.2.1. *Рекомендуемые режимы стирания*

Необходимо указать следующие значения и допуски на них:

a) длину волны ультрафиолетового излучения;

b) силу ультрафиолетового излучения на прозрачном окне корпуса;

c) время экспонирования.

7. Число циклов программирование—стирание

Необходимо указать минимальное число циклов программирование—стирание, которые могут быть выполнены при заданных рабочих режимах.

Примечание. Число циклов зависит от условий импульсов программирования и/или стирания, от времени работы и температуры.

8. Сведения о сохранении информации

При необходимости, например для ПЗУ с электрическим программированием и стиранием, могут быть приведены следующие сведения о сохранении информации:

a) максимальное число операций считывания;

b) максимальное время удержания информации.

9. Мощность или ток потребления от каждого источника питания (в статическом режиме)

Максимальные значения тока на каждом выводе питания при самых неблагоприятных условиях как для рабочего, так и для холостого хода, если они значительно отличаются друг от друга. Кроме того, должны быть приведены типовые значения при нормальных рабочих условиях.

10. Мощность или ток потребления от каждого источника питания (в динамическом режиме)

График(и), представляющий(ие) зависимость типовых значений тока потребления от частоты повторения импульсов, или типовые значения на двух заданных частотах повторения. Эти графики следует указывать для заданных рекомендуемых рабочих условий.

При необходимости указанные выше сведения должны быть также приведены для генераторов тактовых импульсов, работающих в качестве источника импульсов.

В случае необходимости эти сведения должны быть также приведены для режима холостого хода.

11. Конструктивные данные, характеристики и другие данные

Должны быть оговорены любые специальные конструктивные данные или характеристики, зависящие от условий окружающей среды для программируемых ПЗУ (см. также МЭК 747-1, гл. VI, п. 7).

12. Дополнительные сведения

12.1. Коэффициент нагрузки по выходу

Максимальное число заданных нагрузок на каждом выходе. Эти сведения могут быть приведены для нескольких типов нагрузки.

12.2. Электрическая помехоустойчивость

Сведения о программируемых ПЗУ, позволяющие вычислить помехоустойчивость, приведены в п. 13.2 разд. I гл. III.

12.3. Межсоединения однотипных схем

Следует привести примеры логических операций (например проводное «ИЛИ»), которые могут быть выполнены путем межсоединения однотипных ЗУ.

12.4. Тип схемы на выходе

Следует представить сведения относительно типа схемы на выходе, например схема с тремя состояниями, схема с открытым коллектором, схема с открытым стоком, двухтактовая схема.

12.5. Соединения со схемами других типов

В случае необходимости следует представить подробные сведения о соединениях с другими схемами, например с усилителями считывания, буферными устройствами и т. д.

13. Меры предосторожности

В случае необходимости должны быть приведены следующие сведения:

a) меры предосторожности для программируемых ПЗУ, чувствительных к статическому электричеству, как указано в МЭК 747-1, гл. IX;

b) меры предосторожности, которые следует принимать во избежание возникновения сверхвысоких напряжений при программировании;

c) особые меры предосторожности после программирования, например закрывание прозрачного окна в целях защиты от ультрафиолетового излучения, производимого ПЗУ при стирании информации;

d) меры предосторожности против электромагнитного и радиоактивного излучений.

Раздел III. МИКРОПРОЦЕССОРНЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ

Настоящий раздел касается микропроцессоров, состоящих из одной интегральной схемы, а также совокупности интегральных схем, функционирующих как микропроцессор, но не является обязательным для отдельных интегральных схем, составляющих такую совокупность.

1. Обозначение и описание схемы

См. п. 1 разд. I гл. II, а также следующее дополнение.

1.4. Электрическая совместимость

Следует указывать, совместима ли электрически данная интегральная схема с другими конкретными интегральными схемами или семействами интегральных схем или требуются специальные интерфейсные схемы. Должны быть представлены подробные данные, касающиеся типа схемы на выходе, например схема с тремя состояниями, схема с открытым коллектором и т. д.

2. Функциональное назначение

2.1. Блок-схема

См. п. 2.1 разд. I и гл. III, а также следующее дополнение.

На блок-схеме должны быть достаточно подробно представлены отдельные функциональные узлы микропроцессора, реализующие выполнение определенных команд, в том числе функциональные блоки, программируемые пользователем (например программируемые логические матрицы, ПЗУ и т. д.). Следует также указывать основные каналы передачи данных, а также обозначение их внешних соединений.

2.1.1. *Обозначение выводов*

На блок-схеме следует указывать следующие выводы:

- выводы питания, т. е. выводы, предназначенные для подсоединения к источникам питания;
- выводы входа или выхода, т. е. выводы, на которые подаются или с которых снимаются сигналы. Понятие «сигнал» включает импульс и более сложные формы сигналов;
- выводы входа/выхода, т. е. выводы, которые в разное время могут выполнять функции входа или выхода;
- выводы выхода с тремя состояниями, т. е. выводы выхода, на которых может быть установлено состояние высокого полного сопротивления.

2.2. Описание функции

Должна быть представлена следующая информация:

a) размер обрабатываемого слова в битах;

b) диапазон адресации для каждого типа памяти, где используется определенный тип адресации, например для внутренней или внешней памяти, ОЗУ или ПЗУ;

c) размер адресуемого слова в битах для каждого типа памяти, если он отличается от значения, оговоренного в позиции a);

d) размер адреса в битах;

e) число, типы и размер в битах и словах внутренних регистров как с программной адресацией, так и других, например регистра общего назначения, сумматора, индексного регистра, программного счетчика, указателя и регистра стека, контрольного регистра, арифметико-логического блока, регистра как состояния.

Примечание. Коды состояния несут информацию о результатах арифметических или логических операций, таких как нулевой результат, четность, знак, перенос, переполнение и т. д.

f) способы адресации памяти, например непосредственный, прямой, отрицательный, индексный, косвенный;

g) типы прерывания, например программа разрешения/запрещения, векторная и другие;

h) методы передачи входной и выходной информации и адресов, например последовательный, параллельный или сочетание обоих методов;

j) наличие или отсутствие микропрограммирования в микропроцессоре;

k) метод генерации импульсов синхронизации;

l) режим работы, статический или динамический.

2.3. Набор команд

Необходимо представить полный перечень выполняемых микропроцессором команд. В него должны войти: код команды, мнемоника команды, операция(и), выполняемая(ые) в результате подачи команды, в том числе коды состояния или содержимое регистров. Следует указывать число тактовых циклов. Предпочтительно также указывать число требуемых машинных циклов и, при необходимости, число программных слов, требуемое для составления команд, и способы адресации каждой команды.

Эти данные могут быть представлены для каждой команды или для каждой группы подобных команд. Следует указывать различия, возникающие в результате применения различных способов адресации.

2.4. Структура команд

Если необходимо, для представления побитовой организации командных слов следует описывать используемые форматы команд, как показано ниже. Эта информация представляется в виде диаграммы:

- поле кода информации;
- поле адреса;
- поле регистра;
- поле операнда.

2.5. Входные и выходные сигналы

Должна быть указана функция каждого сигнала на входе и выходе.

Сигналы подразделяют на:

- сигналы данных;
- сигналы адреса;
- сигналы управления.

Как минимум, сигналы управления определяют момент разрешения, передачи данных, направление передачи (а именно, в микропроцессор или из него) и должны содержать входной сигнал «RESET» (возврат), возвращающий микропроцессор в исходное состояние.

Можно привести примеры других сигналов управления.

a) Сигналы управления шиной:

- сигналы, которые определяют стабильность адресных битов и представляют достоверную информацию;
- сигналы, по которым выполняется операция обращения к памяти или периферийному устройству;
- сигналы управления работой шины при мультиплексной передаче сигналов;
- сигнал «READY» (готов), управляемый адресной памятью.

b) Управляющие сигналы исполнения:

- подтверждение получения запроса;
- подтверждение исполнения;
- приоритетный сигнал.

c) Другие управляющие сигналы:

- прерывание (маскированное);
- прерывание (немаскированное);
- подтверждение прерывания;
- состояние ожидания на выходе;
- блокировка выхода;
- синхронизация

и т. д.

3. Предельно допустимые значения параметров

Приведенные параметры должны характеризовать работу микропроцессора в заданном диапазоне рабочих температур. Если эти параметры зависят от температуры, такую зависимость следует оговаривать.

3.1. Предельно допустимые значения электрических параметров

3.1.1. *Напряжение питания*

a) Максимальное(ые) значение(ия) и полярность;

b) Максимальное значение напряжения между общим выводом питания и корпусом или опорным выводом, при необходимости.

c) Последовательность подачи и/или снятия напряжений питания, если это необходимо. Любые ограничения на продолжительность подачи и/или снятия напряжения следует оговаривать.

3.1.2. *Входные напряжения*

Максимальные значения по отношению к общему опорному выводу (и полярность, если необходимо).

3.1.3. *Входные токи (если необходимо)*

Максимальное значение.

3.1.4. *Выходные напряжения*

Максимальные значения по отношению к общему опорному выводу (и полярность, если необходимо).

3.1.5. *Выходные токи*

Максимальные значения.

3.2. Температура

a) Минимальное и максимальное значения температуры окружающей среды или в контрольной точке;

b) Минимальное и максимальное значения температуры хранения.

c) Максимальные значения температуры и продолжительности нагрева вывода.

3.3. Рассеиваемая мощность

Максимальное значение.

4. Рекомендуемые рабочие условия (в заданном диапазоне рабочих температур)

4.1. Напряжение питания

Полярность, номинальное значение и допуск(и) для каждого значения напряжения питания.

4.2. Входы синхронизации

a) Минимальное и максимальное значения напряжения низкого и высокого уровней.

b) Минимальное и максимальное значения времени нарастания и спада.

c) Минимальное и, если необходимо, максимальное значения периода синхронизации.

d) Минимальное и, если необходимо, максимальное значения длительности импульса. Для входов многофазной синхронизации эти данные следует указывать для каждого входа.

e) Для входов многофазной синхронизации минимальное и, если необходимо, максимальное значения интервала между последовательными фазами импульсов синхронизации.

4.3. Входные напряжения (исключая входы синхронизации)

Минимальное и максимальное значения напряжения низкого и высокого уровней.

4.4. Выходные токи

Максимальное и, если необходимо, минимальное значения при выходном напряжении как низкого, так и высокого уровня.

4.5. Внешние элементы (при необходимости)

Значение(я) и допуск(и) для любых внешних элементов, рекомендованных или предназначенных для использования с микропроцессором.

4.6. Время установления и время удержания

Минимальные и/или максимальные значения, если необходимо, для каждого входа (или группы входов) относительно соответствующего переходного периода импульса синхронизации при заданных значениях:

- времени нарастания и времени спада импульса синхронизации;
- входных напряжений на других выводах.

Значения следует указывать, чтобы пользователь мог установить временны́е параметры для каждой отдельной функции микропроцессора.

4.7. Временны́е диаграммы для управляющих последовательностей

Минимальная длительность входных сигналов и интервала между ними по отношению к импульсу(ам) синхронизации для входных последовательностей, необходимых для приведения микропроцессора в заданное состояние, например повторного запуска (или возврата), прерывания,

хранения и т. д. Такие последовательности должны соответствовать последовательностям выполнения команд программы.

Они должны выражаться в тактовых циклах и, предпочтительно, в машинных циклах.

5. Электрические характеристики

5.1. Статические характеристики

Каждую электрическую характеристику, указанную в пп. 5.1.1—5.1.4, следует приводить при заданных, наиболее неблагоприятных электрических условиях в рекомендуемом диапазоне напряжений питания согласно требованиям п. 4.1, а также:

a) в заданном диапазоне рабочих температур или

b) при температуре 25 °С и при максимальном и минимальном значениях рабочей температуры.

5.1.1. *Ток(и) питания*

a) Статический режим

Типовое и максимальное значения тока, потребляемого от каждого источника питания в нормальном рабочем режиме, и, если необходимо, в холостом режиме, при заданных значениях:

- напряжения(ий) питания;
- частоты синхронизации.

Эти данные следует также указывать для входов синхронизации, работающих как импульсные источники питания.

b) Динамический режим

Также следует приводить типовые значения указанных выше характеристик либо при различных значениях частоты синхронизации, либо в виде кривой (или кривых) зависимости от частоты синхронизации.

5.1.2. *Входные токи (в том числе входы синхронизации)*

Максимальное(ые) значение(ия), если необходимо, в условиях как низкого, так и высокого уровней входного напряжения при заданных значениях:

- напряжения питания;
- входного напряжения;
- входных напряжений на других выводах.

Эти данные следует указывать также для входов, которые могут выполнять функции выходов.

5.1.3. *Выходные напряжения*

Максимальное значение выходного напряжения низкого уровня при заданных значениях:

- напряжения питания;
- тока нагрузки;
- входного(ых) напряжения(ий), если необходимо.

Эти данные следует также указывать для выходов, которые могут выполнять функции входов.

5.1.4. *Выходные токи вывода в выключенном состоянии*

Для выходов с тремя состояниями, которые могут быть блокированы (т. е. на них не устанавливается состояние высокого или низкого уровней), максимальное значение в выключенном состоянии при заданных значениях:

- напряжения питания;
- постоянного напряжения на соответствующем выводе;
- входных напряжений на других выводах.

5.1.5. *Емкости*

Максимальные значения емкостей на входе синхронизации, выводах входа и выхода при заданных значениях:

- напряжения(ий) питания;
- постоянного напряжения на соответствующем выводе;
- частоты;
- входных напряжений на других выводах;

5.2. Динамические характеристики

Каждую электрическую характеристику, указанную в п. 5.2.1, следует приводить при заданных наиболее неблагоприятных электрических условиях в рекомендуемом диапазоне напряжений питания согласно требованиям п. 4.1.

Следует приводить предельные значения, указанные в п. 5.2.1, или, если они не согласованы между изготовителем и пользователем, типовые значения:

a) либо в заданном диапазоне рабочих температур;

b) либо при температуре 25 °С и при максимальном и минимальном значениях рабочей температуры.

Вариант b) следует использовать только в том случае, если соответствующее наиболее неблагоприятным условиям значение характеристики во всем диапазоне температур может быть получено, исходя из значений, указанных при заданных температурах.

В любом случае должны быть приведены предельные значения при температуре 25 °С.

5.2.1. *Временны́е характеристики быстродействия схем*

5.2.1.1. Время задержки переключения

Следует указывать следующие временны́е характеристики в заданных условиях (см. примечание 1):

a) t_{PHL} — максимальное значение времени задержки переключения при переходе выходного сигнала к низкому уровню;

b) t_{PLH} — максимальное значение времени задержки переключения при переходе выходного сигнала к высокому уровню.

При наличии нескольких различных логических информационных каналов временны́е характеристики следует представлять для каждого канала в отдельности.

Если необходимо, следует указывать дополнительные временны́е характеристики для выходов с тремя состояниями при переключении в состояние высокого полного сопротивления и выхода из него.

5.2.1.2. Время перехода

Время перехода следует указывать при заданных условиях (см. примечание 1):

a) если типовое значение времени перехода сравнимо (см. примечание 2) с типовым значением времени задержки переключения или превышает его, следует указывать максимальное значение времени перехода;

b) если типовое значение времени перехода меньше 10 нс, следует указывать минимальное значение (см. примечание 3);

c) при выполнении условий a) и b) следует указывать как минимальное, так и максимальное значения.

Если требуется, время перехода приводят для двух направлений перехода (т. е. t_{THL} и t_{TLH}).

Примечания:

1. Заданные условия измерения должны учитывать характеристики входного импульса, характеристики осциллографа (или другой соответствующей измерительной системы), а также расположение элементов цепи нагрузки на выходе и их параметры.

2. Считают, что время перехода сопоставимо со временем задержки переключения, если его значение превышает 50 % значения времени задержки переключения.

3. Необходимо установить, когда время перехода станет очень малым, что может привести к явлению выброса и проблемам, связанным с применением реальных нагрузок.

6. Конструктивные параметры, характеристики и другие данные

Для каждого конкретного микропроцессора следует указывать любые специальные конструктивные параметры или климатические характеристики. См. п. 7 гл. VI МЭК 747-1.

7. Дополнительные данные

7.1. Нагрузочная способность по выходу

Максимальное число заданных нагрузок на каждом выходе. Такие данные могут быть представлены для нагрузок нескольких типов.

7.2. Помехоустойчивость

Данные о микропроцессоре, позволяющие определить помехоустойчивость, представлены в пп. 4.3 и 5.1.3 настоящего раздела (см. также п. 13.2 разд. I).

7.3. Данные о применении

Могут быть приведены дополнительные данные об изменении характеристик, указанных в п. 5, в зависимости от напряжения питания, полного сопротивления нагрузки и т. д.

В дополнение к изложенному в п. 2.3 может быть представлена информация о действии каждой команды. В частности, следует представлять подробные данные о последовательностях и операциях при выполнении ветвления и прерывания программы.

В дополнение к изложенному в пп. 2.3 и 4.7 может быть представлена информация о назначении и последовательностях операций для каждого входа или для группы входов. Могут быть также представлены диаграммы состояния и временны́е диаграммы.

Может быть представлена информация о времени выполнения отдельных команд, таких как двоичное сложение или перенос из регистра в регистр. Если указывают среднее время, должны быть приведены данные об используемой команде и времени выборки из памяти.

7.4. Другие данные

Следует указывать, обладает ли интегральная схема внутренними средствами защиты от высоких электростатических напряжений или электрических полей.

8. Меры предосторожности

См. МЭК 747-1, гл. IX.

Глава IV. МЕТОДЫ ИЗМЕРЕНИЙ

Раздел I. ОБЩИЕ ПОЛОЖЕНИЯ

1. Основные требования

Если не оговорено иное, применяют п. 1 ГОСТ 29106 (МЭК 748-1), гл. VII, в котором дается ссылка на п. 1 (введение) и п. 2 (общие меры предосторожности) МЭК 747-1, гл. VII.

2. Специальные требования

2.1. Общие требования к измерению статических и динамических характеристик

2.1.1. Если не оговорено иное, при каждом измерении допуск на заданные значения напряжений и токов питания должен быть ± 1 %.

2.1.2. Если не оговорено иное, допуск на заданное значение температуры окружающей среды для измеряемого прибора должен быть ± 2 °С.

2.1.3. Если для заданного вывода электрические условия не оговариваются, такой вывод остается свободным.

2.1.4. Для измерения напряжения должна(ы) быть указана(ы) контрольная(ые) точка(и).

Примечание. Контрольные точки для измерения напряжений сигнала и напряжения питания не обязательно должны совпадать.

2.1.5. Если прибор имеет внутреннее запоминающее устройство или обладает свойством гистерезиса, перед каждым измерением необходимо проводить цикл предварительной установки.

2.1.6. Если не оговорено иное, в процессе измерений прибор должен работать при совокупности условий в пределах диапазона, соответствующего «рекомендуемым рабочим условиям».

2.1.7. Прежде чем перейти к последующим измерениям, необходимо убедиться в том, что при любой комбинации входов состояние на выходе отвечает данным соответствующей функциональной таблицы, за исключением тех случаев, когда эта таблица изменяется в процессе самих измерений.

2.2. Заданные условия для статических характеристик

2.2.1. *Измерения выходного напряжения или тока*

Должны быть заданы следующие условия (см. примечание):

a) температура окружающей среды или в контрольной точке схемы;
b) значения напряжений или токов питания;
c) условия на каждом выводе входа;
d) условия на измеряемом выводе выхода;
e) условия на других выводах выхода.

Примечание. Условия измерения для «низкого» выхода могут отличаться от условий измерения для «высокого» выхода.

2.2.2. *Измерение входного напряжения или тока*

Должны быть заданы следующие условия (см. примечание):

a) температура окружающей среды или в контрольной точке схемы;

b) значения напряжений или токов питания;
c) условия на каждом выводе выхода;
d) условия на измеряемом выводе входа;
e) условия на других выводах входа.

Примечание. Условия измерения для «низкого» входа могут отличаться от условий измерения для «высокого» входа.

Некоторые приборы, имеющие внутреннее запоминающее устройство или обладающие свойством гистерезиса, могут иметь несколько значений входного полного сопротивления при определенном уровне на входе, и в этом случае может возникнуть необходимость в проведении нескольких измерений.

2.3. Заданные условия для динамических характеристик

Условия приводятся вместе с методами измерений.

Раздел II. МЕТОДЫ ИЗМЕРЕНИЙ СТАТИЧЕСКИХ ХАРАКТЕРИСТИК

1. Выходные напряжения высокого и низкого уровней (V_{OH} и V_{OL}) (37)

a) Цель

Измерение выходных напряжений высокого и низкого уровня в заданных условиях.

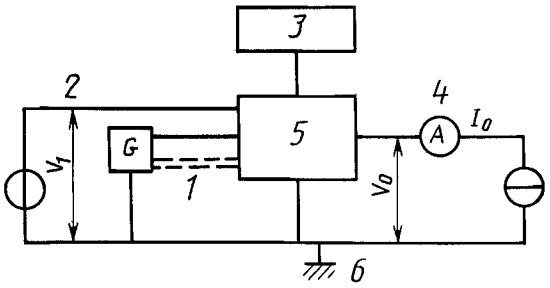
Таблица применения методов измерений (приведенных в настоящем стандарте)

Номер метода	Измеряемые характеристики	Классы, подклассы							Запоминающие устройства			Микропроцессоры
		Комбинаторные схемы	Последовательностные схемы			Счетчики	Регистры сдвига		ПЗУ	ЗУПВ статические	ЗУПВ динамические	
			моностабильные	бистабильные	астабильные		статические	динамические				
37	Выходные напряжения высокого и низкого уровня	x	x	x		x	x	x	x	x		
38	Входные токи высокого и низкого уровня	x	x	x		x	x	x	x	x		
40	Ток короткого замыкания на выходе	x	x	x		x	x	x	x	x		
41	Ток потребления в статическом режиме	x	x	x		x	x	x	x	x		
48	Пороговое напряжение (на входе) и напряжение гистерезиса		x	x								
1	Общий ток потребления в динамическом режиме	x	x	x		x	x	x				
2	Мощность потребления по цепи синхронизации	x		x								
6	Входная и выходная емкости в режиме большого сигнала	x	x	x		x	x	x	x	x	x	
11	Эквивалентные входные/выходные емкости/сопротивления	x	x	x		x	x	x	x	x	x	
3	Время задержки переключения (биполярные схемы)	x	x	x		x	x	x	x	x	x	

Продолжение

Номер метода	Измеряемые характеристики	Классы, подклассы							Запоминающие устройства			Микропроцессоры
		Комбинаторные схемы	Последовательностные схемы			Счетчики	Регистры сдвига		ПЗУ	ЗУПВ статические	ЗУПВ динамические	
			моностабильные	бистабильные	астабильные		статические	динамические				
7	Время задержки переключения (МОП-схемы)	x	x	x		x	x	x	x	x	x	
4	Время задержки и время перехода (биполярные схемы)	x	x	x		x	x	x	x	x	x	
5	Время задержки и время перехода (МОП-схемы)	x	x	x		x	x	x	x	x	x	
8	Время установления		x	x		x	x	x	x	x	x	
9	Время удержания		x	x		x	x	x	x	x	x	
36	Время обращения			x		x	x	x	x	x	x	
49	Время разрешения и время запрещения на выходе (для выходов с тремя состояниями)	x	x	x		x	x	x	x	x	x	
50—54	Временны́е параметры, характеризующие интегральные схемы запоминающих устройств								x	x	x	
10	Частота переключения			x		x	x	x	x	x	x	

b) Схема измерения



G — источник напряжения и генератор импульсов; *1* — другие входы; *2* — измеряемый вход; *3* — источник питания; *4* — измеряемый выход; *5* — измеряемая схема; *6* — опорная шина

Черт. 32

c) Описание схемы и требования к ней

Измерительное оборудование должно обеспечивать, если требуется, заданные условия на выходе.

При необходимости генератор импульсов должен подавать достаточное число независимых последовательностей импульсов для установления на выходе измеряемой схемы состояния в соответствии с функциональной таблицей. Генератор тока должен обладать способностью как подавать, так и потреблять ток.

d) Методика измерения

Интегральную схему подключают в схему измерения, как показано на черт. 32; устанавливают заданные значения напряжения питания и входного напряжения; на выводах выхода устанавливают заданные условия.

Устанавливают заданное значение температуры, которое контролируют непосредственно до и после измерения.

На входе устанавливают условия и, при необходимости, последовательности импульсов, необходимые для установления на выходе заданного статического уровня. Измеряют выходное напряжение V_0.

Примечание. Если измерение проводят в самых неблагоприятных условиях, то с помощью этого измерения можно одновременно проверять, удовлетворяют ли входные напряжения измеряемой схемы и соответствующие им выходные напряжения заданным предельно допустимым значениям.

Пример

Функция	Устанавливаемые условия		Предельно допустимые значения
	Измеряемый вход	Прочие входы	Измеряемый выход
И—НЕ	V_{ILA} V_{IHB}	V_{IHA} V_{IHB}	V_{OHB} V_{OLA}
И	V_{IHB} V_{ILA}	V_{IHB} V_{IHA}	V_{OHB} V_{OLA}

e) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Порядок установления (при необходимости) и последовательность измерений.

Значение(я) напряжения(й) питания.

Входное(ые) напряжение(я).

Выходной(ые) ток(и).

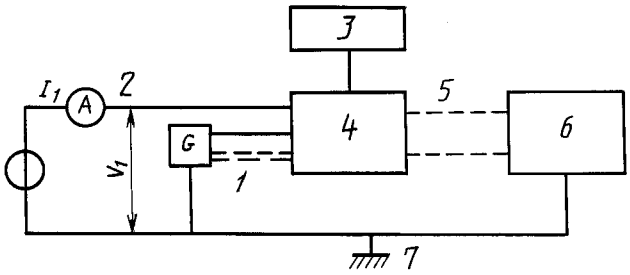
Направление(я) тока(ов).

2. Входные токи высокого и низкого уровней (I_{IH} и I_{IL}) (38)

a) Цель

Измерение входных токов высокого и низкого уровней в заданных условиях.

b) Схема измерения



1 — другие входы; *2* — измеряемый вход; *3* — источник питания; *4* — измеряемая схема; *5* — выход(ы); *6* — цепь на выходе; *7* — опорная шина

Черт. 33

c) Описание схемы и требования к ней

При необходимости генератор импульсов должен подавать достаточное количество независимых последовательностей импульсов для установления заданного внутреннего логического состояния.

Измерительное оборудование должно обеспечивать, если требуется, заданные условия на выходе.

d) Методика измерения

Интегральную схему подключают в схему измерения, как показано на черт. 33; устанавливают заданные значения напряжения питания и входного напряжения; на выводах выхода устанавливают заданные условия.

Устанавливают заданное значение температуры, которое проверяют непосредственно до и после измерения.

При необходимости на вход подают импульсы, необходимые для установления заданного логического состояния. Измеряют ток.

Примечание. Обычно измерения проводят на каждом выводе входа отдельно.

e) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Порядок установления (при необходимости) и последовательность измерений.

Значение(я) напряжения(ий) питания.

Входное(ые) напряжение(я).

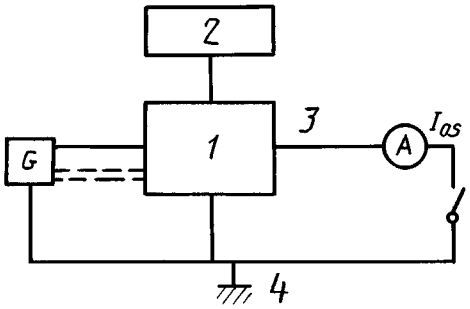
Условия на выходе, при необходимости.

3. Ток короткого замыкания на выходе I_{OS} (40)

a) Цель

Измерение тока короткого замыкания на выходе в заданных условиях.

b) Схема измерения



G — источник напряжения и генератор импульсов; *1* — измеряемая схема; *2* — источник питания; *3* — измеряемый выход; *4* — опорная шина

Черт. 34

c) Описание схемы и требования к ней

При необходимости генератор импульсов должен подавать достаточное количество независимых последовательностей импульсов для установления на выходе измеряемой схемы состояния в соответствии с функциональной таблицей.

Измерительное оборудование должно обеспечивать возможность устанавливать короткое замыкание между выводом выхода и заданной контрольной точкой (заданной длительности, если требуется), а также измерять ток короткого замыкания, не оказывая существенного влияния на схему короткого замыкания.

d) Меры предосторожности

Предельно допустимая рассеиваемая мощность не должна быть превышена.

e) Методика измерения

Интегральную схему подключают в измерительную схему, как показано на рис. 34; устанавливают заданные значения напряжения питания и входного напряжения.

Устанавливают заданное значение температуры, которое контролируют непосредственно до и после измерения.

Если требуется, на вход подают последовательности импульсов, необходимые для установления на выходе заданного статического уровня.

Вывод выхода подсоединяют к заданной контрольной точке, и измеряют ток короткого замыкания I_{OS}.

До установления короткого замыкания устанавливают (например, с помощью соответствующей комбинации входных уровней) уровень выходного напряжения, наиболее отличающийся от контрольного уровня.

f) Заданные условия

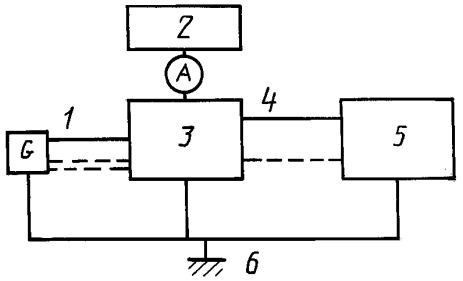
Температура окружающей среды или в контрольной точке схемы.
Порядок установления, при необходимости.
Значение(я) напряжения(й) питания.
Входное(ые) напряжение(я).
Длительность короткого замыкания, если требуется.
Условия на других выводах.
Контрольная точка (при коротком замыкании).

4. Ток потребления в статическом режиме

a) Цель

Измерение тока потребления в заданных условиях.

b) Схема измерения



G — источник напряжения и генератор импульсов; *1* — вход(ы); *2* — источник питания; *3* — измеряемая схема; *4* — выход(ы); *5* — цепь на выходе; *6* — опорная шина

Черт. 35

c) Описание схемы и требования к ней

При необходимости генератор импульсов должен подавать достаточное количество независимых последовательностей импульсов для установления на выходе измеряемой схемы состояния в соответствии с функциональной таблицей.

d) Методика измерения

Интегральную схему подключают в измерительную схему, как показано на черт. 35; устанавливают заданные значения напряжения питания и входного напряжения.

Устанавливают заданное значение температуры, которое контролируется непосредственно до и после измерения.

При необходимости на вход подают последовательности импульсов, необходимые для установления на выходе заданного статического уровня.

Измеряют соответствующее значение тока потребления.

e) Заданные условия

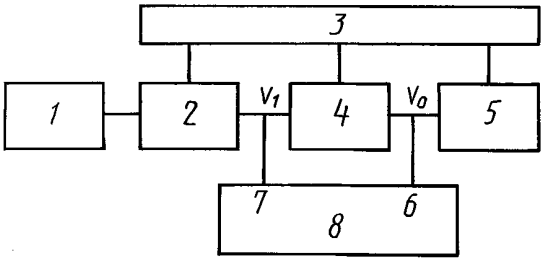
Температура окружающей среды или в контрольной точке схемы.
Порядок установления (при необходимости) и последовательность измерений.
Значение(я) напряжения(й) питания.
Входное(ые) напряжение(я).
Цепь(и) на выходе.

5. Пороговые напряжения (на входе) и напряжение гистерезиса (48)

a) Цель

Измерение порогового напряжения (на входе) и определение напряжения гистерезиса комбинаторной логической схемы с помощью такого метода измерения, при котором результат не зависит от динамических характеристик измеряемой схемы.

b) Схема измерения



1 — генератор сигналов; *2* — цепь на входе; *3* — источник питания; *4* — измеряемая схема; *5* — цепь на выходе; *6* — измерение на выходе; *7* — измерение на входе; *8* — прибор для измерения напряжения

Черт. 36

c) Описание схемы и требования к ней

Измерительное оборудование должно обеспечивать измерение напряжения на выходе V_0 в зависимости от напряжения на входе V_I. Измерительное оборудование должно обеспечивать подачу на вход сигнала треугольной формы, которую изменяют линейно или ступенчато; кроме того, оборудование должно содержать цепи на входе и выходе и подавать заданную температуру (T_{amb} или T_{case}) измеряемой схемы.

d) Методика измерения

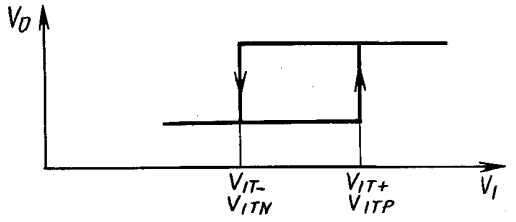
Устанавливают заданное значение температуры измеряемой схемы (T_{amb} или T_{case}). Выводы входа и выхода подсоединяют, как указано, и подают заданное(ые) напряжение(я) питания. Генератор сигналов подключают и регулируют. Сигнал V_0 с выхода измеряемой схемы подают на измерительный прибор, например на Y — вход осциллографа. Сигнал треугольной формы V_I на входе измеряемой схемы также подают на измерительный прибор, в данном случае на X — вход осциллографа. Входное напряжение измеряют или считывают как значение V_{IT+} (или V_{ITP}) при переключении напряжения на выходе V_0 к противоположному уровню или как значение V_{IT-} (или V_{ITN}) при переходе напряжения на выходе V_0 к первоначальному уровню (эти два значения являются пороговыми напряжениями (на входе).

В результате получают переходную характеристику, показанную на черт. 37. Напряжение гистерезиса V_{hys} вычисляют по формуле

$$V_{hys} = V_{IT+} - V_{IT-} \text{ или } V_{ITP} - V_{ITN}.$$

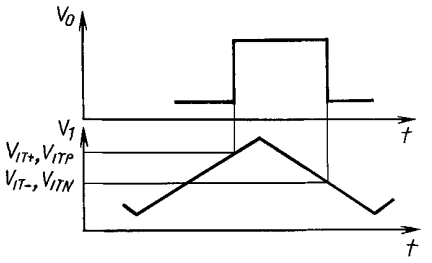
Примечание. На черт. 38 и 39 приведены переходные характеристики для двух различных форм входного сигнала, любая из этих характеристик может быть использована для данного метода.

Диаграмма перехода



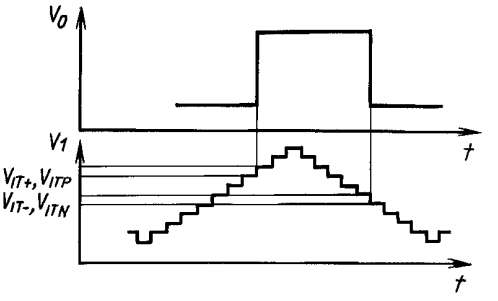
Черт. 37

Переходная характеристика при лабораторных измерениях



Черт. 38

Переходная характеристика при автоматических измерениях



Черт. 39

e) Заданные условия

Температура (T_{amb} или T_{case}).

Напряжение(я) питания.

Характеристики входного сигнала.

Напряжение, изменяющееся линейно (линейность, время нарастания t_r, время спада t_f, амплитуда сигнала), напряжение, изменяющееся ступенчато (разность напряжений на каждой ступени ΔV, время удержания для каждой ступени Δt, амплитуда сигнала). t_r, t_s и Δt входного сигнала должны быть значительно больше времени задержки переключения t_p измеряемой схемы.

Цепи на входе и выходе (включая паразитную емкость).

Условия на других выводах.

Примечание. Точность измерения зависит непосредственно от амплитуды ступеней, которую следует учитывать.

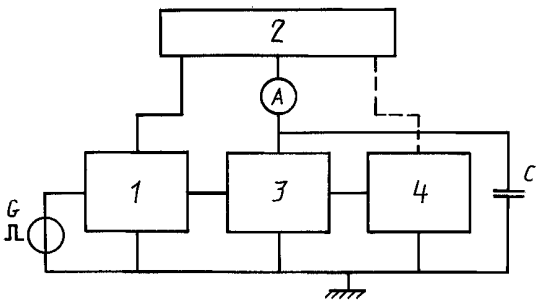
Раздел III. МЕТОДЫ ИЗМЕРЕНИЯ ДИНАМИЧЕСКИХ ХАРАКТЕРИСТИК

1. Общий ток потребления в динамическом режиме (1)

a) Цель

Данный метод предназначен для измерения общего тока, потребляемого интегральной схемой от источника питания в зависимости от рабочей частоты. Метод предназначается только для измерения повторяющихся входных сигналов.

b) Схема измерения



1 — цепь(и) управления на входе; *2* — источник питания; *3* — измеряемая схема; *4* — цепь(и) нагрузки на выходе

Черт. 40

c) Описание схемы и требования к ней

Цепь(и) управления на входе, условия на других входах и цепь(и) нагрузки на выходе должны соответствовать заданным требованиям.

Должна быть задана форма(ы) входного импульса.

Полное сопротивление конденсатора *C* должно быть низким во всем диапазоне частоты измерения.

Амперметр должен быть таким, чтобы с его помощью можно было измерить средний суммарный ток.

d) Меры предосторожности

Особых мер предосторожности не требуется.

e) Методика измерения

Устанавливают заданное значение температуры.

Интегральную схему подключают в схему измерения; устанавливают заданные значения напряжения(ий) питания, входного(ых) сигнала(ов) и условия на других входах; ток источника питания измеряют во всем диапазоне частоты измерения.

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Напряжение(я) питания.

Характеристики цепи(ей) управления на входе и цепи(ей) нагрузки на выходе.

Характеристики входных импульсов:

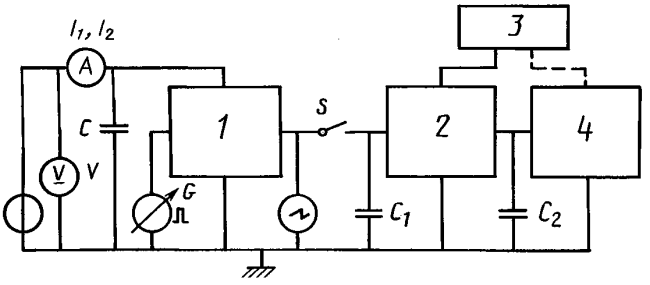
- амплитуда;
- длительность;
-время нарастания;
- время спада;
- коэффициент заполнения (50 %, если не оговорено иное);
- диапазон частот повторения;
- взаимосвязь между различными импульсами, при необходимости;
- условия на других входах.

2. Мощность, потребляемая по цепи синхронизации (2)

a) Цель

Данный метод предназначен для измерения мощности, необходимой для управления схемой по цепи(ям) синхронизации.

b) Схема измерения



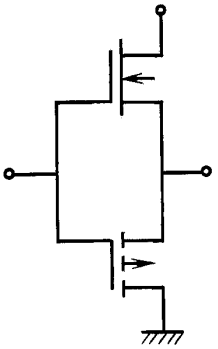
1 — цепь управления на входе синхронизации; *2* — измеряемая интегральная схема; *3* — источник питания; *4* — цепь нагрузки на выходе

Черт. 41

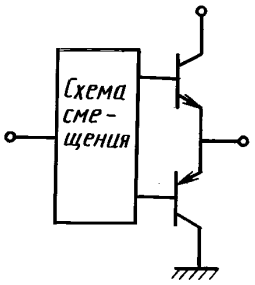
c) Описание схемы и требования к ней

Цепь управления на входе синхронизации, условия на других входах и цепь нагрузки на выходе должны соответствовать заданным требованиям. Цепь управления на входе синхронизации и ее источник питания должны обеспечивать всю мощность, необходимую для управления входом синхронизации. Эта цепь работает как преобразователь мощности и должна обладать малой собственной потребляемой мощностью. Выходное полное сопротивление цепи управления на входе синхронизации должно быть достаточно низким, чтобы нагрузка измеряемой схемы не влияла на форму выходного сигнала цепи управления на входе синхронизации. На черт. 42 и 43 даны примеры соответствующих цепей управления на входе синхронизации.

Полное сопротивление конденсатора C должно быть низким на частоте измерения.



Черт. 42



Черт. 43

Емкости C_1 и C_2 включают паразитные емкости измерительного оборудования, и должны соответствовать заданным значениям. Форма синхронизирующего импульса на выходе цепи управления входом синхронизации должна соответствовать заданной. Для соблюдения этого условия используют осциллограф.

Для того чтобы было возможно провести два измерения мощности, потребляемой цепью управления на входе синхронизации, измеряемую схему включают посредством выключателя S.

Амперметр должен быть таким, чтобы с его помощью можно было измерить средний суммарный ток, потребляемый цепью управления на входе синхронизации.

Вольтметр должен быть таким, чтобы с его помощью можно было измерить напряжение на выходе источника питания.

Если требуются два или более синхронизирующих импульса, то оговаривается взаимосвязь между ними, а измерения проводят для каждой из цепей синхронизации в отдельности.

d) Меры предосторожности

Особых мер предосторожности не требуется.

e) Методика измерения

Устанавливают заданное значение температуры.

Интегральную схему подключают в схему измерения; устанавливают заданные значения напряжения питания и условия на других входах.

Цепь управления на входе синхронизации и генератор импульсов настраивают таким образом, чтобы получить требуемый импульс.

Для контроля формы импульса используют осциллограф.

Постоянный ток I_1, протекающий по цепи управления на входе синхронизации, измеряют при разомкнутом выключателе S. Затем выключатель S замыкают и измеряют ток I_2. Мощность, необходимую для управления измеряемой схемы, вычисляют по формуле

$$P = V(I_2 - I_1).$$

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Напряжение питания (включая V).

Характеристики цепи управления на входе синхронизации и цепи нагрузки на выходе.

Характеристики синхронизирующего импульса:

- амплитуда;
- длительность;
- время нарастания;
- время спада;
- коэффициент заполнения (50 %, если не оговорено иное);
- диапазон частоты повторения;
- взаимосвязь между различными импульсами (при необходимости);
- значения C_1 и C_2.
- условия на других входах.

3. Входное и выходное полные сопротивления (6), (11)

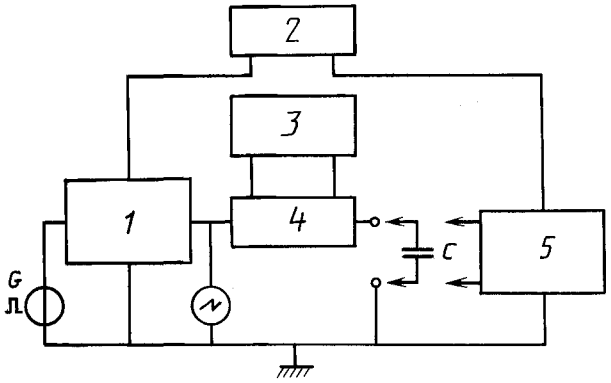
3.1. Измерение по току: входная и выходная емкости в режиме большого сигнала (6)

а) Цель

Измерение в режиме большого сигнала входной и выходной емкостей цифровой интегральной схемы в заданных условиях.

Примечание. Данный метод может быть непригоден для измерения входной и выходной емкостей интегральной схемы, имеющей очень низкое шунтирующее сопротивление на входе или выходе.

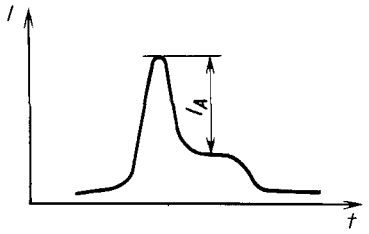
b) Схема измерения



1 — цепь управления на входе; *2* — источник питания; *3* — прибор для измерения тока; *4* — токочувствительный элемент; *5* — измеряемая интегральная схема

Черт. 44

Форма сигнала измеряемого тока



Черт. 45

c) Описание схемы и требования к ней

Данный метод заключается в подборе такого конденсатора, с помощью которого для формы сигнала подаваемого напряжения можно получить ту же характеристику пикового тока, что и при входной (выходной) емкости измеряемой интегральной схемы.

Генератор импульсов обеспечивает подачу сигнала переключения заданной формы. Пиковый ток I_A измеряют с помощью прибора для измерения тока, как показано на черт. 45.

Время переключения управляющего импульса, поданного на измеряемую интегральную схему, должно быть не менее

$$\frac{C_{min} V}{I_{max}},$$

где C_{min} — минимально возможное значение измеряемой емкости;

V — заданная амплитуда напряжения управляющего импульса;

I_{max} — максимальное заданное значение постоянного тока на измеряемом выводе.

Выходное полное сопротивление цепи управления на входе должно быть достаточно низким, чтобы в пределах измеряемой емкости увеличение приложенной к измеряемому выводу емкости в два раза изменяло время перехода на измеряемом выводе не более чем на 5 %.

Входное полное сопротивление прибора для измерения тока должно быть низким по сравнению с входным (выходным) полным сопротивлением измеряемой схемы.

d) Меры предосторожности

Особых мер предосторожности не требуется.

e) Методика измерения

Устанавливают заданное значение температуры.

Интегральную схему подключают в схему измерения и устанавливают заданные значения напряжения(ий) питания.

Устанавливают заданные значения управляющего напряжения и условия на других выводах. На измеряемый вывод подают управляющий импульс и устанавливают его заданную амплитуду.

Измеряют значение пикового тока I_A, как показано на черт. 45.

Интегральную схему отключают из схемы измерения.

Емкость конденсатора, который дает такое же значение пикового тока I_A, определяют методом замещения.

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Напряжение(я) питания.

Характеристики управляющего импульса на измеряемом выводе:

- амплитуда;
- длительность;
- время нарастания;
- время спада;
- частота повторения;
- условия на других выводах.

3.2. Измерение по напряжению (эквивалентные входная и выходная емкости, эквивалентные входное и выходное сопротивления) (11)

Используют два метода измерения:

- один основан на методе измерения напряжения в режиме большого сигнала;
- другой основан на мостовом методе измерения в режиме малого сигнала.

Примечания:

1. Предпочтение отдают методу измерения в режиме большого сигнала.
2. При указании значений этих параметров следует оговорить используемый метод измерения.

3.2.1. *Метод измерения в режиме большого сигнала*

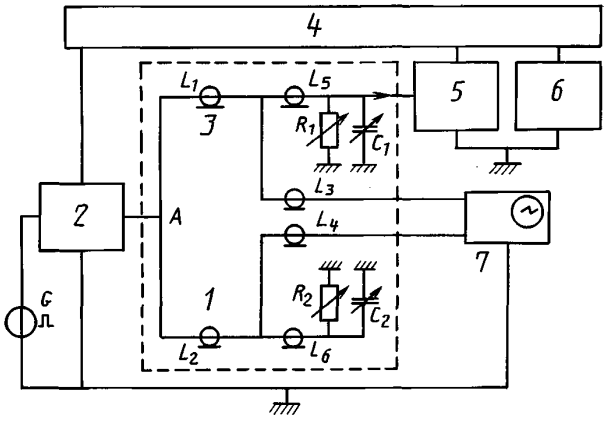
a) Цель

Измерение эквивалентных входной и выходной емкостей и/или эквивалентных входного и выходного сопротивлений цифровой интегральной схемы при переключении с одного определенного уровня на другой в заданных условиях.

Примечание. Возможно также измерение эквивалентной входной емкости или эквивалентной выходной емкости, если интегральная схема имеет входное или выходное сопротивление (соответственно), равное или меньше волнового сопротивления линии, используемой при данном методе. Только очень малое входное или выходное сопротивление будет шунтировать входную или выходную емкость, и, таким образом, измерение емкости станет невозможным. Однако в таком случае для практического применения емкость не важна, и вместо нее измеряют сопротивление.

b) Схема измерения

Измерение эквивалентной входной или выходной емкости и/или эквивалентного входного или выходного сопротивления интегральной схемы.



1, 3 — согласованное *Т*-образное соединение; *2* — цепь управления на входе; *4* — источник питания; *5* — измеряемая схема; *6* — дополнительная цепь нагрузки; *7* — осциллограф

Черт. 46

c) Описание схемы и требования к ней

Генератор импульсов обеспечивает подачу сигнала переключения заданной формы. Время перехода должно быть приблизительно равно времени переходного процесса измеряемой интегральной схемы. Осциллограф должен обеспечивать измерение параметров импульса, а также изменений, вызванных измеряемой схемой.

Необходимо, чтобы длина L_1 была равна длине L_2, L_3—L_4, L_5—L_6, $L_5 \approx L_3$; L_6—L_4.

Длина линий передачи L_1 и L_2 должна значительно превышать длину других линий, чтобы избежать перекрытия отражений, возникающих в точке *A* (черт. 46), с отражениями, вызываемыми измеряемой схемой.

Волновые сопротивления линий L_1—L_6 должны быть равны, а Т-образные соединения и входы осциллографа должны быть с ними согласованы.

Провода, соединяющие R_1, C_1 и R_2, C_2, должны быть, по возможности, короткими и одинаковой длины, чтобы нежелательные индуктивности были низкими или, по крайней мере, приблизительно равными.

d) Меры предосторожности

Во избежание перекрытия ответного сигнала срабатывания (интегральной схемы) передаваемым импульсом удвоенное время задержки переключения в линиях $L_3 + L_5$ (или $L_4 + L_6$) должно быть значительно больше времени нарастания или времени спада импульса в точке *A*.

e) Методика измерения

Устанавливают заданное значение температуры.

Генератор импульсов, цепь управления на входе и осциллограф подсоединяют к передающей линии L_1 через L_6, как показано на черт. 46. Заданную амплитуду напряжения, а также время нарастания или спада входного импульса устанавливают с помощью цепи управления на входе.

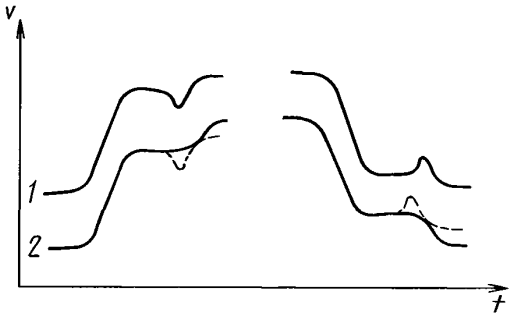
Частота импульсов должна быть такой, чтобы интервалы времени между двумя последовательными фронтами нарастания или спада не были полностью пропорциональны времени задержки переключения соответственно по линиям $L_1 + L_5$ или $L_2 + L_6$.

С помощью резисторов R_1 и R_2 и конденсаторов C_1 и C_2 схему измерения балансируют таким образом, чтобы совпадали обе осциллограммы. Значения R_1 и R_2 устанавливают относительно высокими (например, для ТТЛ-схем приблизительно 5 кОм), а C_1 и C_2 — на самые низкие допустимые значения (например, приблизительно от 1 до 2 пФ).

Затем интегральную схему подсоединяют к линии L_5, вызывая отражение, при котором одна из осциллограмм не совпадает с другой. Совпадение осциллограмм восстанавливают путем изменения R_2 и C_2.

Изменения ΔC_2 или ΔR_2 представляют собой эквивалентную емкость или эквивалентное сопротивление соответственно.

Осциллограммы, не совпадающие из-за нарушения баланса измеряемой схемы (штриховой линией показано восстановление баланса с помощью R_2 и C_2).



Черт. 47

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Напряжение питания и условия на других выводах.

Характеристики входного импульса:

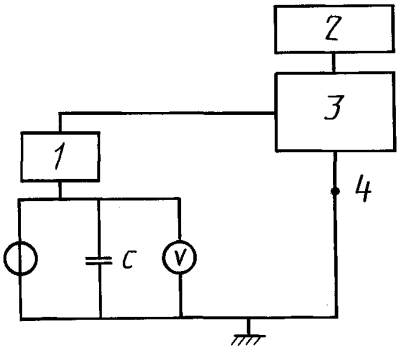
- амплитуда выше и ниже заданного контрольного уровня;
- длительность;
- время нарастания;
- время спада;
- частота повторения;
- направление перехода между заданными уровнями;
- значения сопротивлений R_1 и R_2.

3.2.2. *Мостовой метод (в режиме малого сигнала)*

a) Цель

Измерение входной или выходной емкости интегральной схемы в заданном режиме малого сигнала.

b) Схема измерения



1 — высокочастотный мост; *2* — источник питания; *3* — измеряемая интегральная схема; *4* — контрольная точка

Черт. 48

c) Описание схемы и требования к ней

Высокочастотный мост должен иметь низкое внутреннее сопротивление по постоянному току и обладать способностью выдерживать необходимый постоянный ток на измеряемом входе или выходе, не влияя на точность измерения. Можно также использовать другие методы подачи смещения на схему. Следует соблюдать условия измерения в режиме малого сигнала.

Если не оговорено иное, конденсатор *C* должен представлять собой цепь короткого замыкания на частоте измерения, равной 1 МГц.

d) Меры предосторожности

Особых мер предосторожности не требуется.

e) Методика измерения

Устанавливают заданное значение температуры, которое контролируют непосредственно до и после измерения. Интегральную схему изымают из схемы измерения и высокочастотный мост балансируют; устанавливают заданное значение входного напряжения.

Интегральную схему вновь подключают в схему измерения; проверяют входное напряжение и вновь балансируют высокочастотный мост.

Разность между двумя показаниями высокочастотного моста и является входной или выходной емкостью.

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Входное напряжение.

Напряжение питания.

Частота измерения (если она не равна 1 МГц).

Условия на других выводах.

4. Время, характеризующее схему

4.1. Время задержки переключения (3), (7)

4.1.1. *Биполярные схемы (3)*

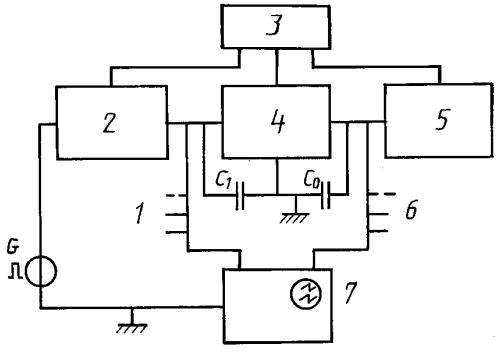
a) Введение

Приведенный ниже метод измерения применим для комбинаторных и последовательностных биполярных цифровых схем, за исключением быстродействующих схем, в которых для соединений схем необходимы согласованные шины передачи и определенные оконечные устройства.

b) Цель

С помощью данного метода определяют значения времени задержки переключения для инвертирующих и неинвертирующих схем, если к их входам и выходам подсоединены определенные интегральные схемы или их эквиваленты.

c) Схема измерения



1 — (M-1) цифровые схемы или цепи нагрузки на входе; *2* — цифровая схема управления; *3* — источник питания; *4* — измеряемая интегральная схема; *5* — цифровая схема нагрузки; *6* — (N-1) цифровые схемы или цепи нагрузки на выходе; *7* — двухлучевой осциллограф

Черт. 49

d) Описание схемы и требования к ней

Интегральные схемы, которые используют в цепи управления на входе и в цепи нагрузки на входе и выходе, должны обладать типовыми характеристиками интегральных схем, предназначенных для подсоединения к измеряемой интегральной схеме.

Должно быть указано число схем нагрузки, управляемых параллельно схемой управления (M) и измеряемой интегральной схемой (N), выбранное специально для наиболее неблагоприятных условий для каждого измеряемого времени.

Схемы, используемые для цепей нагрузки на входе и выходе, должны отвечать требованиям ТУ в части остальных характеристик, включая измерение времени задержки и времени перехода в

соответствии с методами, изложенными в п. 4.2. Вместо цепей нагрузки на входе и выходе могут быть использованы эквивалентные схемы при условии, что это соответствие может быть проверено.

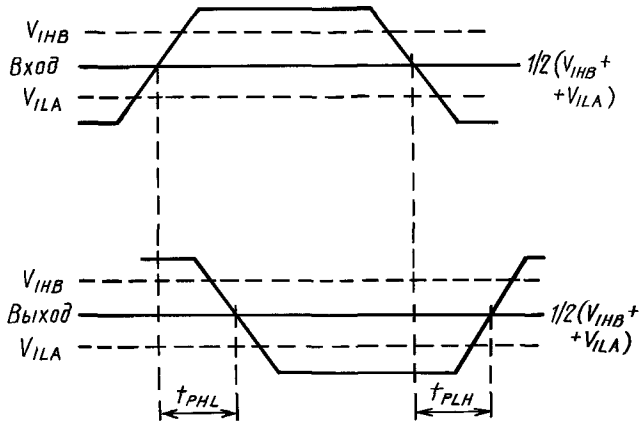
Входное полное сопротивление осциллографа должно быть высоким по сравнению с входным и выходным полными сопротивлениями измеряемой интегральной схемы. При необходимости вместо осциллографа можно использовать другой эквивалентный прибор для измерения времени.

Входная и выходная емкости C_1 и C_0 должны включать все паразитные емкости, вносимые монтажными приспособлениями и измерительными приборами, однако не должны включать паразитных емкостей измеряемой интегральной схемы и цепей нагрузки на входе и выходе. Если длина соединений может вносить дополнительную индуктивность, следует привести подробные сведения о монтаже.

Осциллограф не должен обладать значительной дифференциальной задержкой.

е) Методика измерения

Время задержки переключения определяют непосредственно по форме сигналов на экране осциллографа, как показано, например, на черт. 50, который приведен для инвертирующей схемы в качестве примера.



Черт. 50

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Напряжение(я) питания.

Типы цепей управления на входе и цепей нагрузки на входе и выходе или конфигурация схемы и значения параметров компонентов эквивалентных схем нагрузки.

Характеристики входных импульсов:

- значение напряжения высокого и низкого уровней в пределах диапазонов высокого и низкого уровней, соответственно;
- длительность;
- время нарастания;
- время спада;
- частота повторения;
- условия на других выводах;
- емкости C_1 и C_0;
- значения M и N.

4.1.2. *МОП-схемы (7)*

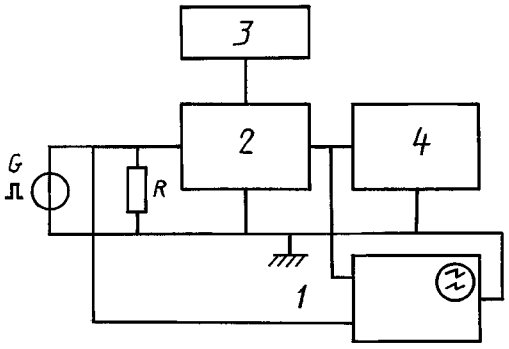
а) Цель

Измерение времени задержки переключения МОП-схем при переходе на выходе от состояния определенного высокого уровня к состоянию определенного низкого уровня или наоборот в заданных условиях управления на входе и нагрузки на выходе.

Данный метод применим к любым схемам, в которых изменение состояния на выходе вызывается подачей заданного сигнала на заданный вход.

Примечание. Данный метод применим также для измерения времени перехода для МОП-интегральных схем.

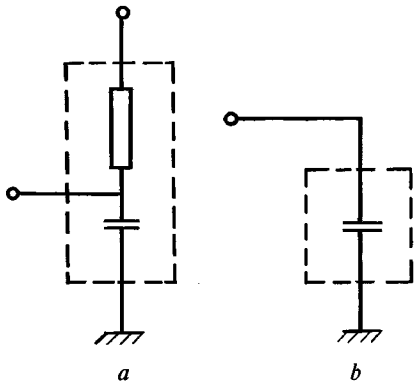
b) Схема измерения



1 — двухлучевой осциллограф; *2* — измеряемая интегральная схема; *3* — источник питания; *4* — цепь нагрузки на входе

Черт. 51

Примеры цепей нагрузки на входе



Черт. 52

c) Описание схем и требования к ней

Генератор импульсов должен подавать импульсы с заданным временем нарастания и спада. Форма входного сигнала и резистор должны соответствовать установленным требованиям.

Цепь нагрузки на выходе должна состоять из пассивных линейных компонентов (см. в качестве примера черт. 52).

Входное полное сопротивление осциллографа должно быть высоким по сравнению с входным и выходным полным сопротивлениями измеряемой интегральной схемы. Вместо осциллографа можно использовать другой эквивалентный прибор для измерения времени. Осциллограф не должен вносить значительной дифференциальной задержки.

Емкость нагрузки должна включать все паразитные емкости, вносимые монтажными приспособлениями и измерительными приборами, но не должна включать паразитных емкостей измеряемой интегральной схемы.

Если длина соединений может вносить дополнительную индуктивность, следует приводить подробные сведения о монтаже.

d) Методика измерения

Время задержки переключения определяют непосредственно по форме сигналов на экране осциллографа, как показано, например, на черт. 53.

e) Заданные условия

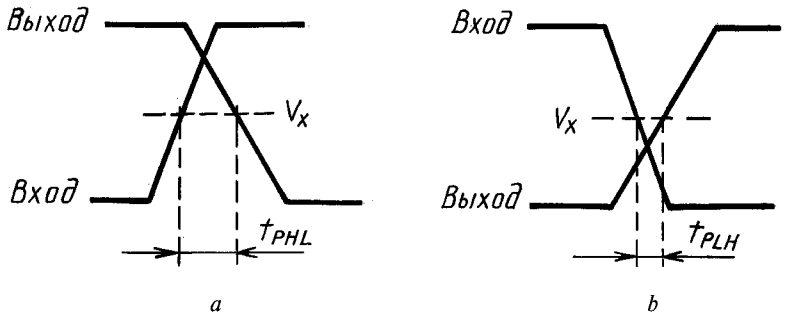
Температура окружающей среды или в контрольной точке схемы.

Напряжение(я) питания.

Конфигурация схемы и значения параметров компонентов цепи нагрузки на выходе, включая паразитные емкости.

Характеристики входных импульсов:

- значения напряжения высокого и низкого уровней в пределах диапазонов высокого и низкого уровней соответственно;
- длительность;
- время нарастания;
- время спада;
- частота повторения;
- значение сопротивления R;
- условия на других выводах;
- значение напряжения V_x.



a *b*

Данные чертежи приведены в качестве примера только для инвертирующих схем.

Черт. 53

4.2. Время задержки и время перехода (4), (5)

4.2.1. *Биполярные схемы (4)*

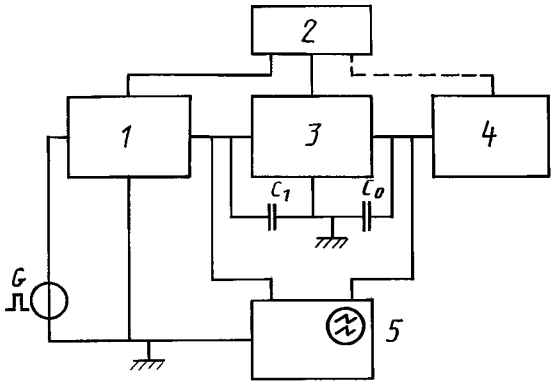
a) Введение

Приведенный ниже метод измерения применим для комбинаторных и последовательностных цифровых биполярных схем, за исключением быстродействующих схем, в которых для межсоединения схем необходимы согласованные шины передачи и определенные оконечные устройства.

b) Цель

С помощью данного метода определяют значения времени задержки и времени перехода для инвертирующих и неинвертирующих схем, если к их входам и выходам подсоединены заданные схемы.

c) Схема измерения



1 — цепь управления на входе; *2* — источник питания; *3* — измеряемая интегральная схема; *4* — цепь нагрузки на выходе; *5* — двухлучевой осциллограф

Черт. 54

d) Описание схемы и требования к ней

Генератор импульсов, подсоединенный к цепи управления на входе, должен подавать на вход импульсы с заданными значениями времени нарастания и спада (в качестве примера см. черт. 55).

Уровни напряжения, представленные на черт. 55, должны устанавливаться с помощью входных схем, управляющих эквивалентом нагрузки, который представляет собой типовую схему.

Если монтажное приспособление оказывает влияние на результат измерения, оно должно быть оговорено.

Входная и выходная емкости (C_1 и C_0) должны включать все паразитные емкости цепей управления и нагрузки, а также паразитные емкости, вносимые монтажными приспособлениями и измерительными приборами, но не должны включать паразитных емкостей измеряемой интегральной схемы. При необходимости емкости C_1 и C_0 могут быть включены в цепь управления на входе и цепь нагрузки на выходе.

Входное полное сопротивление осциллографа должно быть высоким по сравнению с входным и выходным полными сопротивлениями измеряемой интегральной схемы или оно должно составлять

часть полного сопротивления цепи управления на входе и цепи нагрузки на выходе. Вместо осциллографа можно использовать другой эквивалентный прибор для измерения времени.

Осциллограф не должен вносить значительной дифференциальной задержки.

е) Методика измерения

Время задержки и время перехода определяют по форме сигналов на экране осциллографа, как показано, например, на черт. 55.

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

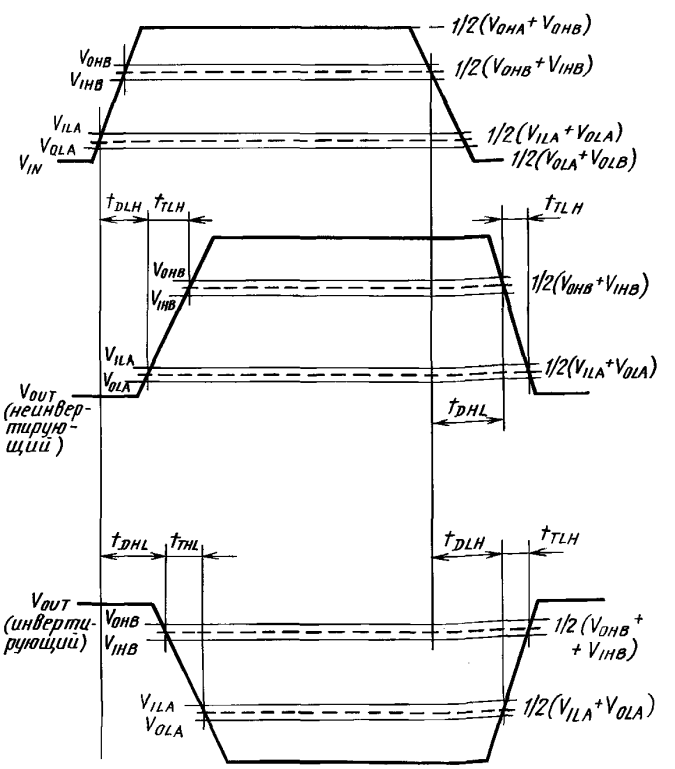
Напряжение(я) питания.

Конфигурация цепи и значения параметров компонентов цепи управления на входе и цепи нагрузки на выходе.

Характеристики входных импульсов:

- значения напряжения высокого и низкого уровней (см. черт. 55);
- длительность;
- время нарастания;
- время спада;
- частота повторения;
- условия на других выводах;
- емкости C_1 и C_0.

Формы сигнала

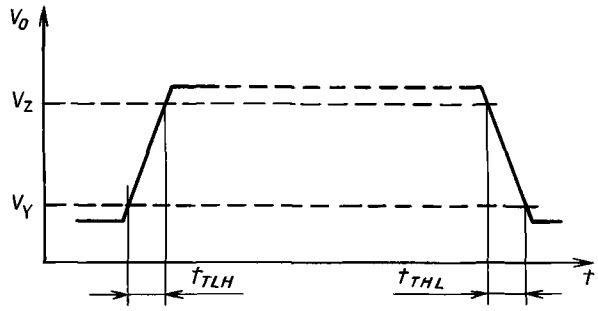


Черт. 55

4.2.2. *МОП-схемы (5)*

Метод измерения, приведенный в п. 4.1.2, используют для измерения времени перехода МОП-интегральных схем с учетом следующих изменений.

Форма сигнала



Черт. 56

Заданные условия

Последнее заданное условие «—Значение напряжения V_X» заменить на: «—Значение выходных напряжений V_Y и V_Z».

4.3. Время установления (8) и время удержания (9)

a) Цель

Измерение минимального времени установления и минимального времени удержания сигнала на подготовительном входе относительно триггерного входа последовательностной схемы, необходимых для правильного переключения схемы из одного состояния в другое.

Примечание. Последовательностная схема переключения в другое состояние на выходе, когда соответствующий сигнал, данный на подготовительный(е) вход(ы), совпадает с заданным уровнем и/или переходом сигнала, поданного на триггерный вход. Отказ переключения возникает в том случае, если длительность совпадения меньше значения, характерного для измеряемой схемы.

b) Описание схемы и требования к ней

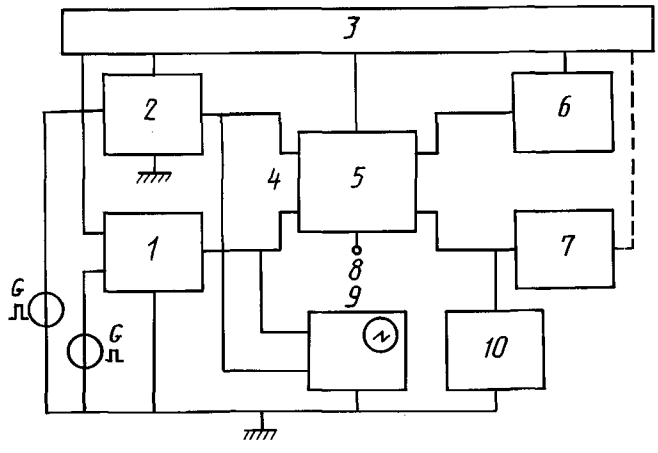
Генератор(ы) импульсов должен(ны) подавать на выход два синхронизированных импульса, регулируемых по фазе относительно друг друга.

Для некоторых типов последовательностных схем (например, типа D) частота повторения запаздывающего импульса должна быть в два раза меньше частоты повторения опорного импульса. Это условие должно быть оговорено в ТУ на изделия конкретных типов; или же частота следования обоих импульсов должна быть одинаковой.

Подсоединение цепей управления и нагрузки должно производиться согласно тому, как это оговорено.

Свободные входы должны быть подсоединены, как оговорено.

c) Схема измерения



1, 2 — цепь управления; *3* — источник питания; *4* — входы; *5* — измеряемая интегральная схема; *6*, *7* — цепь нагрузки; *8* — опорный вывод; *9* — осциллограф; *10* — детектор сигналов

Черт. 57

Входные полные сопротивления осциллографа и детектора сигналов должны превышать полные сопротивления в точках измерения на входе и выходе. Вместо осциллографа можно использовать эквивалентный прибор для измерения времени, который не должен вносить существенной дифференциальной задержки.

Детектор сигнала должен быть снабжен либо осциллографом, либо иным прибором, способным указывать на наличие переключения измеряемого выхода последовательностной схемы в одно из двух ее состояний. Такой прибор должен также быть способен на то, что при каждом переходе сигнал на выходе не превышает предельно допустимых значений для V_{OHB} и V_{OLA}.

Осциллограф и детектор сигнала должны быть синхронизированы одним из входных импульсов, обычно пусковым импульсом.

d) Меры предосторожности

Следует избегать применения входного сигнала с коэффициентом заполнения 50 %, поскольку в этом случае у определенных типов последовательностных схем недостаточное время установления или удержания может не обеспечить прекращения переключения и привести только к изменению фазы выходного сигнала.

e) Методика измерения

Интегральную схему подключают в схему измерения, устанавливают заданные значения напряжения питания и входного напряжения.

Устанавливают заданное значение температуры, которое проверяют непосредственно до и после измерения.

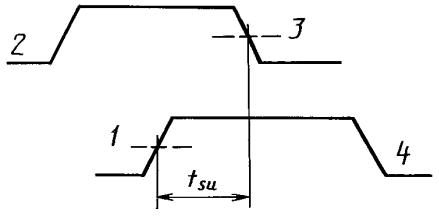
Выходные сигналы генератора импульсов регулируют таким образом, чтобы на входе измеряемой интегральной схемы создать заданные характеристики импульсов.

Время задержки, измеренное между заданными уровнями, находящимися в пределах V_{IHB} и V_{ILA} (для биполярных схем предпочтителен уровень 50 %) при заданных переходах подготовительных и пусковых импульсов увеличивается (или уменьшается) от нуля. За выходом последовательностной схемы наблюдают, чтобы зарегистрировать момент переключения; должна быть оговорена зависимость между частотами на входе и выходе.

Измеряют соответствующее время задержки.

В результате измерения получают либо минимальное время установления, либо минимальное время удержания в зависимости от того, какую пару переходов выбирают (см. черт. 58 и 59).

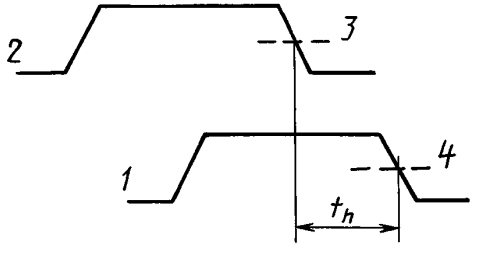
Время установления (типовые формы сигнала)



1, 3 — заданный уровень отсчета; *2* — пусковой импульс; *4* — подготовительный импульс

Черт. 58

Время удержания (типовые формы сигнала)



1 — подготовительный импульс; *2* — пусковой импульс; *3, 4* — заданный уровень отсчета

Черт. 59

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Напряжение(я) питания.

Характеристики входных импульсов:

- амплитуда;
- длительность;
- время нарастания;
- время спада;
- частота повторения;
- время задержки между входными импульсами, при необходимости;

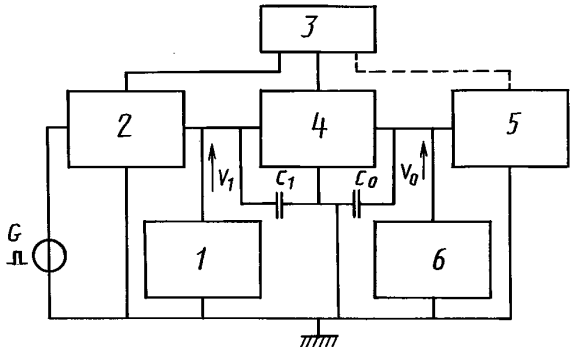
- направление переходов входных сигналов;
- цепь(и) нагрузки как на измеряемых, так и на неизмеряемых выходах;
- цепь(и) управления на входе, при необходимости;
- условия на других выводах;
- последовательность и формы сигналов на других выводах входа.

4.4. Время обращения (36)

a) Цель

Измерение минимального времени обращения, необходимого для правильного переключения.

b) Схема измерения



1 — прибор для измерения времени; *2* — цепь управления; *3* — источник питания; *4* — измеряемая интегральная схема; *5* — цепь нагрузки; *6* — прибор для измерения напряжения

Черт. 60

c) Описание схемы и требования к ней

Прибор для измерения времени должен обеспечивать измерение интервала времени между двумя последовательными переходами входного сигнала, поданными на один и тот же вывод входа. Уровень отсчета для измерения этого времени должен быть в пределах от V_{IHB} до V_{ILA}. Кроме того, прибор для измерения напряжения должен обеспечивать измерение выходного напряжения измеряемой схемы. Генератор импульсов должен обеспечивать подачу импульсов с регулируемыми коэффициентом заполнения и частотой.

Схема измерения должна обеспечивать на других выводах входа и выхода соответствующие заданные напряжения и нагрузки. Система измерения должна обеспечивать заданный температурный режим измеряемой схемы.

d) Меры предосторожности

Особых мер предосторожности не требуется.

e) Методика измерения

Измеряемую интегральную схему подключают в схему измерения; на других выводах устанавливают заданное значение напряжения питания.

Устанавливают заданное значение температуры, проверяемое до и после измерения.

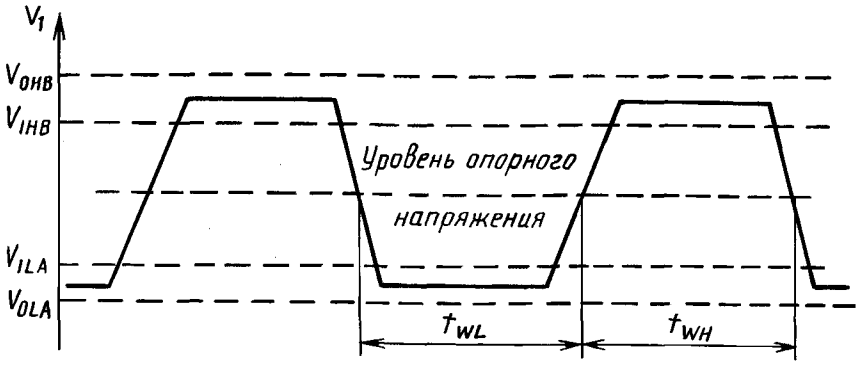
Генератор импульсов регулируют таким образом, чтобы обеспечивать на входе измеряемой схемы заданные напряжения, а также заданное время нарастания и спада.

Примечание. Как правило, амплитуда входного импульса должна находиться в пределах от V_{OLA} до V_{OHB}.

С помощью дальнейшей регулировки генератора и при сохранении постоянного значения t_{WH} длительность входного импульса t_{WL} регулируют до тех пор, пока выходной сигнал соответствующего уровня не достигнет значения V_{OLA} или V_{OHB}; или при сохранении постоянного значения t_{WL} длительность входного импульса t_{WH} регулируют до тех пор, пока выходной сигнал соответствующего уровня не достигнет значения V_{OLA} или V_{OHB}.

Измеренная длительность входного импульса t_{WL} (или t_{WH}) является минимальным временем обращения для заданной длительности t_{WH} (или t_{WL}) (см. черт. 61).

Время сообщения t_{res}



$t_{resL} = t_{WL}$ (при заданном t_{WH});
$t_{resH} = t_{WH}$ (при заданном t_{WL}).

Черт. 61

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы.

Напряжение(я) питания.

Цепь управления на входе, при необходимости, или полное сопротивление на выходе генератора импульсов.

Характеристики входных импульсов:

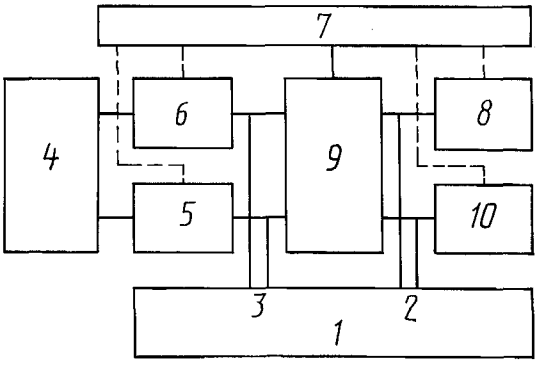
- амплитуда;
- длительность t_{WL} и/или t_{WH};
- время нарастания;
- время спада;
- уровень отсчета для t_{WL} и t_{WH};
- цепь(и) нагрузки на выходе;
- условия на других выводах;
- соотношение между частотами на входе и выходе;
- входная и выходная емкости C_I и C_0, включая паразитные емкости, вносимые монтажными приспособлениями и измерительными приборами;
- значения V_{OLA} или V_{OHB}.

4.5. Время разрешения и время запрещения на выходе (для выходов с тремя состояниями) (49)

a) Цель

Измерение времени разрешения и времени запрещения на выходе цифровой интегральной схемы, имеющей выходы с тремя состояниями.

b) Схема измерения



1 — прибор для измерения напряжения и времени; *2* — измерение на выходе; *3* — измерение на входе; *4* — генератор импульсов; *5* — цепи на входе от 2 до *m*; *6* — цепь на входе *1*; *7* — источники питания; *8* — цепь на выходе *1*; *9* — измеряемая схема; *10* — цепь на выходе от 2 до *n*

Черт. 62

c) Описание схемы и требования к ней

На входы, управляющие состоянием на выходе, а также на остальные входы подают соответствующие импульсы. Следует также обеспечивать измерение временных соотношений сигналов при заданных уровнях опорного напряжения.

В схеме измерения должны быть предусмотрены соответствующие нагрузки на измеряемом(ых) входе(ах).

На черт. 64 представлена соответствующая цепь нагрузки для ТТЛ-логики. Кроме того, следует обеспечивать соответствующие уровни напряжения и нагрузки на остальных выводах, а также поддерживать заданную температуру измеряемой схемы.

Примечание. Для определения трех различных состояний на выходе с тремя состояниями (высокого уровня, низкого уровня и состояние высокого полного сопротивления) на выходе должно быть состояние высокого полного сопротивления, если уровень напряжения на этом выходе противоположен уровню напряжения на выходе, когда из него подан сигнал разрешения. Этот уровень напряжения задается цепью нагрузки.

d) Методика измерения

Устанавливают заданное значение температуры, которое проверяют непосредственно до и после измерения. Входные и выходные выводы, а также все остальные выводы подсоединяют, как оговорено в ТУ на изделия конкретных типов. Источники тока подсоединяют, как оговорено в ТУ на изделия конкретных типов (например, в заданной последовательности).

Генератор импульсов регулируют таким образом, чтобы на вход(ы) измеряемой схемы подавались импульсы заданной амплитуды, длительности и частоты повторения.

Время разрешения на выходе (см. черт. 63) измеряют как интервал времени между переходом сигнала разрешения на выходе из неактивного в активное состояние и переходом на выходе из состояния высокого полного сопротивления Z в состояние высокого уровня (H-уровня) или низкого уровня (L-уровня).

Время запрещения на выходе измеряют как интервал времени между переходом сигнала разрешения на выходе из активного в неактивное состояние и переходом на выходе из состояния высокого или низкого уровня в состояние высокого полного сопротивления Z.

Все измерения проводят при заданных уровнях опорного напряжения.

Примечание. Поскольку переходы могут иметь различную длительность, может возникнуть необходимость определить два времени разрешения и два времени запрещения (переход от Z к L, от Z к H и от L к Z, от H к Z).

e) Заданные условия

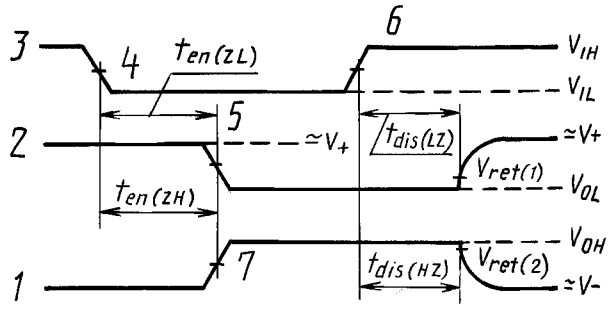
Температура окружающей среды или в контрольной точке схемы (T_{amb} или T_{ref}).

Напряжение(я) питания.

Характеристики входного импульса:

- время нарастания t_r;
- время спада t_f;
- амплитуда;
- частота повторения;
- время установления и удержания, при необходимости;
- длительность;
- цепи на входе;
- цепи на выходе и цепи нагрузки, включая емкость нагрузки C_L (C_L включает в себя паразитные емкости);
- условия на других выводах;
- уровни опорного напряжения при измерении временны́х параметров.

Измерение времени разрешения и запрещения на выходе



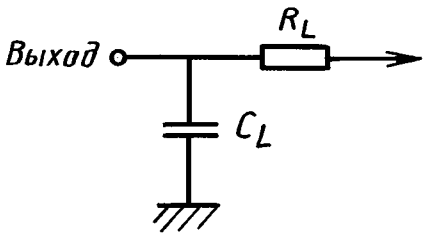
1 — форма сигнала 2 на выходе; *2* — форма сигнала *1* на выходе; *3* — управление выходом (переход к состоянию низкого уровня); *4, 5, 6, 7* — опорное напряжение

$t_{en(ZH)}$ или $t_{en(ZL)}$ — время разрешения на выходе; $t_{dis(HZ)}$ или $t_{dis(LZ)}$ — время запрещения на выходе; $V_{ret(1)}$ или $V_{ret(2)}$ — опорное напряжение для времени запрещения на выходе при переходе из состояния низкого (или высокого) уровня в состояние высокого полного сопротивления; V_+ или V_- — выходное напряжение в установившемся режиме при переходе выхода из состояния низкого (или высокого) уровня в состояние высокого полного сопротивления

Черт. 63

Примечание. Форма сигнала *1* на выходе такова, что при соответствующих внутренних условиях на выходе будет состояние низкого уровня, если только на выход не будет подан сигнал запрещения. Форма сигнала *2* на выходе такова, что при соответствующих внутренних условиях на выходе будет состояние высокого уровня, если только на выход не будет подан сигнал запрещения.

Пример цепи нагрузки на выходе для ТТЛ-схемы и эквивалентной логической схемы



к $V+$ для $t_{en(ZL)}$ и $t_{dis(LZ)}$
к $V-$ для $t_{en(ZH)}$ и $t_{dis(HS)}$

Черт. 64

4.6. Временны́е параметры, характеризующие интегральные схемы запоминающих устройств (50) — (54)

Общие положения

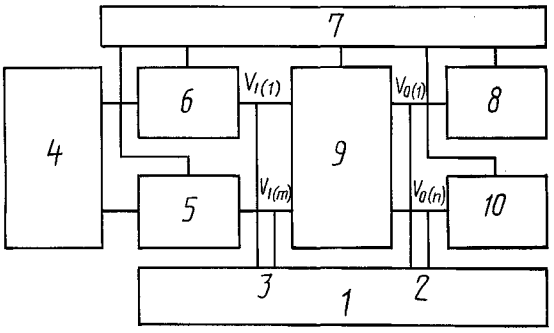
Приведенные ниже методы измерений могут использоваться для установления значений характеристик для интегральных схем ЗУ. Их можно применять при автоматических испытаниях: рассматривать в качестве контрольных методов, а также для определения точного значения той или иной характеристики.

а) Цель

Измерение следующих динамических характеристик и временны́х параметров ячейки памяти ЗУ:

- времени выборки адреса;
- времени выборки кристалла;
- времени выборки считывания;
- времени восстановления сигнала записи;
- минимальной длительности импульса записи.

b) Схема измерения



1 — аппаратура для измерения напряжения и времени; *2* — измерение на выходе; *3* — измерение на входе; *4* — генератор импульсов; *5* — цепь на входе *m*; *6* — цепь на входе *1*; *7* — источник питания; *8* — цепь на выходе *1*; *9* — измеряемая интегральная схема; *10* — цепь на выходе *n*

Черт. 65

Примечание. Если имеются общие выводы для входа и выхода, необходимо предусмотреть схемы развязки для входа и выхода.

c) Описание схемы и требования к ней.

Измерительная аппаратура должна обеспечивать импульсы и конфигурации импульсов для входов адреса, входов информации, а также для всех других заданных входов. Временные соотношения сигналов должны измеряться при заданных опорных напряжениях.

Кроме того, аппаратура должна обеспечивать напряжения и нагрузки на других выводах, а также соответствующие развязки для схем с общими выводами для входа и выхода.

d) Методика измерения

Схема измерения представлена на черт. 65. Должна быть установлена заданная температура измеряемой схемы. Входные и выходные выводы так же, как и остальные выводы, подключают согласно ТУ на изделия конкретных типов. Источник питания подключают, как оговорено (например, в заданной последовательности).

Генератор импульсов регулируют для получения заданных характеристик импульса: амплитуды, длительности, частоты повторения; времени задержки: нарастания и спада на входе измеряемой схемы.

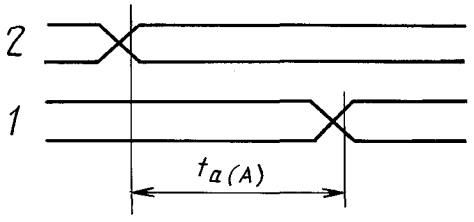
d1) Измерение времени выборки адреса (50)

С помощью генератора импульсов заданная информация записывается в ячейки памяти, используемые при измерении.

Во время последующего считывания следует изменить сигнал адреса, чтобы он переместился из одного определенного местоположения в ячейке в другое, причем эти два местоположения должны содержать дополнительную информацию.

Все остальные входные сигналы, необходимые для считывания из запоминающего устройства, должны подаваться значительно раньше, чтобы не оказывать влияния на время выборки адреса. Это время измеряют как интервал от момента изменения адреса до момента получения достоверной информации на выходе; измерение осуществляют при заданных значениях опорного напряжения (см. черт. 66).

Измерение времени выборки адреса



1 — информация на выходе; *2* — адрес; t_a(A) — время выборки адреса

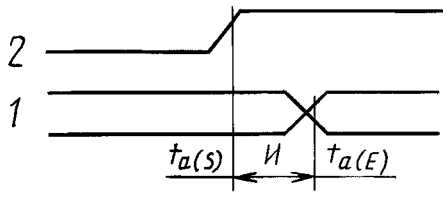
Черт. 66

d2) Измерение времени выборки кристалла (51)

С помощью генератора импульса заданная информация записывается в ячейки памяти, используемые при измерении.

Все остальные входные сигналы, необходимые для считывания из ЗУ, должны подаваться значительно раньше, чтобы не оказывать влияния на время выборки разрешения и/или выбора кристалла. Это время представляет собой интервал от момента, когда сигнал разрешения и/или выбора переходит из неактивного в активное состояние, до момента получения достоверной информации на выходе; измерение осуществляют при заданных значениях опорного напряжения (см. рис. 67).

Измерение времени выборки разрешения и/или выбора



1 — информация на выходе; *2* — разрешение и/или выбор; $t_{a(E)}$ и $t_{a(S)}$ — время выборки разрешения и/или выбора

Черт. 67

d3) Измерение времени выборки считывания

С помощью генератора импульсов заданная информация записывается в ячейки памяти, используемые при измерении.

Примечание. Данный метод применяют только для ЗУ с раздельными выводами входа и выхода.

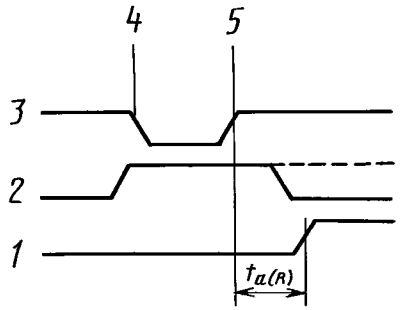
Измерение проводят в два этапа:

a) в ячейку памяти записывается один бит информации;

b) при считывании такой бит информации должен вызывать изменение на выходе.

Время выборки считывания измеряют как интервал от момента перехода от записи к считыванию до момента получения достоверной информации на выходе (см. черт. 68).

Измерение времени выборки считывания



1 — информация на выходе; *2* — информация на входе; *3* — запись (L)/считывание (H); *4* — этап a): запись; *5* — этап b): считывание; $t_{a(R)}$ — время выборки считывания

Черт. 68

d4) Измерение времени восстановления сигнала записи (53)

С помощью генератора импульсов заданная информация записывается в ячейки памяти, используемые при измерении.

Примечание. Метод применяют только для ЗУ с раздельными выводами входа и выхода.

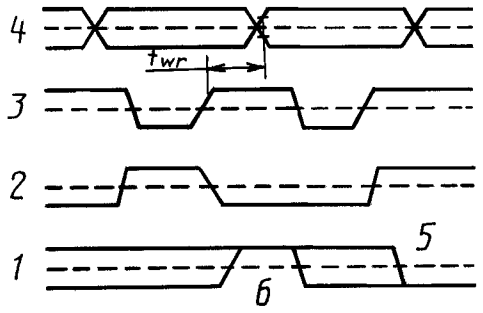
Длительность импульса записи увеличивают от минимального гарантированного значения. Необходимо наблюдать за выходом прибора и регистрировать момент, когда записанная информация вызывает ошибку в последующем цикле считывания (т. е. несоответствие значения на выходе).

Время восстановления сигнала записи измеряют как интервал от момента окончания импульса записи до начала следующего цикла (например, изменение адреса) при заданном контрольном уровне.

Примечание. Следует подавать все остальные сигналы, необходимые для правильной работы ЗУ в режиме считывания, что дает запас во времени для заданных временных требований, достаточный для того, чтобы не оказывалось влияния на результат измерения.

Типовые формы сигнала приведены на черт. 69.

Измерение времени восстановления сигнала записи, если начало следующего цикла вызывается изменением адреса.



1 — информация на выходе; *2* — информация на входе; *3* — запись (L)/считывание (H); *4* — адрес; *5, 6* — достоверная информация; t_{wr} — время восстановления сигнала записи

Черт. 69

d5) Измерение минимальной длительности (ширины) импульса записи (54)

С помощью генератора импульсов заданная информация записывается в ячейки памяти, используемые при измерении.

Измерение проводят в три этапа:

a) в ячейку записывают информацию согласно ТУ на изделия конкретных типов;

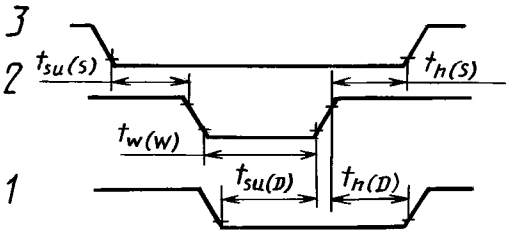
b) в ячейку вновь записывают заданную дополнительную информацию;

c) информация считывается и сравнивается с информацией, записанной на этапе b).

Эти три этапа повторяют, причем на этапе b) длительность (ширину) импульса уменьшают, пока на этапе c) не исчезнет идентичность при сравнении информации. Затем длительность импульса увеличивают до тех пор, пока совпадения не будет вновь. Эта длительность (ширина) импульса и будет «минимальной длительностью (шириной) импульса записи» (см. черт. 70).

Все остальные сигналы (например, выбора кристалла и информации на входе), необходимые для осуществления записи, подают таким образом, чтобы не нарушить операцию записи.

Измерение минимальной длительности (ширины) импульса записи



$t_{w(W)}$ — длительность (ширина) импульса записи; $t_{su(S)}$ — время установления сигнала выбора кристалла до сигнала записи; $t_{su(D)}$ — время установления сигнала информации на входе до сигнала записи; $t_{h(S)}$ — время удержания сигнала выбора кристалла после сигнала записи; $t_{h(D)}$ — время удержания сигнала информации на входе после сигнала записи; *1* — D — информация на входе; *2* — $\overline{w}$ — запись; *3* — $\overline{S}$ — выбор кристалла (при необходимости).

Черт. 70

Примечание. Время установления сигнала информации на входе $t_{su(D)}$ вычисляют по фронту спада импульса записи (как показано на черт. 70) для ЗУ, запоминающие элементы которых представляют собой «прозрачные» фиксаторы. Для ЗУ, запоминающие элементы которых представляют собой фиксаторы с запуском при переходе, это время вычисляют по фронту импульса записи.

e) Заданные условия

Температура окружающей среды или в контрольной точке схемы (T_{amb} или T_{case}).

Напряжение(я) питания.

Конфигурация и последовательность входных импульсов, включая требования к временны́м соотношениям, например: время цикла, время установления и время удержания.

Характеристики входных импульсов, включая время нарастания, время спада и амплитуду:
- входные и выходные цепи (включая паразитные емкости);
- условия на других выводах;
- содержимое выбранной(ых) ячейки (ячеек) памяти;
- адрес выбранной(ых) ячейки (ячеек) памяти;
- последовательность адресов, при необходимости.

5. Частота переключения последовательностной схемы (10)

a) Цель

Определить, находится ли максимальная (минимальная) частота переключения последовательностной схемы выше (ниже) заданного предельного значения.

b) Схема измерения

См. черт. 60.

c) Описание схемы и требования к ней

Последовательностная схема, которая, в частности, может быть бистабильной схемой, счетчиком или регистром сдвига, должна переключаться из одного состояния на выходе в другое, если:

1) соответствующий(е) пусковой(ые) импульс(ы) отсутствовал(и) в течение определенного периода времени, а затем

2) соответствующий(е) пусковой(ые) импульс(ы) подается(ются) в течение определенного периода времени.

Эти два периода времени необязательно должны быть равными. Отсутствие переключения на максимальной частоте будет наблюдаться в том случае, если сумма этих двух периодов времени в любом одиночном цикле падает ниже значения, определяющего этот параметр при максимальной для данной интегральной схемы частоте.

Точно так же отсутствие переключения наблюдается в том случае, если один из этих периодов времени превышает значения, определяющие этот параметр на частоте, минимальной для данной интегральной схемы.

Для последовательностных схем определенных типов может потребоваться дополнительная подача сигналов. Эти дополнительные сигналы следует синхронизировать с основными сигналами и установить для них соответствующее время задержки; они должны также иметь частоту повторения, кратную частоте основных импульсов.

Подсоединение цепи нагрузки как на измеряемых, так и на неизмеряемых выходах, а также цепи управления должны соответствовать заданным, как оговорено.

Свободные входы следует подсоединять, как оговорено.

Детектор сигналов должен быть снабжен либо осциллографом, либо иным прибором, способным указывать на наличие переключения измеряемого выхода последовательностной схемы из одного состояния в другое на заданной частоте, соответствующей частоте пусковых импульсов. Детектор должен также указывать на то, что при каждом переходе сигнал на выходе не превышает предельных значений.

d) Меры предосторожности

Особых мер предосторожности соблюдать не требуется.

e) Методика измерения

Интегральную схему подключают в схему измерения; устанавливают заданные значения входного напряжения и напряжения питания.

Устанавливают заданное значение температуры, которое проверяют до и после измерения.

Выходные сигналы генератора импульсов регулируют таким образом, чтобы на входе измеряемой интегральной схемы получить сигнал с заданной амплитудой, длительностью и частотой(ами) повторения.

Любой другой генератор импульсов регулируют подобным же образом и устанавливают заданное значение времени задержки этого генератора.

Чтобы убедиться в том, что переключение произошло при заданной частоте на выходе, за выходом интегральной схемы следует наблюдать по детектору сигналов.

f) Заданные условия

Температура окружающей среды или в контрольной точке схемы

Напряжение(я) питания.

Характеристики входных импульсов:

- амплитуда;
- длительность;
- время нарастания;
- время спада;
- частота повторения;
- время задержки между входными импульсами, при необходимости.

Направление переходов входных сигналов.
Цепь(и) нагрузки как на измеряемых, так и на неизмеряемых выходах.
Цепь(и) управления на входе, при необходимости.
Частота повторения сигнала на выходе.
Условия на других выводах.
Последовательность и форма сигналов на других выводах входа.

Глава V. ПРИЕМКА И НАДЕЖНОСТЬ

Раздел I. ЭЛЕКТРИЧЕСКИЕ ИСПЫТАНИЯ НА СРОК СЛУЖБЫ

1. Общие требования

См. п. 2 ГОСТ 29106 (МЭК 748-1), гл. VIII, разд. III.

2. Специальные требования

2.1. Перечень испытаний на срок службы

Приводится перечень испытаний на срок службы для следующих подклассов цифровых интегральных схем:

- логические схемы;
- последовательностные схемы;
- оперативные запоминающие устройства.

Для многофункциональных приборов заданные выходные характеристики измеряют для каждого из связанных входов. Для приборов с дополнительными контрольными выводами (например, с выводами установки и сброса, выводами разрешения) измерения на заданных выходах следует проводить, по меньшей мере, один раз для каждой функции, управляемой этими выводами.

Для комплексных схем, которые не подвергают полным функциональным испытаниям, в данных по испытаниям должны быть указаны именно те функциональные испытания, которые проводятся.

2.2. Условия проведения испытаний на срок службы

Условия проведения испытаний и испытательные схемы для каждого класса приборов приведены в табл. II; если не оговорено иное, указанные испытания применимы для биполярных и МОП-схем.

В соответствующих ТУ на изделия конкретных типов должно быть указано, какие испытания следует проводить.

2.3. Критерии отказов и параметры-критерии годности при приемосдаточных испытаниях

Не допускается изменение предельно допустимых значений параметров (указанных в п. 2.3.1 ГОСТ 29106 (МЭК 748-1), гл. VIII, разд. III).

2.4. Критерии отказов и параметры-критерии годности при испытаниях на надежность

На рассмотрении.

2.5. Процедура, которой необходимо следовать в случае ошибки во время испытаний

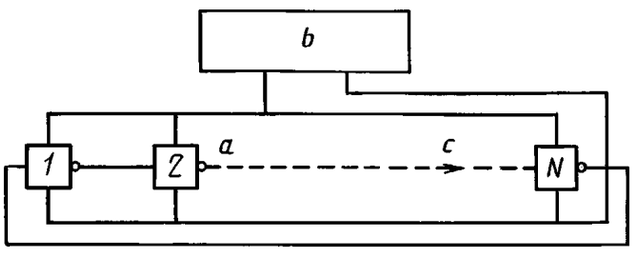
Если отказ прибора возник в результате ошибки во время испытаний (например, из-за неисправности испытательного или измерительного оборудования или ошибки оператора), то его регистрируют в протоколе испытания с указанием причины отказа.

Таблица II

Условия проведения испытаний на срок службы

Испытания	Классы или подклассы приборов	Условия испытаний	
		Температура	Рабочие условия
В схеме кольцевого генератора при высокой температуре	Логические схемы	$T_{amb} = T_{op\,max}$	При испытании инвертирующих логических схем нечетные интегральные схемы соединяются последовательно, при этом выход последней схемы подсоединяется к выводу входа первой схемы, как показано на черт. 71, чтобы вызвать опрокидывание фазы. При испытании неинвертирующих логических схем к каскадам неинвертирующих схем следует добавить инвертор, как показано на черт. 72. В этом случае число неинвертирующих схем может быть как четным, так и нечетным
На долговечность в динамическом режиме при высокой температуре	Логические схемы. Последовательностные схемы	$T_{amb} = T_{op\,max}$	Заданная(ые) последовательность(и) импульсов подается(ются) на заданные выводы входа. Условия на других выводах следует указать (см. черт. 73)
	ОЗУ	$T_{amb} = T_{op\,max}$	Заданная(ые) последовательность(и) импульсов подается(ются) на заданные выводы входа. Условия на других выводах следует указать
На долговечность в статическом режиме при высокой температуре	Логические схемы. Последовательностные схемы, исключая 1) динамические (МОП) схемы; 2) ОЗУ	$T_{amb} = T_{op\,max}$	Заданные напряжения подаются на выводы входа. Условия на других выводах следует указать (см. черт. 74)
	ОЗУ	$T_{amb} = T_{op\,max}$	Заданные напряжения подаются на соответствующие заданные выводы, чтобы записать заданную информацию, считать и сохранить ее

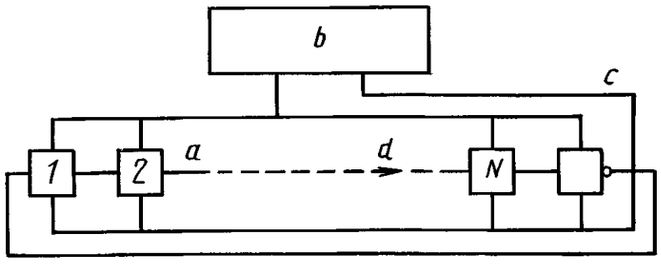
Кольцевой генератор для инвертирующих N-схем



a — к входу схемы № 3; *b* — источник питания; *c* — выход схемы № (*N*—1); *N* — нечетное число

Черт. 71

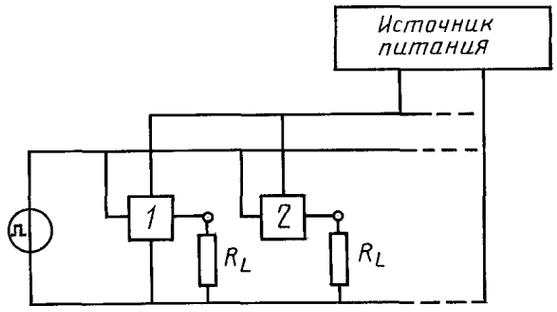
Кольцевой генератор для неинвертирующих N-схем



a — к входу № 3; *b* — источник питания; *c* — дополнительная инвертирующая логическая схема; *d* — выход схемы № (*N*—1); *N* может быть как четным, так и нечетным числом

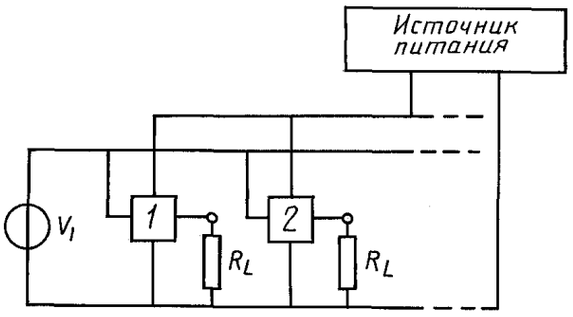
Черт. 72

Схема испытания на долговечность в динамическом режиме



Черт. 73

Схема испытания на долговечность в статическом режиме



Черт. 74

ИНФОРМАЦИОННЫЕ ДАННЫЕ

1. **Внесен Министерством электронной промышленности СССР**

2. **УТВЕРЖДЕН И ВВЕДЕН В ДЕЙСТВИЕ Постановлением Государственного комитета СССР по управлению качеством продукции и стандартам от 27.09.91 № 1556**

3. **Настоящий стандарт подготовлен методом прямого применения международного стандарта МЭК 748-2—85 «Полупроводниковые приборы. Интегральные схемы. Часть 2. Цифровые интегральные схемы» и полностью ему соответствует**

4. **ССЫЛОЧНЫЕ НОРМАТИВНО-ТЕХНИЧЕСКИЕ ДОКУМЕНТЫ**

Глава, раздел, пункт, в которых приведены ссылки	Обозначение соответствующего международного стандарта	Обозначение отечественного нормативно-технического документа, на который дана ссылка
Глава I, п. 1 Глава II, п. 6 Глава III, разд. 1, п. 12 Глава III, п. 14 Глава III, разд. 2, A, п. 10 Глава III, разд. 2, A, п. 12 Глава III, разд. 2, B, п. 13 Глава III, разд. 3, п. 6 Глава III, разд. 3, п. 8 Глава IV, разд. I, п. 1	МЭК 747-1—83	
Глава I, п. 1 Глава II, п. 6 Глава III, разд. I, п. 4 Глава IV, разд. I, п. 1 Глава V, разд. I, п. 1 Глава V, разд. I, п. 2.3	МЭК 748-1—84	ГОСТ 29106—91

5. **ПЕРЕИЗДАНИЕ. Сентябрь 2004 г.**

СОДЕРЖАНИЕ

ПРЕДИСЛОВИЕ II
ВВЕДЕНИЕ III

ГЛАВА I. ОБЩИЕ ПОЛОЖЕНИЯ 1

1. Введение 1
2. Область применения 1

ГЛАВА II. ТЕРМИНОЛОГИЯ И ОБОЗНАЧЕНИЯ 1

1. Терминология для комбинаторных и последовательностных интегральных схем 1
   1.1. Общие термины 1
   1.2. Термины, относящиеся к функциям схем 2
   1.3. Типы схем 5
   1.4. Термины, относящиеся к предельно допустимым значениям параметров и характеристикам 7
2. Примеры 9
3. Терминология для интегральных схем и запоминающих устройств (ЗУ) 16
   3.1. Общие термины 16
   3.2. Общие термины, относящиеся к функционированию и организации памяти 17
   3.3. Типы запоминающих устройств 17
   3.4. Термины, относящиеся к предельно допустимым значениям параметров и характеристикам 18
   3.5. Типовые временны́е диаграммы для статического ОЗУ 19
4. Терминология для микропроцессорных интегральных схем 22
5. Терминология для приборов с переносом заряда 22
6. Буквенные обозначения для комбинаторных и последовательностных схем 25
7. Буквенные обозначения для динамических параметров последовательностных интегральных схем, в т. ч. для запоминающих устройств 25

ГЛАВА III. ОСНОВНЫЕ ПРЕДЕЛЬНО ДОПУСТИМЫЕ ЗНАЧЕНИЯ ПАРАМЕТРОВ И ХАРАКТЕРИСТИКИ 37

Раздел I. Цифровые интегральные схемы. Общие положения

1. Обозначение и описание схемы 37
   1.1. Обозначение и тип 37
   1.2. Технология 37
   1.3. Обозначение корпуса 37
2. Функциональное назначение 37
   2.1. Блок-схема 37
   2.2. Описание функции 38
   2.3. Сложные структуры 38
3. Предельно допустимые значения параметров 38
   3.1. Напряжения и токи в статическом режиме 38
   3.2. Напряжения и токи в переходном режиме 38
   3.3. Температура 38
   3.4. Способность схем выдерживать короткое замыкание 38
4. Рекомендуемые рабочие условия (в заданном диапазоне рабочих температур) 39
5. Статические электрические характеристики биполярных интегральных схем 39
   5.1. Основные характеристики напряжения цифровых сигналов 39
   5.2. Входное фиксирующее напряжение (при необходимости) 40
   5.3. Основные характеристики входных и выходных токов 40
   5.4. Наиболее неблагоприятные условия 42
6. Статические и квазистатические электрические характеристики МОП-интегральных схем 42
   6.1. Основные характеристики напряжения цифровых сигналов 42
   6.2. Основные характеристики токов 43
7. Динамические электрические характеристики 43
   7.1. Введение 43
   7.2. Временны́е характеристики быстродействия схемы 44
   7.3. Требования на входах для обеспечения правильной последовательности работы схемы 44
   7.4. Входное и выходное полные сопротивления 46

8. Общая мощность или токи потребления . . . 47
9. Общий ток потребления (в динамическом режиме) . . . 47
10. Сведения об управляющих импульсах (при необходимости) . . . 47
11. Сопротивление изоляции . . . 47
12. Конструктивные данные, характеристики и другие данные . . . 47
13. Дополнительные сведения . . . 48
13.1. Нагрузочная способность по выходу . . . 48
13.2. Помехоустойчивость . . . 48
13.3. Межсоединения цифровых интегральных схем . . . 48
14. Меры предосторожности . . . 48
Приложение к разделу I. Представление характеристик . . . 48

Раздел II. Интегральные схемы запоминающих устройств . . . 49

A. Статические и динамические оперативные запоминающие устройства и постоянные запоминающие устройства . . . 49
1. Обозначение и описание схемы . . . 49
2. Функциональное назначение . . . 49
2.1. Блок-схема . . . 49
2.2. Описание функции . . . 49
3. Предельно допустимые значения параметров . . . 49
4. Рекомендуемые рабочие условия (в заданном диапазоне рабочих температур) . . . 49
5. Статические электрические характеристики биполярных схем запоминающих устройств . . . 49
6. Статические электрические характеристики МОП-схем запоминающих устройств . . . 49
7. Динамические электрические характеристики . . . 49
7.1. Временны́е характеристики быстродействия схемы . . . 50
7.2. Требования на входах для обеспечения правильной последовательности работы запоминающих устройств . . . 51
7.3. Входная и выходная емкости . . . 53
8. Мощность или ток потребления от каждого источника питания (в статическом режиме) . . . 53
9. Мощность или ток потребления от каждого источника питания (в динамическом режиме) . . . 53
10. Конструктивные данные, характеристики и другие данные . . . 54
11. Дополнительные сведения . . . 54
11.1. Нагрузочная способность по выходу . . . 54
11.2. Помехоустойчивость . . . 54
11.3. Соединения однотипных схем . . . 54
11.4. Тип схемы на выходе . . . 54
11.5. Соединения со схемами других типов . . . 54
12. Меры предосторожности . . . 54
B. Постоянные запоминающие устройства, программируемые пользователем . . . 54
1. Обозначение и описание схемы . . . 54
2. Функциональное назначение . . . 54
2.1. Блок-схема . . . 54
2.2. Обозначение выводов . . . 55
2.3. Описание функции . . . 55
3. Предельно допустимые значения параметров . . . 55
4. Режим считывания . . . 55
4.1. Рекомендуемые рабочие условия (в заданном диапазоне рабочих температур) . . . 55
4.2. Статические электрические характеристики . . . 55
4.3. Динамические электрические характеристики . . . 55
4.4. Временны́е параметры . . . 56
5. Режим программирования . . . 56
5.1. Процедура программирования . . . 56
5.2. Рекомендуемые режимы программирования . . . 56
5.3. Временны́е параметры . . . 56
6. Режим стирания (если применяется) . . . 57
6.1. Число с электрическим стиранием информации . . . 57
6.2. ЗУ со стиранием информации ультрафиолетовым излучением . . . 57
7. Число циклов программирование-стирание . . . 58
8. Сведения о сохранении информации . . . 58
9. Мощность или ток потребления от каждого источника питания (в статическом режиме) . . . 58

10. Мощность или ток потребления от каждого источника питания(в динамическом режиме) 58
11. Конструктивные данные, характеристики и другие данные 58
12. Дополнительные сведения 58
13. Меры предосторожности 58

Раздел III. Микропроцессорные интегральные схемы 59

1. Обозначение и описание схемы 59
1.4. Электрическая совместимость 59
2. Функциональное назначение 59
2.1. Блок-схема 59
2.2. Описание функции 59
2.3. Набор команд 60
2.4. Структура команд 60
2.5. Входные и выходные сигналы 60
3. Предельно допустимые значения параметров 60
3.1. Предельно допустимые значения электрических параметров 61
3.2. Температура 61
3.3. Рассеиваемая мощность 61
4. Рекомендуемые рабочие условия (в заданном диапазоне рабочих температур) 61
4.1. Напряжение питания 61
4.2. Входы синхронизации 61
4.3. Входные напряжения (исключая входы синхронизации) 61
4.4. Выходные токи 61
4.5. Внешние элементы (при необходимости) 61
4.6. Время установления и время удержания 61
4.7. Временны́е диаграммы для управляющих последовательностей 61
5. Электрические характеристики 62
5.1. Статические характеристики 62
5.2. Динамические характеристики 62
6. Конструктивные параметры, характеристики и другие данные 63
7. Дополнительные данные 63
7.1. Нагрузочная способность по выходу 63
7.2. Помехоустойчивость 63
7.3. Данные о применении 63
7.4. Другие данные 64
8. Меры предосторожности 64

ГЛАВА IV. МЕТОДЫ ИЗМЕРЕНИЙ 64

Раздел I. Общие положения
1. Основные требования 64
2. Специальные требования 64
2.1. Общие требования к измерению статических и динамических характеристик 64
2.2. Заданные условия для статических характеристик 64
2.3. Заданные условия для динамических характеристик 65
Таблица применения методов измерений 65

Раздел II. Методы измерений статических характеристик

1. Выходные напряжения высокого и низкого уровней (V_{OH} и V_{OL}) (37) 65
2. Входные токи высокого и низкого уровней (I_{IH} и I_{H}) (38) 67
3. Ток короткого замыкания на выходе I_{OS} (40) 68
4. Ток потребления в статическом режиме 69
5. Пороговые напряжения (на входе) и напряжение гистерезиса (48) 69

Раздел III Методы измерения динамических характеристик

1. Общий ток потребления в динамическом режиме (1) 71
2. Мощность, потребляемая по цепи синхронизации (2) 72
3. Входное и выходное полные сопротивления (6), (11) 74

3.1. Измерение по току: входная и выходная емкости в режиме большого сигнала (6) 74
3.2. Измерение по напряжению (эквивалентные входная и выходная емкости, эквивалентные входное и выходное сопротивления) (11) 75
4. Время, характеризующее схему 78
4.1. Время задержки переключения (3), (7) 78
4.2. Время задержки и время перехода (4), (5) 81
4.3. Время установления (8) и время удержания (9) 83
4.4. Время обращения (36) 85
4.5. Время разрешения и время запрещения на выходе (для выходов с тремя состояниями) (49) 86
4.6. Временные параметры, характеризующие интегральные схемы запоминающих устройств (50) — (54) . 88
5. Частота переключения последовательностной схемы (10) 92

ГЛАВА V. ПРИЕМКА И НАДЕЖНОСТЬ 93

Раздел I. Электрические испытания на срок службы 93

1. Общие требования 93
2. Специальные требования 93
Таблица II 94
Информационные данные 96

Редактор *В.П. Огурцов*
Технический редактор *Н.С. Гришанова*
Корректор *В.Е. Нестерова*
Компьютерная верстка *И.А. Налейкиной*

Изд. лиц. № 02354 от 14.07.2000. Сдано в набор 29.07.2004. Подписано в печать 05.10.2004. Усл. печ.л. 12,09. Уч.-изд.л. 11,85.
Тираж 200 экз. С 4124. Зак. 2138.

ИПК Издательство стандартов, 107076 Москва, Колодезный пер., 14.
gost.e-ecolog.ru e-mail: gost.e-ecolog.ru
Набрано в Издательстве на ПЭВМ
Отпечатано в Калужской типографии стандартов, 248021 Калуга, ул. Московская, 256
ПЛР № 040138

gost.e-ecolog.ru